

2013 年 5 月 28 日

FUJII Keisuke 13/5/30 16:55  
スタイル定義: 標準: フォント:MS 明朝,  
両端揃え

## ILD 測定器研究開発

(ILD 日本グループ)

## ILD 測定器研究開発日本グループ

新井康夫、Constantino Calancha、陳詩遠、ロイドテー、Abhinav Dubey、渕邊亮、藤井恵介、  
房安貴弘、浜崎竜太郎、本田卓也、堀口朋裕、池田博一、池松克昌、石川明正、伊藤周平、  
岩井剛、Daniel Jeans、神谷好郎、加藤恵里子、加藤幸弘、川田真一、川越清以、川口知彦、  
川井正徳、小林誠、駒宮幸男、小坂井千絵、小寺克茂、倉田正和、李力、槇田康博、松田武、  
宮本彰也、宮崎陽平、森拓晃、森達哉、森俊則、村雨梓、長嶺忠、新崎ゆう子、仁藤修、  
野崎光昭、野副真衣、大森恒彦、小川智久、小野裕明、大谷航、小澤美紀、Philippe Gros、  
佐貴智行、佐藤比佐夫、千代浩司、須藤祐司、末原大幹、杉本康博、杉山晃、高橋徹、  
竹下徹、田辺友彦、田内利明、寺田玲真、田俊平、富田龍彦、都築拓也、上野翔、受川史彦、  
牛木至、渡部隆史、綿貫峻、山本均、山下了、安芳次、八川岱、横谷馨、与那嶺亮、  
吉田昂平、吉岡瑞樹

宇宙航空研究開発機構、大阪市立大学、近畿大学、高エネルギー加速器研究機構、工学院大学、

甲南大学、神戸大学、佐賀大学、信州大学、総合研究大学院大学、筑波大学、東京大学、

東京農工大学、東北大学、長崎総合科学大学、名古屋大学、新潟大学、日本歯科大学、

広島大学、福井大学

FUJII Keisuke 13/5/23 13:03

コメント [1]: 要更新

## ILD 測定器研究開発日本グループ役割分担

### バーテックス検出器

KEK	杉本康博、宮本彰也、Constantino Calancha
信州大学	佐藤比佐夫
東北大学	石川明正、伊藤周平(M1)、加藤恵理子(D2)、末原大幹、長嶺忠、森達哉(M2)
JAXA	山本均、Abhinav Dubey 池田博一

### TPC

KEK	藤井恵介、小林誠、松田武、田俊平、与那嶺亮
東京農工大	仁藤修、八川倫 (M2)
工学院大	渡部隆史
近畿大	加藤幸弘
広島大	高橋徹、川田真一 (D2)、川口知彦 (M1)、小澤美紀 (B4)
佐賀大	杉山晃、Philippe Gros、野副真衣 (M2)
長崎総合科学大	房安貴弘、李力 (M2)

### カロリメータ

九州大	川越清以、吉岡瑞樹、須藤裕司、上野翔 (M2)、宮崎陽平 (M2)、 富田龍彦 (M1)
信州大	竹下徹、小寺克茂、小川智久 (M2)、浜崎竜太郎 (M2)、都築拓也 (M1)、 寺田玲真 (M1)、ロイドレー (M1)
筑波大	受川史彦、渕遼亮 (D1)、本田卓也 (M1)、村雨梓 (M1)、吉田昂平 (B4)
東大	駒宮幸男、大谷航、神谷好郎、Daniel Jeans、小坂井千絵 (M2)、 陳詩遠 (M2)
日本歯科大	小野裕明

### ペアモニターSummary

東北大学	牛木至 (B4)、石川明正、山本均
JAXA	池田博一
KEK	新井康夫、田内利明、横谷馨

### 物理解析

東北大	山本均、石川明正、末原大幹、加藤恵理子 (D2)、堀口朋裕 (M2)、 綿貫峻 (M1)、新崎ゆう子 (M1)
KEK	藤井恵介、田俊平、Constantino Calancha、宮本彰也、与那嶺亮
東大	田辺友彦、倉田正和、森拓晃 (M1)
日本歯科大	小野裕明
信州大	小寺克茂
広島大	高橋徹、川田真一 (D2)

## 測定器最適化

東北大

KEK

東大

日本歯科大

信州大

九州大

石川明正、末原大幹、長嶺忠、山本均、森達哉（M2）

Constantino Calancha、岩井剛、杉本康博、藤井恵介、宮本彰也  
山下了、田辺友彦、倉田正和

小野裕明

小寺克茂、竹下徹

川越清以、吉岡瑞樹、須藤裕司

## I. Executive Summary

### 1. 背景と概要

#### 物理の背景

LHC でヒッグスとおぼしき質量 125GeV のボソンが発見された。これによって、これまで全くの謎であった電弱対称性の破れの起源にせまる初めての確かな手がかりが得られたことになる。このヒッグス候補の性質は、現在の LHC の測定精度の範囲では標準模型のヒッグスのそれと矛盾しない。また今の所それ以外の新物理の兆候もない。これは、ヒッグスの性質が標準模型からずれているとしても、そのずれは比較的小さいということである。その結果、ヒッグスの性質を詳細に調べ、電弱対称性の破れの物理の全貌を解明するために ILC が果たすべき役割はますます高まつた。125GeV ボソンが標準模型のヒッグスだとすると、その質量は微妙な所にある。仮に標準模型の守備範囲が予想外に広いとすると、ヒッグスの質量とトップの質量で決まる標準模型の真空が完全には安定でないことが示唆されるからである。その場合、ヒッグスのみならずトップの質量の精密測定が、我々の宇宙の命運を左右すると言っても過言ではない。ILC は、ヒッグス質量の精密測定のみならず、トップ質量の精密測定も提供する。一方、標準模型を超える物理の存在を示唆する強力な証拠もある。そこには、暗黒物質の存在、バリオン数生成、ニュートリノ質量／混合が含まれる。これらはヒッグスセクターの構造と密接な関係を持っている可能性があり、また、ヒッグス以外の新粒子の存在を暗示する。LHC の 14TeV へのエネルギー増強後、ヒッグス以外の新粒子、新現象が見つかる可能性は大いにある。また、新粒子、新現象が LHC では発見困難な領域にある可能性も少なくない。ILC は、LHC を遙かにしのぐ精度で、それら新粒子、新現象を調べ、背後の新しい物理の全容を明らかにしようとするものである。

#### 情勢

ILC 計画では加速器の成否が重要であるが、直接的に物理を生み出すのは測定器である。ILC の目指す物理を実現するためには、従来の測定器をはるかに超える性能が要求される。我々は、2009 年に KEK に対して ILD 測定器開発計画を提案し、必要な測定器開発を国際協力体制の中で戦略的に進めてきた。その実施期間が終了し、詳細基本設計書 (DBD) が完成した。これは、加速器の技術設計書 (TDR) の巻、ILC 物理の巻とともに、ILC TDR の中核をなすものであり、ILC 計画の科学的技術的基盤を据えるものである。一方、LHC におけるヒッグス候補発見にも後押しされて、ILC 計画国内誘致の機運が高まっており、計画承認がここ 2、3 年以内のいつ起こっても不思議ではない情勢となってきた。加速器建設が 9 年、測定器建設期間が 8 年におよぶことを勘案すれば、これは、ここ数年で、直ちに建設開始できるレベルの技術設計、大量な測定器部品の生産に備えた工業化を行う必要性を意味する。これはまた、強力な測定器開発計画とそのための人員確保、予算的措置の必要性を意味する。このような情勢に鑑み、これまでの測定器開発をさらに押し進め、コラボレーション形成に向けた具体的な道筋をつけ、測定器の建設開始を可能とするための戦略とその実現に必要なリソースを明らかにするのがこの文書の目的である。

#### スコープ

最も重要なのは、物理の目標を明確に定義し、その実現のために必要な加速器と測定器の建設をすることである。実現には費用対効果の評価が不可欠であり、測定器性能のみならずコストも含めた設計の最適化が必要である。

ILD グループとしては、物理からの要求に答えられる測定器として ILD 測定器提案を実現することを戦略目標とし、そのための現実的具体な道筋をつけることが必要である。これまで ILD グループは、測定器コンセプトグループを縦糸、コンセプトにまたがる個々の測定器要素技術 R&D グループを横糸とする、柔軟性最重視の運営を行ってきた。DBD が完成した今、将来的に ILC 実験を遂行する実験グループへと発展することを想定した新しい体制への移行とそのあり方について、グループ内で議論を進めている。このようなコラボレーション形成までの移行期、コラ

ボレーション形成後の建設役割分担（これには財政的基盤が必要）において、日本が ILC 計画のホストとなることを前提とした主導的な役割を果たすことが不可欠である。ILD 日本グループは、これまで ILD グループ共同代表（1名）、Joint Steering Board メンバー（2名）、Executive Board メンバー（7名）、物理・測定器研究全体のなかでは World Wide Study group (WWS) のアジア地域代表（1名）、WWS Organizing Committee メンバー（2名）、TDR の第2巻（物理）と第4巻（測定器）の編集委員（3名）等、国際組織の中で重要な役割をはたして来た。今後は、ホストとなることを念頭に、単に測定器グループを主導するに留まらず、ホストが提供すべきサービスを視野に入れた役割検討が必要である。構造体や、ソレノイド電磁石、冷却システム、前方ペア・モニターなどは、測定器グループ提供施設と研究所提供施設の境界領域に有り、これらの部分において、ホストとして期待に答えられる体制を構築して行かねばならない。

次節で概観するように、ILD 測定器概念は、Particle Flow Analysis (PFA) を設計理念の中心に据え、最高のジェットエネルギー分解能を実現することで、W/Z ボソンや、トップクォーク、ヒッグス粒子を、そのジェットへの崩壊モードで同定し、事象を基本粒子のレベルで再構成することを目標としている。我々は、PFA の要として、バーテックス検出器 (VTX)、中央飛跡検出器 (TPC)、細密カロリメータ (CAL) を開発研究の中心課題に選んで開発研究を進めてきた。ILD 日本グループとしては、ホストとして大局的な観点に立った戦略に加えて、これらの、これまで進めてきた測定器研究開発を ILD において実機として結実させることが戦略目標となる。それには、コラボレーション形成後、最終設計に向けた技術間競合を勝ち抜くべく、技術的、人的、財政的裏付けをさらに充実し、現在の原理実証、技術設計とそのための開発研究の段階から、即時建設可能な工業設計の段階へと研究開発を進め、コラボレーションの中で技術の優位性と建設担当能力を証明する必要がある。

#### タイムライン解析：

上記戦略は、いざれも ILC 全体計画の進行と整合性をもつものでなければならない。周辺施設や加速建設を含む ILC 計画全体の建設計画のタイムライン中に、測定器の組立工程、測定器要素の建設、組み込み工程を整合的に位置づける必要がある。組み込み開始時期は、測定器要素によって異なり、一般に衝突点から見て外側の要素ほど、早い時期での建設完成が求められる。そこから、設計、入札、製造、組み立て、搬入、組み込み、そして試験に使える時間に対する制約が課せられる。

## 2. ILD 測定器概念

ILC は、素粒子 2 つからなる明快な始状態、制御可能でよく定義された始状態のエネルギー／運動量、電弱相互作用による反応が主であることによる QCD バックグラウンドの不在や理論の不定性の小ささ等の電子・陽電子コライダーの伝統的な利点を継承する。ILD では、さらに、Particle Flow Analysis (PFA) により実現される最高のジェットエネルギー分解能によって、ジェットを含む全ての終状態を、基本粒子レベルで再構成し、事象をあたかもファイマン図を見るがごとくに解析しようとする野心的な目標をかけている。これは、ILC が提供する偏極ビームを組み合わせることで、素過程の S 行列要素測定すら可能となることを意味し、コライダー実験の新しいハパラダイムの開闢を意味する。PFA は、荷電粒子は飛跡検出器で、また、光子や中性ハドロン等の中性粒子はカロリメータで重複なく測定することで最高のジェットエネルギー分解能を実現しようとするものであるが、その実現には、ジェット中の全ての荷電粒子を高い検出効率と高い運動量分解能で測定し、それをカロリメータ中のクラスターと正確に一対一対応させ、荷電粒子によるカロリメータ信号を過不足なく取り除くことが必要になる。そのためには、ジェット中の高密度荷電粒子群に対するパターン認識に優れた高運動量分解能中央飛跡検出器と、異なる粒子によって生成された隣接するカロリメータ・クラスターを分離可能にする超細密カロリメータが必要となる。

Detector	ILD	ATLAS	Granularity
Vertex Det.	5×5μm <sup>2</sup>	400×50μm <sup>2</sup>	x800
Tracker	1×6mm <sup>2</sup>	13mm <sup>2</sup>	x22
EM Calorimeter	Silicon: 5×5mm <sup>2</sup> Scintillator: 5×45mm <sup>2</sup>	39×39mm <sup>2</sup>	x61 x7

ILD は、中央飛跡検出器として Micro-Pattern Gaseous Detector を端部検出器とする MPGD 読み出し TPC を採用し、また、電磁カロリメータには、タングステンとシリコンパッドまたは新型半導体光センサーとシンチレータストリップを組み合わせた測定ユニットを積層し 5mm×5mm の有効セルサイズを実現する Si-CAL、Sci-CAL のハイブリッド・カロリメータを採用、さらにハドロン・カロリメータを含めたこれら全ての測定器を 3.5T の大型超伝導ソレノイド電磁石の中に配置することで、要求性能を満たすように設計されている。これに、薄く高い位置分解能をもったバーテックス検出器を組み合わせ、フレーバー同定を行うことで、その設計理念である「事象の基本粒子レベルでの再構成」が実現される。

より高磁場を用い、中央飛跡検出器としてシリコン飛跡検出器を用いる SiD 概念とは異なるアプローチだが、ILD には、荷電粒子に対する運動量しきい値の低さ、クラスターの重なり確率の低減、ジェットの重なり確率の低減という相対的な有利さがある。しかし、PFA を中心に据えた ILD の設計理念は、要となるバーテックス検出器、MPGD 読み出し TPC、Si-CAL/Sci-CAL ハイブリッド、大型超伝導ソレノイドの全てが要求通りの性能を出せなければ絵に描いた餅である。我々は、これらの測定器要素の研究開発の戦略的重要性をいち早く認識し、これまで測定器開発研究を進めてきた。以下、これまでの開発研究の成果と今後の展望について概観する。より詳しい開発研究計画については、それに続く章で記述する。

### 3. VTX : バーテックス検出器

ILC 測定器において最も衝突点に近い所に置かれるバーテックス検出器として、全空乏型高精細画素 CCD (FPCCD) をセンサーとする超高分解能バーテックス検出器の開発研究を行う。(a)センサーおよび読み出し回路の開発と(b)センサーの実装方法の開発を行い、(c)小型プロトタイプを製作してビームテストでその性能を実証するとともに、実寸大のエンジニアリングプロトタイプを製作して実装技術の開発を行うことを目的とする。

高精度で b-クォークや c-クォークの同定を行うため、ILC での実験に用いられるバーテックス検出器には非常に高い性能が要求される。目標としている Impact parameter resolution ( $\sigma_b$ ) は

$$\sigma_b = 5 \oplus 10 / p\beta \sin^{3/2} \theta (\mu\text{m}) \quad (1)$$

という、いまだかつて例を見ない非常に高いものである。ここで  $p$ 、 $\beta$  は粒子の運動量と速度、 $\theta$  はビーム軸からの角度である。(1)式の第 1 項は測定誤差からの寄与、第 2 項は多重散乱の影響による寄与である。このような超高分解能のバーテックス検出器を実現するためには、センサー自体の分解能が高いだけではなく、多重散乱からの寄与を極力減らす必要がある。また、ILC 特有の低エネルギー電子・陽電子からなるビームバックグラウンド下においても十分低い pixel occupancy (~1%) を実現しなければならない。

以上のような性能要求の実現に向けた各種のセンサー技術の R&D が世界各国で行われている。我々は独自のアイデアである全空乏型の FPCCD を用いたバーテックス検出器を提案している。このアイデアではピクセルサイズが 5μm 角程度と非常に高精細画素で、しかも有感領域が全空乏化した CCD を用い、1 トレインにわたって信号を蓄積し、トレインとトレインの間の 200ms で読み出しを

行なう。高精細画素を用いることでヒットするピクセルの割合を減らし、物理イベントに由来する粒子の飛跡を高精度かつ効率よく再構成することを狙っている。高精細化の利点はそれだけではなく、高い位置分解能、近接する2粒子の分離能力、ヒットしたピクセルのクラスターの形状分析によるバックグラウンドヒットの除去などが期待される。また、一つのCCDを多くのチャンネルに分割して読み出すことにより、CCDの読み出しの高速化と放射線耐性強化を図る。

我々はこれまでに  $6\mu\text{m}$  ピクセルサイズの小型 CCD と実機で用いられる物と同程度である  $12.3 \times 62.4 \text{ mm}^2$  (最内層用)までのサイズの FPCCD ウェファーの開発およびその読み出しのためのフロントエンド ASIC の開発に成功した。今後 2015 年度中までに  $5\mu\text{m}$  ピクセルの FPCCD の開発を行い、改良された最内層用の大型 FPCCD を開発する。それと同時にフロントエンド ASIC の改良および周辺回路の開発を行う。その後 2017 年度中までに外層用超大型 ( $\sim 22 \times 125 \text{ mm}^2$ ) の FPCCD の開発並びに実機用の周辺回路 ASIC の開発を行う。多重散乱の寄与を減らすためには物質量の少ないハーテックス検出器の構造体の開発も合わせて行う必要がある。ウェファーの薄型化、低物質量の硬質発泡材のコアをシリコンウェファーでサンドイッチにした構造のラダー、センサーを冷却するための低物質量クライオスタットと冷却システム等の開発を行い、2016 年度中に実寸大のエンジニアリングプロトタイプを製作する。これらの成果をもとに、2017 年度中に実機の詳細設計を行うことを目指す。

#### 4. TPC : タイム・プロジェクト・チェンバー

ILC における飛跡検出器には、PFA を実現するための複雑な多数ジェットを含む事象における個々の荷電粒子とカロリメータ・クラスターとの一対一対応を可能とする高い飛跡認識能力と、反跳質量法によるヒッグス粒子の高精度質量測定を可能とする高い運動量分解能が要求される。前者においては近接飛跡分離能  $2\text{mm}$ 、後者においては

$$\sigma(1/p_t) \approx 2 \times 10^{-5} \quad (\text{GeV}^{-1})$$

が具体的な性能要求となる。複数の粒子ジェットを含む複雑な物理事象において高い事象認識能力を有する TPC は 1990 年代の電子陽電子衝突加速器で大活躍した。ILC での TPC への要求は高いが、TPC の端部測定器を MMPC から MPGD に変更するする MPGD TPC によって対応出来る可能性があることは、2009 年までの KEK-PS を舞台とする国際協力研究において小型プロトタイプ MP-TPC に搭載した GEM およびマイクロメガス測定器による原理実証試験で明らかにされた。すなわち、1T 磁場において  $100\mu\text{m}$  程度の位置分解能を得て、TPC の動作原理から理論的に導出した GEM TPC の位置分解能公式によって、拡散係数が高磁場で小さい T2K ガスを用いれば、3.5T 磁場において  $2.2\text{m}$  の長いドリフト距離を持つ ILD TPC においても  $100\mu\text{m}$  を切る位置分解能が得られることを示した。粒子飛跡に沿って多数 (200 点) のヒット点が得られる TPC の特徴を生かせば、ILC において要求される高い運動量分解能が得られる。

上記の成果に基づいて、LC TPC collaboration を組織し 2009 年からは DESY に建設した TPC 大型プロトタイプビーム試験施設を用いて、MPGD TPC の有力な候補である狭ピッチ読み出しパッドによる GEM TPC とパッド上に高抵抗膜を設けるマイクロメガス TPC の実機大プロトタイプモジュールの試験を開始した。LC TPC の日本グループは精華大学 (北京) と協力して 3 台の 2 層 GEM モジュールを作成試験し、MPGD に適合した前置増幅波形整形アンプを有する 8,000ch の PCA16-ALTRO エレクトロニクスで読み出して、1T 磁場中で MP-TPC におけるドリフト距離の 3 倍、ILD TPC の 1/4 強のドリフト距離 (約 60 cm) まで位置分解能を精度よく測定した。その結果、ILD TPC の最大ドリフト距離  $2.2\text{m}$  まで  $100\mu\text{m}$  を切る位置分解能が得られることを確認した。

TPC LP ビーム試験は、実機により近い規模の実証試験であるとともに、軽量フィールドケージ、エンドプレート、読み出しエレクトロニクス、実機大 MPGD モジュール等の TPC の全てのハードウェア要素と、共通飛跡再構成プログラム (Marlin-TPC) やスローモニター等のソフトウェア、およ

ひそれらを統合する技術実証試験の場であり、異なる MPGD 技術の競争の場でもある。この点では研究所、大学における技術サポートが乏しい日本グループには試行錯誤もあった。2 層 GEM モジュール・プロトタイプの構造の欠点やユニークな  $100\mu\text{m}$  厚国産 GEM のマイクロ放電の問題、エレクトロニクス開発への技術的寄与の不足などである。一方、日本の TPC グループは、カルマン・フィルターによる効率のよい飛跡再構成プログラムを LC TPC グループと ILD グループに提供し、放置されていた TPC の陽イオンによる歪みを計算して陽イオンゲートを装備すれば TPC は ILC で機能することを確認し、特殊 GEM やワイヤグリッドによる陽イオンゲートの先駆的な開発を進め、また、エレクトロニクス冷却とパッドプレーンの温度制御について 2 相 CO<sub>2</sub> 冷却を提案して試験用 2 相冷却循環装置を導入するなど、MPGD TPC 開発の先を読む努力をしてきたが、これらはなお継続中の課題である。

今後 3 年間は、陽イオンゲートのプロトタイプの製作と試験、ILD の磁場である 3.5T 磁場における検証試験、MPGD モジュールに搭載する 2 相 CO<sub>2</sub> 冷却構造、ILD TPC における飛跡再構成・シミュレーションソフトウェアの整備などの残された課題に取り組むとともに、最も適切な陽イオンゲートを搭載する実機 MPGD (GEM) モジュールの技術設計及び GEM モジュールの実機プロトタイプの設計製作試験を行う。なお、これらの研究を行うに当たって、課題ごとに日本の TPC グループの長所と短所を客観的に認識して、LC TPC collaboration の組織を最大限に活用した積極的な国際協力を進める。そのうえでその先 2 年で建設可能な ILD TPC の詳細技術設計を目指す。

## 5. CAL : カロリメータ

従来のカロリメータでは一つの入射粒子に対するエネルギー分解能が重要であったが、PFA を採用する ILD ではむしろ個々の粒子を区別できる細分割度が重要である。実際、電磁カロリメータに要求されるエネルギー分解能  $15\%/\sqrt{E(\text{GeV})}$  はシリコンを検出層にする場合でもシンチレータストリップを検出層にする場合でも、これを達成できることが試作機によって証明されており、プラスティックシンチレータを検出層とするハドロンカロリメータ試作機も PFA に十分な  $45\%/\sqrt{E(\text{GeV})}$  を達成している。したがってカロリメータの開発はその細分割度に焦点があてられる。特に電磁カロリメータでは  $5\text{mm} \times 5\text{mm}$  という前例の無い分割度が求められている。

このような細分割された電磁カロリメータを実現に向けて、日仏の研究者が合同で開発を行う事が合意された。その一つの理由は、フランスで開発されていたシリコン測定器には、その究極的性能の高さに対して予想されるコストが大きいという問題があつたためである。電磁カロリメータの面積  $2400\text{m}^2$  をシリコン測定器で覆う場合、高抵抗シリコンセンサーのコストが ILD 全体のコストを左右することになる。一方ジェット測定性能を落とす事なくコストを下げるために、シンチレータストリップ測定器の導入が日本で検討されていた。シンチレータは安価であり、読み出しチャンネル数も約  $1/10$  となる利点を持つ。またストリップを直交させてお互いの層の情報を使い、長さ方向の位置不定性を消すアイデア Strip-Splitting Algorithm(SSA)の開発により、正方形セルに近い性能を実現している。しかしジェットのエネルギーが高くなると、SSA を使っても徐々にエネルギー分解能の劣化がみられた。狭い平面上の対角位置に 2 つ以上の粒子が入ったときに、もう一方の対角位置にも粒子が入ったかのようにみえるゴースト問題が、高エネルギージェットで無視できなくなるためである。このゴースト問題はストリップシンチレータ層の間にシリコン層をはさんで SSA を使えば解決できる。そこでシリコン層とシンチレータ層を混合した形態(ハイブリッド)の電磁カロリメータを考案し、コストと性能を両立させる日仏共同研究を始めるに至った。

カロリメータの研究は上記のようなハイブリッド電磁カロリメータの開発をおこないつつ、シリコングループ、シンチレータグループが協力かつ競合しながら、それぞれ単独のカロリメータとしての性能向上を目指している。

シリコン電磁カロリメータ開発は、九州大学が日本における研究の拠点となって開発を進める事となった。これまでの研究開発として、シリコン検出器の基礎特性の測定システムを構成し、温

度・湿度による応答変化の測定を行った。また、ガンマ線に対する耐性試験を行い、十分な耐性があることを確認した。シミュレーションによるハイブリッド電磁カロリメータの構造最適化を行い、全体の 50%をシンチレータ検出層に置き換えた場合でも 180 GeVまでのジェットに対するエネルギー一分解能はほとんど低下しない事を示した。また、仏グループと共同でシリコンタングステン電磁カロリメータの技術試作機のビームテストを行った。

本研究では①赤外線レーザーを用いた詳細測定、放射線による損傷試験、基礎的な測定を行い、シリコン検出器の設計完成をめざす。②実機に向けてシリコン検出器の大量測定システムを開発する。評価項目を検討し試作の測定システムを設計・製造・運用する。③実機建設にあたって日本国内においてカロリメータを製作し動作試験を行うことは必須であるので、国内でのカロリメータセルの製造および検査システムの開発を行い、粒子ビームを用いた試験も国内で行う。④シリコンタングステン電磁カロリメータ試作機の粒子ビームを用いた性能試験を行い、開発を進める。ハドロンカロリメータと同期した運用のためのファームウェアおよびソフトウェアの開発を行う。⑤ハイブリッド電磁カロリメータの構造最適化をシミュレーションによって進める一方で小型の試作機を開発し、運用が可能である事、シンチレータ検出器の位置分解能が向上する事を実証する。

シンチレータストリップ電磁カロリメータの開発では、小型で薄いシンチレータストリップと新型の半導体光センサーの組み合わせで電磁カロリメータを作る提案を行った。このために新型半導体光センサーの開発、応答の位置一様性を有するシンチレータストリップの安価な製造方法の開発を行った。試作機による電子ビームに対する性能検証を行い、この電磁カロリメータが ILD の要求を満たすことを確認した。次に積層化読み出し回路の製作を行い、現在テストを行っている。一方 SSA の開発も行い、ジェットのエネルギー分解能でよい性能を示した。本研究では、①読み出し回路の実装とテスト、②光半導体センサーの改善、③ストリップ型カロリメータ用ソフトウェアの改善を行う。

シンチレータストリップの大きさを変えて、この技術をハドロンカロリメータに応用する提案も行った。本研究では①長いシンチレータストリップの開発、②SSA のハドロンカロリメータへの適用、③読み出し電子回路系の構成、④小型ハドロンカロリメータの構成と性能検証を行う。

後半の両シンチレータ実機製作のための準備研究では、大量計測、建設のための①構造体の最適化、②読み出し電子回路の最適化とテストシステムの構築、③光半導体センサーのテストシステムの開発、④シンチレータストリップの製造方式とテストシステムの開発、⑤システムの製作の途中で行う検査方式の最適化、⑥カロリメータ製造施設の設計を行う。

## 6. Pair Monitor

ビームプロファイルを測定するペアモニターとして、SOI 技術を用いた半導体ピクセル検出器の開発を再開する。現在、ペアモニターグループは日本の研究機関のみで構成されており、予算はついていない。

ILC はビームサイズを前人未踏の nm オーダーまで絞り衝突させるため、過去の実験でのビームモニターではビームプロファイルを測定できない。ペアモニターは、ビーム衝突から大量に生成される電子・陽電子ペア（ペアバックグラウンド）が、対向するビームによって作られる電磁場に散乱される様子を用いて、nm オーダーのビームプロファイル測定を可能にする。ILC で要求されるのは、鉛直方向と水平方向のビームサイズと鉛直方向のずれが 10%の精度で測定できることである。

超前方に散乱される大量の電子・陽電子を測定するために、ビームの衝突点からビーム軸方向に 4m の位置に半導体ピクセル検出器を用いたペアモニターを設置する。2009 年時点でのビームパラメータのシミュレーションによると、 $400\mu\text{m}$  角のピクセルで、1ms のパンチトレインを時間方向に 16 分割できれば、10%以下の精度でビームサイズを測定可能である。この要求性能を持ったピクセル検出器の読み出しについては、すでに SOI の回路層に実装することに成功した。しかしセンサー自身の開発は行われていなかった。

2009年からビームパラメータはバンチ数が半分・トレンイン長 $2/3$ と大きく変更されたため、再度シミュレーションを行い、ビームパラメータを測定するに最適なピクセルサイズや時間分割などを決定する。その結果を用い、SOIの回路層とセンサー層をピアで接続した小型プロトタイプセンサーを開発する。半導体検出器として基本的な電荷収集効率、ノイズなどの性能を確認し、数回の試作を行った後 2016 年度前半までに放射線耐性までの試験を終える。2016 年度後半から大型実機センサーおよび物質量の少ない支持構造を開発し、2018 年度までに実機を加速器周辺に設置できる技術確立を目指す。またそれらと並行し、2015 年度から、Forward Calorimeter (FCal) グループの枠組みによる国際協力で、加速器にビームプロファイル情報を提供するインターフェイスの開発を行う。

## 7. SOL/MECH : 測定器用超伝導ソレノイドおよび構造体

ILC では、粒子測定器は SiD と ILD の 2 種類が提案されており、これら 2 台の測定器が IR の実験ホールに設置されるが、加速器は最終収束ラインまで 1 本化されるため、2 つの測定器を交互に衝突点まで移動させる pushpull 方式で両測定器の運用を行う。また最終収束 4 極超伝導電磁石 (QD0) は測定器の中に組み込まれるので、pushpull 時 QD0 は測定器とともに移動する構成になる。この QD0 には、衝突ビームの精度から、上下流の 2 つの QD0 間の相対的な振動振幅（垂直方向）を 50nm 以下に抑えることが求められる。冷却方法に関しては、SiD, ILD 用超伝導ソレノイドは 4.5K の気液二相流で冷却される。一方、QD0 は上述のとおり振動に留意する必要があることから核沸騰が生じない 1.8K-2.0K の加圧超流動ヘリウムで冷却される。両者の冷却方法は異なるが、両者共に 4K の Helium 冷凍機を用いることなどを考えると、測定器ソレノイド冷却系と QD0 の冷却系を一体化させることが最適である。同時に測定器用超伝導ソレノイド、QD0 並びに冷凍機等の冷却機器を含めた連成システムの振動解析も行い、冷却と振動の両面から超伝導冷却システムの最適化を図る。これを行うためには超伝導ソレノイドそのものの詳細設計も同時にを行い、冷却に必要な種々のパラメータを定量的に明らかにする必要がある。加えて、ILD の超伝導ソレノイドはコイル外径が約 8m、コイル長 7.3m と、これまで高エネルギー物理学実験で使用してきた超伝導ソレノイドの中でも最大のスケールになり、ソレノイドのアセンブリ方法などの具体的製作までを見越した設計・検討を行うことが不可欠である。

これまで多くの超伝導ソレノイドでは純アルミとアルミ合金から構成されるアルミ安定化超伝導線材が用いられてきた。この従来のアルミ安定化線材製作には電子ビーム溶接の工程が入ることによりその製造コストは格段に高くなる傾向にある。ILD ソレノイドの場合必要な導体長は約 20-30km におよぶことが想定されており、導体の設計だけでも製造コストが高くなり、かつ製作に多くの時間を費やすことになる。本研究では純アルミレイヤーを有さないアルミ合金と Cu 安定化 NbTi 超伝導線から構成されるアルミ安定化線材の開発を行い、低コストで線材を製作することを目指す。

以上のように本研究対象の主体は超伝導ソレノイド並びにその冷却系構築に関する開発研究であるが、これは実験室ホール・測定器用アセンブリホールのレイアウト最適設計につながる。

日本国内でのサイト候補地の一本化とともに、そのサイトでの地震の予想加速度分布地図(ハザードマップ)データにしたがった ILD 測定器の耐震設計を 4 年計画で行う。初年度に、サイト候補地の担当者グループとの共同で、動的地震力解析に必要なパラメータの決定を行う。2 年目から 3 年間で、ILD 測定器の耐震性能の評価とその構造体の修正、そして、再評価と最適化を行い、耐震設計を完成させる。これは ILD 測定器の組立て、メインテナンス、実験中での十分な耐震強度を保証するものである。

## 8. PHYS/OPT/SOFT/GGRID : 物理、測定器最適化、ソフト開発、計算機資源整備

日本の ILC 物理検討グループは、これまで電弱対称性の破れと質量生成機構の謎の解明を主眼と

するグループと、標準模型を超える物理の検討を中心とするグループとの2グループ構成で、理論と実験が緊密な連携を取りつつ、世界の ILC 物理のシミュレーション研究を主導し、多くの成果をあげて来た。この研究には長い伝統があり、検討結果は、ヒッグス物理や新物理探索等、ILC 技術設計書の物理の巻の中核をなしている。今後は、LHC の最新結果を踏まえて、これまでの ILC の物理検討をさらに深化させる。特に、質量 125 GeV ヒッグスの物理解析性能評価は、電役対称性の破れ、質量生成機構の謎の解明に向けた最重要課題である。一方、2014 年以降には、13-14TeV にエネルギー増強された LHC 実験による標準模型を超える新粒子や新現象の発見が期待される。予想される新発見に即応できるように、暗黒物質・超対称性粒子など可能性の高い新物理発見シナリオのシミュレーションによる検討を進め、ILC の学術的意義をより強固なものにする。さらに、ヒッグス自己結合測定等の重要な課題については、ジェットクラスタリングやフレーバー同定のための新しい解析技術を開発し、測定精度向上を目指す。同時に、実際の実験に向けて、物理解析における各系統誤差や理論誤差を、理論／実驗合同チームで検討し、その改善を目指す。

測定器開発の最新結果を取り入れつつ、測定器シミュレーションをアップデートし、主要な物理プロセスを用いて、測定器最適化を行う。この際、測定器実機建設に向かって、コストも含めた最適化がこれまで以上に重要である。また、測定器実機の建設には、要素技術選択を避けて通ることはできない。これまででも、ソレノイド磁場の大きさ、カロリメータ前面の半径、バーテックス検出器最内層の半径など、グローバルなパラメータの最適化は行われてきたが、これらは、当然、個々の検出器要素の性能に依存する。要素技術の性能を反映するような新しい評価軸、コスト軸も加えることで評価軸を拡充し、物理性能を重視した全体評価を行う。これは、同時に各検出器の技術選択のための指針を提供することになる。

物理検討や測定器最適化のためのシミュレータや事象解析プログラムの開発は、国内外の研究者による共同開発研究によって進められている。特に測定器シミュレータは、Geant4 をベースとする現実的測定器設計に対応した非常に詳細のものとなっている。我々は、DBD ベンチマーク研究において、ILC 標準イベントサンプルの作成、Kalman Filter による最新 C++ トランкиングコードの開発、L0FIPplus フレーバー同定プログラムの開発などを行った。これらは ILD の標準ソフトウェアに組み込まれ、SiD や CLIC を含む LC コミュニティー全体で標準的に使われている。今後も、Scintillator-Silicon Hybrid ECAL システム設計の最適化や、バックグラウンド下での飛跡再構成性能の向上、非均一磁場に対応した Kalman Filter の開発など、ソフトウェアの研究を強力に進める必要がある。

今までの研究では、KEK 計算科学センターに設置されている共通計算機システムを主に使用するとともに、大規模な計算には国際 GRID 網につながった欧米の計算機資源をも使用している。今後の 5 年間ではさらに計算需要が増大すると想定される。ILC ホスト国として、ILC 専用計算機システムを準備し、ILC 準備研究を加速させることが必要である。そのために、本研究期間の後半に 2000 コア程度の CPU を持つシステムを導入し、物理や測定器の研究を進めるとともに、ILC 本番データのデータ解析モデルの検討を進めることが必要である。

FUJII Keisuke 13/5/24 16:47

コメント [2]: 5年レンタルとの整合性: 宮本

## 9. 必要経費と人員

本文から抽出 -> フォーマットを合わせる(各部)

VTX :

必要経費(万円)	2013年度	2014年度	2015年度	2016年度	2017年度
F P CCDセンサー	1090	1200	1600	1600	1600
読み出し回路	610	1200	1200	0	
支持構造体		800	1000	500	
CO2冷却システム	350	300	300		
合計	2050	3500	4100	3600	2800
確保額		0	0	0	0
不足額	0	2800	3500	3600	2800

表1. 必要予算額

必要人員(FTE)	4	4	5	5	5
確保	3	3	3	2	2
不足	1	1.5	2	3	25

表2. 必要人員

TPC :

区分	項目	細目	内容	超概算額 千円	13 4   10   4   10   4   10   4   10   4   10   17					
					13 4	14 10	15 4	16 10	17 4	10 10
TPC	準備試験	イオンゲート	実機プロトタイプの製作試験	25,000						
		CO2冷却構造	冷却構造設計製作および試験	25,000						
		高磁場(3.5T)試験	3.5Tでの小型プロトタイプ動作試験	30,000						
		高磁場試験用電磁石	冷凍機冷却による3.5T小型電磁石	120,000						
	ソフト開発	人件費(委託人件費を含む)	国際協力による実機用ミュレーションコード+飛跡再構成ソフト開発	20,000						
		MPCDモジュール設計試作	実機用MPCDモジュールプロトタイプ製作+ビーム試験	50,000						
	実機技術設計/試作試験	読み出しエレキ	国際協力による実機用読み出しエレキ設計試作	50,000						
		全体設計	国際協力による実機TPCの全体設計検討(外部設計委託を含む)	30,000						
	人件費	ボスドク	2名/年	50,000						
	実機最終設計+追加試験	TPC全ての部分	国際協力による実機TPCの全体最終設計および、最終設計プロトタイプの試験	本事業費						

資料作成：杉山・藤井・松田

400,000

CAL :

	年									合計(万円)
項目	2013	2014	2015	2016	2017					
BCLシリコン層試作・改良・工業化	3000	3000	3000	3000	3000					15000
BCLシリコン層検査装置設計開発	5000	2000	2000	2000	2000					13000
BCLシンチレータ層試作・改良・工業化	2000	2000	2000	2000	2000					10000
BCLシンチレータ層検査装置設計開発	2000	2000	2000	3000	3000					12000
BCL構造体試作・工業化	2000	2000	2000	2000	2000					10000
HCL検出層試作・改良・工業化	1000	1500	2000	3000	2000					9500
HCL構造体設計	1000	1000	1000	2500	2500					8000
Posdo 4名/年	2000	2000	2000	2000	2000					10000
旅費	1000	1000	1000	1000	1000					5000
年度合計(万円)	19000	16500	17000	20500	19500					92500

読み出しエレキは各センサー費用に含め					
予算確保額	2000	2000	2000		
不足額	17000	14500	15000	20500	19500
必要人員(FTE)	8	8	8	8	8
現状人員	5	5	5	3	3
不足人員	3	3	3	5	5

#### Pair Monitor :

必要経費(万円)	2013年度	2014年度	2015年度	2016年度	2017年度
シミュレーション	150	20	20	20	0
SPセンサー開発	1400	1000	1000	0	
Lセンサー開発	0	0	0	6000	1500
放射線耐性	0	0	200	0	200
加速器インターフェイス	0	0	700	700	700
支持構造体	0	0	0	200	200
合計	1550	1020	1920	6920	2600

表1. 必要経費 この予算に人件費は含まれていない。

必要人員(FTE)	3.0	3.0	3.5	3.5	3.5
現状	0.2	0.7	0.7	0.2	0.2
不足	2.8	2.3	2.8	3.3	3.3

表2. 必要人員

#### SOL/MECH :

	2013年度	2014年度	2015年度	2016年度	2017年度	合計
超伝導磁石設計(ソレノイド+Anti-DIDの磁場計算、COLD mass設計、クライオスタット設計)	600	1400	0	1000	1000	4000
アルミ安定化超伝導線(設計、プロトタイプ用の線材制作)	1000	3500	2500	0	0	7000
冷凍機整備	3250	6500	3250	0	0	13000
プロトタイプの制作(巻線機開発、カレントリード、コイル制作)	0	1750	3500	1750	0	7000
テストコイル冷却通電試験設備構築並びに冷却試験励磁試験	0	0	3000	3500	0	6500
2K-4K複合冷却システムのダイナミックシミュレーション	500	600	100	0	0	1200
冷凍機・超伝導機器振動特性把握のための測定	500	500	0	0	0	1000
超伝導ソレノイド、最終収束4極磁石、冷凍機を含む連成系のFEM振動計算	500	850	650	400	0	2400
合計	6350	15100	13000	6650	1000	42100
必要人数(FTE)	5	5.5	5	4	2	
現状(FTE)	0.5					

PHYS/OPT :

年度	2013	2014	2015	2016	2017
必要人員(FTE)	4.5	4.5	3.5	3.5	3.5
現状	3.5	3.0	2.0	2.0	2.0
不足	1.0	1.5	1.5	1.5	1.5

SOFT/GRID :

必要経費	2013年度	2014年度	2015年度	2016年度	2017年度
テープ	1,500	1,500	1,500	1,500	1,500
ILC 計算機システム (2kcore, 400TB disk)			67,000	100,000	100,000
システム保守(1人)			10,000	15,000	15,000
合計	1,500	1,500	78,500	116,500	116,500

(単位:千円)

必要人員(FTE)	3	3	4	4	4
現状	15	15	1	1	1
不足	15	15	3	3	3
KEKCC 教員(FTE)	0	0	1	1	1
KEKCC 技術職員	0	0	2	2	2

## 10. タイムライン

### 想定する測定器建設のタイムライン

ILC の TDR が完成した今、次の段階として、建設可能なレベルの詳細設計を行うことが我々の課題となる。このような局面において、今後 5 年間の R & D 活動は測定器の実機の建設にそのまま繋がっていく可能性が高い。したがって今後 5 年間の R & D の計画を考える際には測定器完成までのあまかなタイムラインを想定する必要がある。鍵入れから測定器完成までのタイムラインは ILC 内で議論され、約 8 年の工期がかかると考えられている [1]。TDR に描かれていたるタイムラインを少し詳細にしたのが図 1 である。ILC プロジェクトにゴーサインが出てから鍵入れまでどれだけの時間がかかるかにはかなりの不定性があるが、我々はこの期間を 2 年と仮定した。

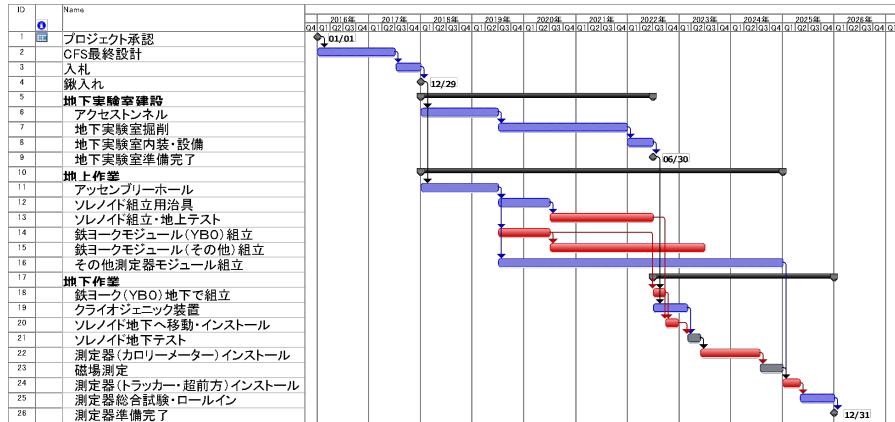


図1. ILC測定器建設のタイムライン

測定器に関して我々が想定するシナリオは次のようなものである：ILCプロジェクトが承認されると測定器のプロポーザル公募が行われ、採択された場合には各測定器要素の最終的な詳細設計書が作成され審査される。審査の結果、承認を得られた測定器要素から順次製作にとりかかる。プロポーザルの作成、審査、採択のプロセスに1年、詳細設計書の作成、審査、承認のプロセスには1～2年かかるものと思われる。また超伝導ソレノイドのような高額な要素に関しては国際入札等の手続きに要する期間が加わる。

図1からわかるように、測定器要素によって製作スケジュールに大きなばらつきがある。鉄ヨークのための加工された飽和磁束密度の高い鉄スラブの一部は2019年中頃までに、3分割されたソレノイドのモジュールは2020年中頃までに準備しなければならないが、トラッカー（TPC、VTX、等）は2024年末までに完成すればよい。ソレノイドモジュールの製作（2020年以前）には入札手続きまで含めると3年から3年半の時間がかかると考えられており、図1のスケジュール通りに進めるためにはプロポーザルと同時進行で詳細設計書を作成し、2017年度中に詳細設計書の審査を受ける必要がある。一方、TPCやVTXに関してはプロポーザルの採択後2年程度をかけて複数あるセンサーオプションを一つに決めて、それに基づいて詳細設計書を完成させるというスケジュールでも間に合うであろう。

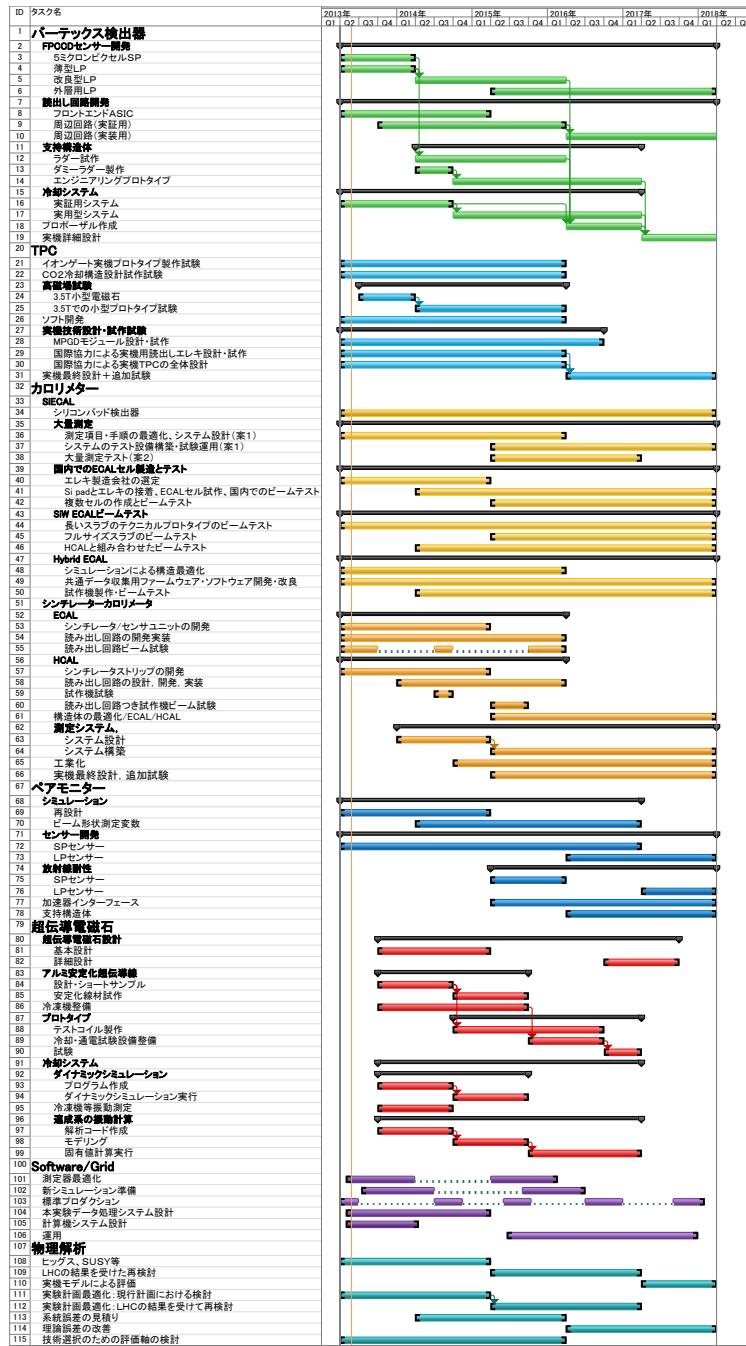
今後5年間のR&D計画を立てるにあたり、我々は3年後の2016年初めに測定器のプロポーザルの公募があり、2017年からは最終的な詳細設計が行われると仮定し、それに対応できるような計画を作った。次のページに全ての研究項目のタイムラインを一つにまとめたテーブルを示す。

#### 参考文献

- [1] ILC Technical Design Report Volume IV

Unknown

書式変更: フォント:10 pt



## II. パーテックス検出器

### はじめに

ILCの測定器に用いられるパーテックス検出器には非常に高い衝突径数(Impact Parameter)分解能を実現するための荷電粒子に対する飛跡の空間分解能と、厳しいビームバックグラウンド下で十分に動作する能力が必要とされる。ILCでの実験において目標としている衝突径数分解能は

$$\sigma_b = 5 \oplus 10 / p\beta \sin^{3/2} \theta \text{ (\mu m)} \quad (1)$$

という、いまだかつて例を見ない非常に高いものである。ここで  $p$ 、 $\beta$  は粒子の運動量と速度、 $\theta$  はビーム軸からの角度である。(1)式において、第 1 項は測定誤差からの寄与で、第 2 項は多重散乱の影響による寄与である。このような超高分解能のパーテックス検出器を実現するためには、センサー自体の分解能が高いだけではなく、多重散乱からの寄与を極力減らす必要がある。

ILCにおいてはパンチ同士の衝突において、低エネルギー電子・陽電子からなるビームバックグラウンドが生成され、それによって多くのピクセルがヒットしてしまう。標準的なピクセルサイズ(25 μm)のセンサーを3Tの磁場の中で用いた場合、もし1トレインにわたってヒット信号を蓄積すると、衝突点から半径 20 mm 離れた位置において、10%以上のピクセルがヒットしてしまい、関心のある物理プロセスからの粒子の飛跡を高精度で効率よく再構成することが困難になる。ILC実験のためのパーテックス検出器の開発研究は様々なセンサー技術に基づいて世界中の多くのグループによって行なわれているが、それらのグループは非常に高速(>50pixel/秒)な読み出しで1トレインを時間的に20回に分けて読み出すことによってバックグラウンドのヒットを減らそうとしている。それに対し、我々は独自のアイデアである全空乏型の高精細画素CCD(Fine Pixel CCD: FPCCD)を用いたパーテックス検出器を提案し[1, 2]、それによってこの問題を解決しようとしている。

我々のアイデアは他の方式とは全く異なった独創的な発想に基づいており、一般的なピクセルセンサーに比べてピクセルの面積が 1/20 程度、すなわちピクセルサイズが 5μm 角程度と非常に高精細画素のCCDを用い、1トレインにわたって信号を蓄積し、トレインとトレインの間の 200 ms で読み出しを行なう。また、有感層での信号電荷の拡散によって数多くのピクセルに信号が出てしまうことを防ぐため、FPCCDの有感層は全空乏化している必要がある。このようなFPCCDを用いることによってヒットするピクセルの割合を減らし、関心のある物理イベントに由来する粒子の飛跡を高精度かつ効率よく再構成することを狙っている。高精細化することによる利点はそれだけではなく、高い位置分解能、近接する2粒子の分離能力、ヒットしたピクセルのクラスターの形状分析によるバックグラウンドヒットの除去などが期待される。

### これまでの成果 (V TX)

パーテックス検出器に関しては、これまで主に科研費のサポートにより、FPCCDセンサーの開発、読み出し回路の開発、および冷却システムの開発に関しては、ほぼ予定通りの進捗があった。一方、超軽量の支持構造体(ラダーならびにクライオスタット)の開発に関してはマンパワーおよび予算が不十分で、概念設計以外、ほとんど進捗が得られなかった。

F P C C Dの開発では、2010年度までにピクセルサイズが8ミクロンのセンサーの開発に成功し[3,4]、2011年度にはピクセルサイズが6ミクロンのセンサーの開発に成功した[5]。これらはチップサイズが6mm角の小型プロトタイプであったが、2012年度には図1に示されるような、チップサイズが $12.3\text{mm} \times 62.4\text{mm}$ という大型プロトタイプの開発に成功した[5]。この大型プロトタイプのサイズは実際のI L Dに使われるバーテックス検出器の最内層用センサーとほぼ同じ大きさである。

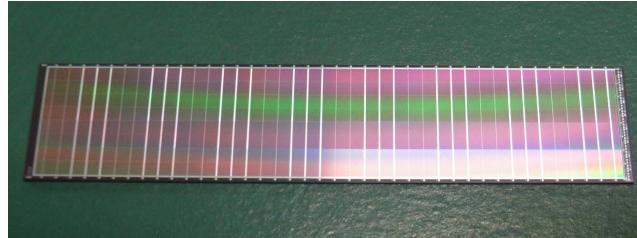


図1. 大型F P C C Dプロトタイプセンサー

読み出し回路の開発ではセンサーからの信号を増幅・AD変換するためのフロントエンドA S I Cの開発を集中して行った。その結果、動作速度、雑音レベル、消費電力のそれぞれについて満足のいく特性を持ったA S I Cの開発に成功した[6]。しかし、細かな点において、まだ改善の余地がある。

小型のF P C C DセンサーとA S I Cを組み合わせたシステムの特性評価を行った。図2はFe55の5.9 keVのX線をこのシステムで測定したときのスペクトルである。十分なS/N比が得られていることが見て取れる。

F P C C Dを用いたバーテックス検出器は放射線耐性の向上のため、-40°C程度の低温化で運転される。そのための冷却システムとして、2相二酸化炭素(CO<sub>2</sub>)を用いた冷却システムの開発を進めた。これまでに、ポンベから液体の状態のCO<sub>2</sub>を取り出し、その圧力を低下させることによって低温を作り出し、測定器を冷却後に気化したCO<sub>2</sub>は大気中に捨てるという、開放型システムを構築し、期待どおりの低温が得られることを確認した[4]。さらに気化したCO<sub>2</sub>を圧縮して熱交換器で再液化する循環型の冷却システムの設計を行い、その試作を行った。

F P C C DセンサーとフロントエンドA S I Cが搭載されるラダーと、ラダーを同心円状に固定

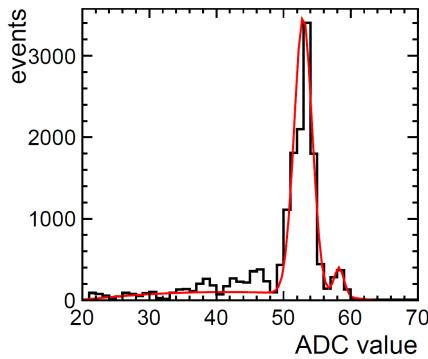


図2. Fe55のX線スペクトル

する支持構造体に関しては、概念設計ならびに有限要素法による強度計算を行った。図3はバーテックス検出器の支持構造体の概念設計である。図4は有限要素法による変形の計算結果で、両端から9.8Nの圧縮力を加えても変形は2ミクロン以下であることが示された。

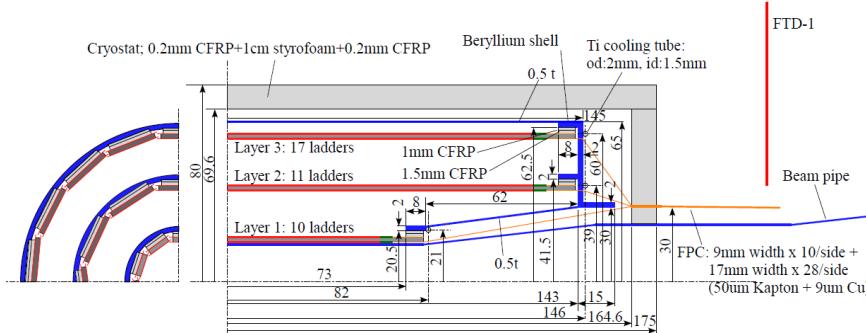


図3. バーテックス検出器支持構造体の概念設計

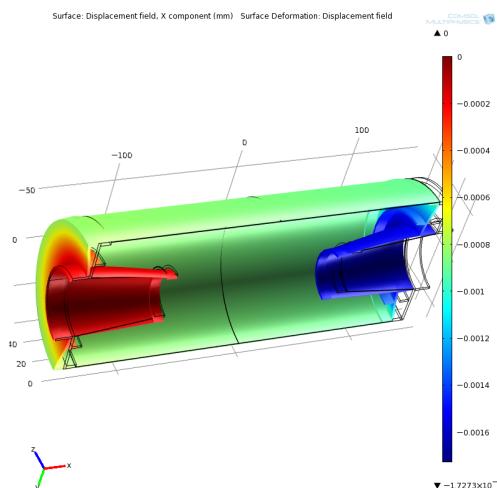


図4. 有限要素法によるサポートシェルの変形の計算

## 今後5年間の計画

ILCプロジェクトが認められた場合、即座に測定器のプロポーザルの公募が行われると予想される。ILCの測定器において、バーテックス検出器は最後にインストールされる測定器要素であるため、実機のための最終設計は他の測定器要素に比べて遅らせることも可能であるが、このプロポーザルには一応完全な形のバーテックス検出器の設計を記述することを目指す。ただしセンサー技術にはまだ複数のオプションが残る可能性もある。我々はプロポーザルの執筆開始を3年後と仮定し、それまでに詳細設計を行うのに必要な残されたR&Dを行う。その後2年間は詳細設計に基づく実機設計を行う。

づいたプロトタイプの試作を行って必要ならば設計変更を行い、5年間で最終設計を行うのに必要なR&Dを完了する。この5年間のR&Dの後、最終設計書（TDR）を作成し、TDRの承認後、実機製作に入るというプロセスを考えている。

### F P C C Dセンサー開発

今までに開発したF P C C Dの最小のピクセルサイズは6ミクロンである。これを当初の目標である5ミクロンまで高精細化した小型のプロトタイプセンサー（S P）の開発を行う。ラダー試作に必要な薄型の大型プロトタイプ（L P）の試作も行う。また、バーテックス検出器の最内層用のサイズを持った大型プロトタイプは現時点では有感領域の周囲に幅の広い不感領域があるが、これを極力小さくしたプロトタイプの開発を進める。これらの開発は今後3年を目途に進める。一方、外層用のサイズ（内層用の4倍の面積）を持った大型プロトタイプの開発も行う必要があるが、これに関しては2015年度以降に行う。

これらのプロトタイプセンサーの評価は主にチェックングソースを用いて行うが、必要に応じて高エネルギービームを用いたテストや、高強度の中性子線、電子線による放射線耐性のテストも行う。

### 読み出し回路開発

F P C C Dを用いたバーテックス検出器の読み出しシステムは図5のようなものになると考えられる。アンプとADCをもつたフロントエンドA S I Cに加え、センサーとA S I C等を駆動するためのタイミング発生回路、クロックドライバー、シリアルライザ・デシリアルライザ（SerDes）、データ圧縮回路、信号を光信号に変えて光ファイバーを駆動するためのドライバ回路等を含む周辺回路の開発を行う。初めの3年間で実証用の回路システムを開発し、それに続く2年間で実装用に最適化されたシステムを開発する。

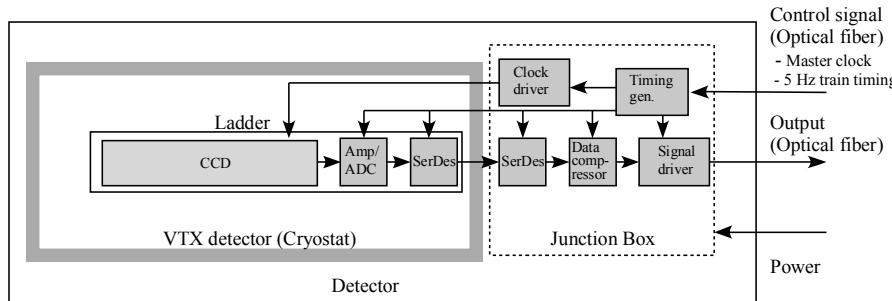


図5. F P C C Dバーテックス検出器の読み出し回路の概念図

### 支持構造体開発

ILCで要求される Impact Parameter Resolution を達成するためには測定器の物質量を低減して多重散乱からの寄与を減らすことが必要である。そのためバーテックス検出器のメカニカルな構造の研究など、エンジニアリング関連のR&DはセンサーのR&Dと同様に重要である。我々は両面にセンサーの搭載されたラダー1層あたり 0.3%以下 の物質量を目指している。

厚さを 50 ミクロンまで薄くした大型プロトタイプセンサーを 2013 年度に開発し、2014～2015 年度にその薄型センサーを搭載したラダーの試作を行う。それとは別に 2014 年度にはセンサーの代わりに CFRP 薄板と発熱用抵抗チップを搭載したダミーラダーも製作して、それらを固定する支持構造体の開発を行って実寸大のエンジニアリングプロトタイプを製作する。

### 冷却システム開発

FCCD を用いたバーテックス検出器の冷却エンドプレートに接触させた外径 2 mm 程度のチタンパイプに -40°C の 2 相 CO<sub>2</sub> を流すことによって行う。これまでに開発された測定器冷却用の 2 相 CO<sub>2</sub> 冷却システムでは液送ポンプを用いて冷媒である 2 相 CO<sub>2</sub> を循環させていた。しかしこの方式では -40°C という低温冷却において効率が悪い。そこで我々は CO<sub>2</sub> ガスを圧縮するコンプレッサーを用いて循環させる 2 相 CO<sub>2</sub> 冷却システムの開発を目指す。

2013～2014 年度で原理実証のためのシステムを開発し、2014 年度の後半からは実際の実験に用いることのできる実用型のシステムを開発する。これらの冷却システムを用いて支持構造体のエンジニアリングプロトタイプの冷却試験を行い、期待通りの冷却性能が得られることを実証する。

### スケジュールと必要な予算・人員

以上の開発を行うタイムラインを図 6 に示す。また、必要な予算を表 1 に、人員を表 2 に示す。FCCD センサー開発の一部ならびに読み出し回路開発の一部については 2015 年度まで科研費の特別推進研究による予算が予定されている。冷却システム開発の一部については 2014 年度まで科研費の基盤研究 (C) による予算がある。しかしこれらの補助金だけでは詳細設計を行うのに必要な開発を行うためには全く不十分であり、今後のリソースの確保は必須である。またマンパワーも不十分で、KEK に 2 名程度の若手研究者のポストが必要である。

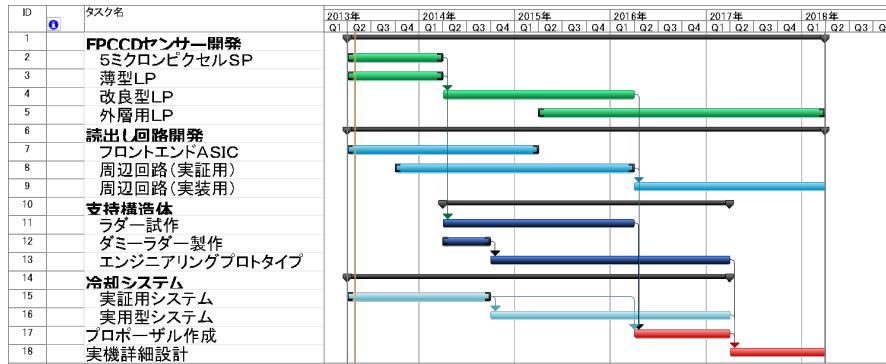


図6. F P C C Dバーテックス検出器開発のタイムライン

必要経費 (万円)	2013 年度	2014 年度	2015 年度	2016 年度	2017 年度
F P C C Dセンサー	1090	1200	1600	1600	1600
読み出し回路	610	1200	1200		
支持構造体		800	1000	500	
CO2冷却システム	350	300	300		
合計	2050	3500	4100	3600	2800
確保額					
不足額	0	2800	3500	3600	2800

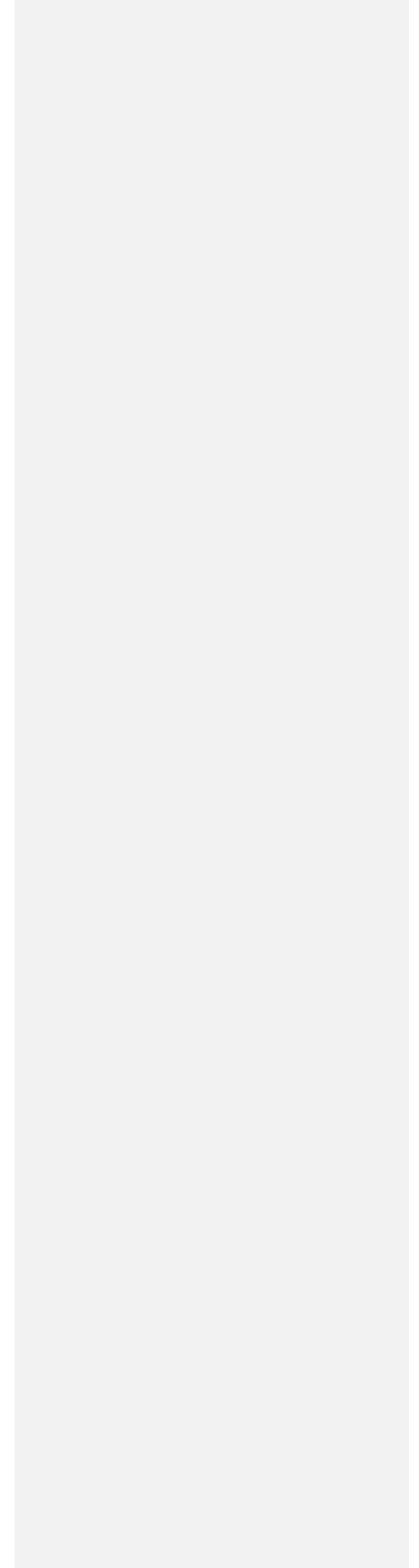
表1. 必要予算額

必要人員(FTE)					
確保	3	3	3	2	2
不足	1	1.5	2	3	25

表2. 必要人員

## 参考文献

- [1] Y. Sugimoto, "A new idea of the vertex detector for ILC", talk at the 7<sup>th</sup> ACFA Workshop on Physics and Detector at Linear Collider, Taipei, Nov. 2004.
- [2] Y. Sugimoto, "Fine Pixel CCD Option for the ILC Vertex Detector", Proceedings of 23



International Linear Collider Workshop LCWS05, Stanford, CA, Mar. 2005, p.550.

- [3] Y. Sugimoto, et al., “R&D Status and Plan for FPCCD VTX”, e-Print: arXiv:1007.2471 [physics.ins-det]
- [4] Y. Sugimoto, et al., “R&D Status of FPCCD Vertex Detector for ILD”, e-Print: arXiv:1202.5832 [physics.ins-det]
- [5] Y. Sugimoto, “FPCCD option of ILD vertex detector”, talk at LCWS2012, Arlington, Texas, USA, Oct. 2012.
- [6] E. Kato, “Developments of Readout ASIC and CCD for FPCCD vertex detector”, talk at LCWS2012, Arlington, Texas, USA, Oct. 2012.

### III. 中央飛跡検出器 (TPC)

#### 1. ILC における TPC

##### 1.1 ILC での中央飛跡検出器としての TPC

TPC はガスを検出媒体とする荷電粒子飛跡検出器であり、以下の特徴を持つ：

- (1) 粒子飛跡に沿って連続的な飛跡情報（ヒット情報）を提供し、
- (2) 多数の粒子ジェットが発生する複雑な物理事象に対するパターン認識能力に優れ、
- (3) 一般的に高い粒子バックグラウンド環境においても高い飛跡検出能力を持つ。

これらの特徴により、1990年代の電子陽電子衝突加速器（大型電子陽電子加速器 LEP 等）において TPC が活躍し、TESLA 計画でも中央飛跡検出器として提案された。国際リニアコライダー (ILC) における測定器コンセプトを提案する ILD グループは ILD 測定器の中央飛跡検出器として TPC を提案している。

ILC における中央飛跡検出器に対する基本的要求と、TPC の場合での考察は以下のとおりである。

##### 運動量分解能と位置分解能

Higgs 粒子の質量は、電子陽電子衝突における中性弱ボソン ( $Z$ ) とヒッグス粒子 ( $H$ ) 生成過程において  $Z$  粒子のレプトン対の反跳質量分布 ( $H$  粒子の質量分布) を用いて測定するのがもっとも精度がよい。このプロセスにおいて、中央飛跡検出器での荷電粒子運動量測定の精度からの誤差を衝突エネルギーの不定性からの寄与より十分に小さくするには、運動量分解能  $\sigma_{(1/Pt)}$  は  $2 \times 10^{-5}/\text{GeV}$  以下でなければならない。

TPC の場合には、3.5T の均一磁場中で、約 1.5m 程度の長さの粒子軌跡に沿って、位置分解能が 100 ミクロンの 200 点のヒット情報が得られればこの運動量分解能が実現する。

ILD TPC は直径 4m で最大ドリフト距離は 2.2m であるから、この最大ドリフト距離 2.2m で位置分解能が 100 ミクロン以下であることが目標となる。

##### 粒子飛跡検出効率 :

ILC 測定器では事象に含まれるジェット質量を精度よく測定する手法として粒子エネルギーフロー解析 (PFA) を採用する。PFA ではジェット質量への荷電粒子からの寄与は中央飛跡検出器で測定される運動量を用いて評価する。このため中央飛跡検出器は  $1 \text{ GeV}/c$  程度の低い運動量領域から高い運動量領域までの広い範囲において 100% にきわめて高い飛跡検出効率を持つ必要がある。

TPC において、粒子ジェットを含む事象では粒子同志、あるいはノイズヒットとの重なりの影響でヒット点を失う場合がある。これを最小限とするためには、2 ヒット分解能が十分に小さい (2mm) ことが必要となる。

##### 軽量化 :

PFA では TPC から カロリメータへの粒子飛跡の外挿、バーテックス検出では TPC から バーテックス検出器への粒子飛跡の外挿が重要であるので TPC の軽量化は非常に重要な要求である。

FUJII Keisuke 13/5/27 17:57  
削除: カロリメーター

ILD TPC の基本設計パラメーターやシミュレーション研究による性能評価の結果は ILD 基本詳細設計書 (ILD DBD) に示されている。

### 1.2. MWPC TPC と MPGD TPC

1990 年代の TPC は端部検出器として多線比例検出箱 (MWPC) を使用した。しかし、1 の要求を満たすためには、以下で述べるように、TPC 端部測定器としてマイクロパターン検出器 (MPGD) を採用する MPGD TPC が必要となる。本研究は ILC のための大型軽量の MPGD TPC の実現を目指すものである。

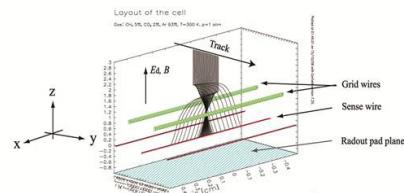
MWPC-TPC の限界は、高い磁場中において MWPC 近傍でドリフト電子に作用する強いローレンツ力のため、ILD 検出器の磁場 3.5T 中では必要とする 100 ミクロンの分解能が得られないことである。図 1 は KEK 低温センターの 1T 超電導ソレノイド磁場中で行われた MWPC TPC の宇宙線試験の結果である。最少のワイヤー間隔 1 mm を有する MWPC TPC でも既に 1T の磁場中において位置分解能が 300 ミクロンを切ることが出来ないことを示している。

FUJII Keisuke 13/5/19 8:45

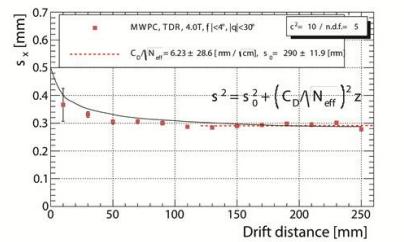
コメント [3]: これは DESY 4T のデータだと思います。



図 1 KEK 低温センターの 1T 電磁石中に  
おける MP-TPC (MWPC) と位置分解能



MP-TPC with MWPC  
Cosmic rays @4T



そこで、端部検出器として MWPC の代わりに、構造基本単位が 50-100 ミクロンである MPGD (図 2) を使用すればローレンツ力によるドリフト電子軌道の歪みははるかに小さくなり、其のうえで、高磁場中でドリフト電子の拡散が小さい TPC ガスを使用出来れば、長いドリフト距離に対して 100 ミクロンを切る位置分解能も期待できる。以上の考察により、ILC の中央飛跡検出器としての MPGD TPC の研究が開始された。

図 2 MPGD 測定器： GEM 及  
びマイクロメガス測定器の基本  
構造

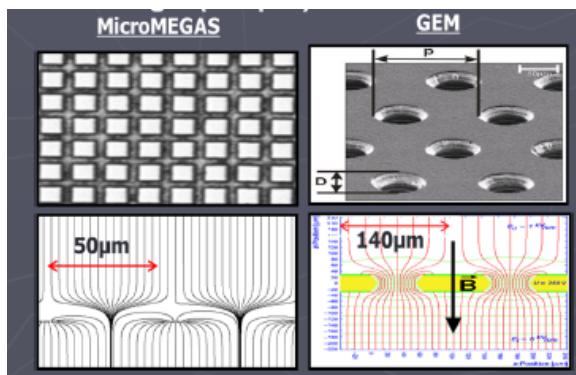


図 3 は、後に述べる TPC 大型プロトタイプ (LP) ビーム試験施設を用いて、1T ソレノイド磁場中で測定された GEM TPC の位置分解能を、理論的に導出された位置分解能公式を用いて、

3.5T ソレノイド中の ILD TPC の場合に外挿したものである。 3.5T での T2K ガスの拡散定数はガスの性質を予想するシミュレーションから求めた値を使用している。 ILD TPCにおいて最大ドリフト長まで 100 ミクロン程度またはそれ以下の位置分解能が得られることを示している。

### Extrapolation to ILD TPC (2.2m drift, 3.5T)

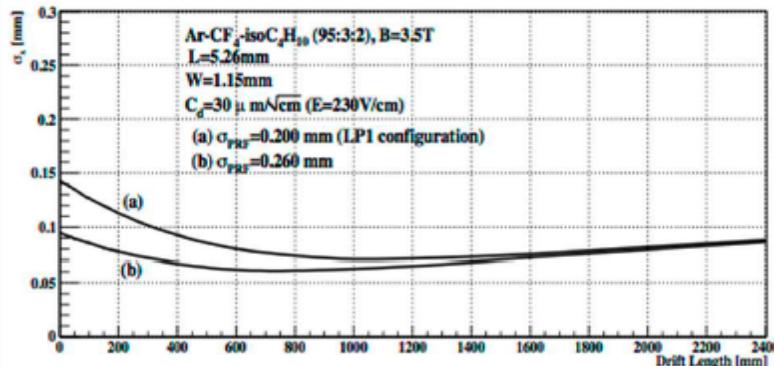


図 3 LP ビーム試験結果に基づく ILD TPC の位置分解能の予測

#### 1.3 MPGD TPC の種類と特徴

以下に MPGD TPC の種類と現時点で理解されている特徴を記す。

##### GEM TPC :

GEM TPC はの 2-3 層の GEM 構造をガス増幅に使用する。 増幅されたドリフト電子は既に十分な広がり（数 100 ミクロン）を持ち、1mm 程度のピッチのパッドを使用すれば複数のパッドに信号が発生し、ヒット位置を得るのは容易で明快である。 しかし、多層の GEM を支持する構造や供給すべき高電圧が多くなるので測定器モジュールの構造は複雑となる。

##### マイクロメガス TPC :

マイクロメガス測定器の絶縁体の微細な足のついた 1 枚のマイクロメッシュを使用する構造はエレガントで必要なマイクロメッシュ電圧も低い（350V 程度）。 しかし、マイクロメッシュ構造で増幅された電荷信号の広がりは 10 ミクロン程度と非常に小さく、1 mm ピッチの読み出しパッドではいわゆるホドスコープ効果により必要な分解能が得られない。此の為、マイクロメガス TPC では、電荷を拡散させる高抵抗膜をパッド上に設けて電荷信号を数 100 ミクロンに広げることが必要となる。 パッド上の高抵抗膜では実電荷は高抵抗膜周囲のグランドに流れ、パッドは時間空間的に変化する誘起信号のみを測定することになる。 高抵抗膜の抵抗値の非一様性の較正も含めてパッドによる位置測定は込み入ったものとなる。 特にバックグランドが高い状況において多数のヒットを発生するジェット事象における誘起電荷のパイリアップ現象を精査することが必要である。（未完）。

##### デジタル TPC (Gridpix TPC)

マイクロメガス測定器の電荷広がりは微細パッド（例えば 50 ミクロン程度）を有するタイムピック・ピクセル検出器（Timepix 等）に適合する。 それぞれのドリフト電子の増幅された電荷の位置と到着時間を個別にデジタル的に読みだすデジタル TPC が可能となる。 ファインパターン形成技術（ポストプロセス）を利用して Timepix 上にマイクロメガス構造を作りつけたグリッドピック（GridPIX）による TPC の研究が行われている。 デジタル TPC は CLIC 加速器等での非常に高いバックグランドに対して有効であると考えられているが技術的にはなおは発展

途上にある。デジタル TPC では個々のドリフト電子の電荷増幅揺らぎが位置情報に影響しないので、位置分解能はアナログ TPC に比べて数 10% 程度向上するはずである（未測定）。

#### 1.4 ILD TPC 実現への今後の主要な課題

以下に、ILD 基本詳細設計書 (DBD) に示されている ILD TPC の基本パラメーターを示しておく。

次章以降において ILD TPC のためのこれまでの研究の経緯と成果、今後の研究方針について記す。実機 ILD TPC の設計と建設を目指す今後の研究では、最終的な技術選択も視野にいれて、以下の具体的視点も重要であろう：

(1) 実機 TPC において長期にわたって安定に動作する MPGD 端部検出器（モジュール）の実現

- (1) MPGD モジュールの特徴を阻害しない効率のよい陽イオンゲートの実現
- (2) MPGD モジュール周辺電場の局所的歪みによる飛跡の歪み（伝統的な TPC の歪み）の最小化と補正
- (3) 読み出しエレクトロニクスの微細化、低電力化、軽量化と冷却
- (4) MPGD モジュールのパッド基板と TPC(ガス)の温度管理
- (5) 多数の MPGD モジュールの完全な動作と TPC 全体としての 100% に近い検出効率
- (6) 生産組立工程の検討
- (7) 測定器較正
- (8) 解析ソフトウェア、モニターソフトウェアの整備
- (9) ILD TPC 実現に必要な組織と人的資源、及び予算の獲得
- (10) 適切で効率のよい国際協力の実現

#### Performance/Design Goals

Momentum resolution <sup>a</sup> at B=3.5T	$\delta(1/p_t) \simeq 10^{-4}/\text{GeV}/c$ TPC only
Solid angle coverage	Up to $\cos \theta \simeq 0.98$ (10 pad rows)
TPC material budget	$\simeq 0.05 X_0$ including the outer field cage in $r$ $< 0.25 X_0$ for readout endcaps in $z$
Number of pads/timebuckets	$\simeq 1-2 \times 10^6/1000$ per endcap
Pad pitch/no.padrows	$\simeq 1 \text{ mm} \times 4-10 \text{ mm} / \simeq 200$
$\sigma_{\text{point}}$ in $r\phi$	$< 100 \mu\text{m}$ (avg for straight-radial tracks)
$\sigma_{\text{point}}$ in $rz$	$\simeq 0.4 - 1.4 \text{ mm}$ (for zero - full drift)
2-hit resolution in $r\phi$	$\simeq 2 \text{ mm}$ (for straight-radial tracks)
2-hit resolution in $rz$	$\simeq 6 \text{ mm}$ (for straight-radial tracks)
dE/dx resolution	$\simeq 5 \%$
Performance	> 97% efficiency for TPC only ( $p_t > 1 \text{ GeV}/c$ ) > 99% all tracking ( $p_t > 1 \text{ GeV}/c$ )
Background robustness	Full efficiency with 1% occupancy,
Background safety factor	Chamber prepared for 10–20% occupancy (at the linear collider start-up, for example)

<sup>a</sup>The momentum resolution for the combined central tracker is  $\delta(1/p_t) \simeq 2 \times 10^{-5}/\text{GeV}/c$

表 TPC-1 : ILD TPC の基本パラメーター

## 2. ILC 物理測定器グループによる GEM TPC の研究の経緯と成果

2004 年 8 月に将来の電子陽電子線リニアコライダー (LC) に関する国際技術勧告委員会 (International Technology Recommendation Panel: ITRP) が LC 加速技術を超伝導キャビティ 加速に一本化する勧告を行い、後に各国の LC プロジェクト (JLC/GLC, NLC 及び TESLA プロジェクト) が国際リニアコライダー (ILC) として統合された。これを受けて日本における LC 測定器グループは、それまでの JLC/GLC の中央飛跡検出器として提案していたジェットチェンバー (CDC) から MPGD - TPC の開発へと研究方針を変更した。これは、(1) 超伝導加速の採用により加速器のビーム構造が大きく変化してパンチ時間特定の制限が緩和された、(2) 全般的に CDC より TPC が優れている、(3) MPGD の実用化が進み大型 TPC でも使用可能になると思われた、等のためである。2004 年頃の国際的国内的状況な MPGD 研究の状況を見渡して GEM TPC を選んだ。

本章では、ILC 測定器研究の提案書としては詳細に過ぎる部分もあるが、ILD TPC の実現を目指す今後の研究に資するために敢えて記載する。

### 2-1. 前回の ILC 測定器研究提案 (2009 年) までの ILC TPC 研究の経緯と成果:

日本の LC 測定器グループによる ILC 用 TPC の R&D 研究は MPI (ミュンヘン) 及び DESY との国際協力によって始めた。MPI において制作されたが試験には使用されていなかった小型 TPC プロトタイプ MP-TPC を有効利用し、MWPC 端部検出器を搭載し旧 ALEPH 実験の TPC エレクトロニクスで読みだす試験から始めた。次に、この MP-TPC に標準的 GEM (CERN) による 3 層 GEM 端部検出器とマイクロメガス端部検出器を搭載し、それぞれ日本-ドイツグループとフランス-カナダグループが中心となって KEK-PS のパイ中间子ビームを用いてビーム試験を実施した。2004 年-2006 年の間に行われたこれらの KEK PS でのビーム試験では薄肉超伝導ソレノイド PCMAG を使用した。この PCMAG は 2006 年末に DESY に移設し、現在は TPC 大型プロトタイプ (LP) ビーム試験施設の中心となっている。その後、DESY での TPC 大型プロトタイプ (LP) ビーム試験施設が稼働する 2008 年頃まで、KEK 低温センターの 1T 超電導ソレノイドで宇宙線による試験を続けた。

以上の KEK を舞台とする国際協力 (MP-TPC collaboration) によるビーム試験と宇宙線試験では以下の結果が得られた :

- (1) MWPC TPC の分解能は 1T の磁場においても 300 ミクロン程度が限界で、3.5T の磁場を想定する ILC-TPC の候補とならない (図 TPC-2)。
- (2) GEM-TPC の場合については 1mm 程度のピッチのパッド読み出しによって 1T 磁場中で 100 ミクロン程度の分解能を得ることが出来る。
- (3) マイクロメガス TPC の場合には、非常に狭いマイクロメガスの電荷信号を拡散する適切な高抵抗膜をパッド上に設置すれば、(2) と同様の位置分解能が得られる。
- (4) 高磁場中で拡散係数が小さい混合ガスである T2K ガスはがマイクロメガス TPC と GEM TPC で使用可能である。

FUJII Keisuke 13/5/29 14:20

書式変更: 段落番号 + レベル: 1 +  
番号のスタイル: 1, 2, 3, ... + 開始番号:  
1 + 配置: 左 + 整列: 0 mm + タブ: 8.5  
mm + インデント: 8 mm

同時に、以上の位置分解能の測定結果をパッド読み出しの TPC の第一原理から理解し、より高い磁場と格段に長いドリフト距離を持つ ILD TPC での位置分解能へ外挿するため、理論的考察による位置分解能公式を導出した。この位置分解能公式は以下のことを示した :

- (1) 位置分解能公式は MP-TPC の結果を一つのパラメーター  $N_{eff}$  (有効電子数) で非常によく再現する。

- (2) MP TPC の結果を ILD TPC へ外挿することにより、T2K ガスを使用すれば MPG D を端部検出器とする ILD TPCにおいて、その最大ドリフト距離 2.2m でも 100 ミクロンの位置分解能を実現できる。
- (3) ILD TPC では MPG D TPC の以下の 3 方式が可能がある：
- ① 1 mm 程度以下のピッチのパッドによる GEM TPC (アナログ TPC)
  - ② 高抵抗膜による電荷分散を使用するマイクロメガス TPC (アナログ TPC)
  - ③ マイクロメガス TPC のピクセル読み出し (デジタル TPC)

1 mm 程度のピッチのパッドに対応する GEM TPC では電荷信号の幅は数百ミクロンであるので、隣接する 2 ヒット分解能は自動的に 2 mm 程度となる。ILD の測定器シミュレーション (full simulation) において、2 mm 程度の 2 ヒット分解能は現実的なバックブランド条件での複雑なジェット事象にたいして 100% に近い荷電粒子検出効率を保証することが示された。なお、高抵抗膜付マイクロメガス TPC の研究では、当初から現在 (以下で述べる TPC 大型プロトタイプビーム試験) までより広いピッチ (3 mm 幅) のパッドを使用しているが、次の段階では高抵抗膜の抵抗値を調整して GEM TPC と同様の狭ピッチのパッドを使用することと了解されている。

## 2-2. 2009 年から現在 (2013 年 5 月) までの経緯と成果

ILC のための MPG D TPC 研究の推進のために LC TPC collaboration を組織し、国際協力による MPG D TPC の研究を進めるとともに、ILC における測定器のコンセプトを得るために測定器コンセプトグループが ILCSC によって認められ、測定器 DBD (2013 年初頭完成) の準備を進めた。

### 2.2.1 TPC 大型プロトタイプ (LP) ビーム試験施設

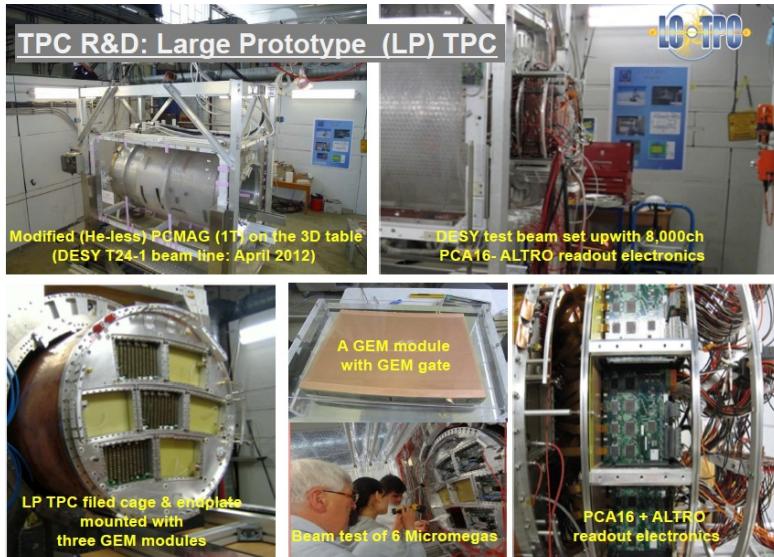


図 4 : DESY/T24-1 試験ビームエリアに設置された TPC LP ビーム試験施設

LC-TPC collaboration は KEK-PS での小型プロトタイプによる原理実証的試験から得られた前記の研究方針に沿って実機に近い規模の各種 MPGD TPC の実証的研究を進めるため、EU の EUDET プロジェクト（現在は AIDA プロジェクトに継承）の資金援助を核として主要な研究所（DESY、KEK、Saclay、CERN、NIKHEF 等）の協力も得て、DESY-II シンクロトロンの試験ビームの試験エリア T24-1 に TPC 大型プロトタイプ (LP) ビーム試験施設を建設した。現在の LP ビーム試験設備の様子と各国の寄与を図 4、図 5 に示す。

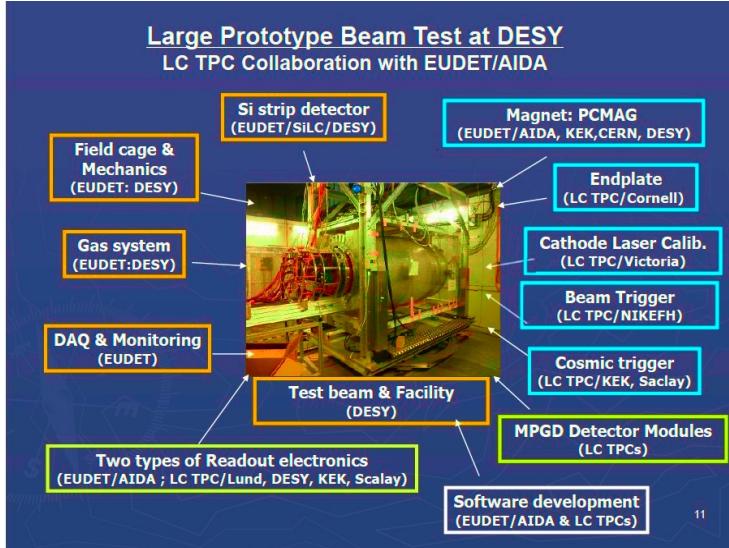


図 5 : T P C L P ビーム試験施設の詳細

LP ビーム試験施設の主要な要素は以下のとおりである :

- (1) 中心磁場 1T の超伝導ソレノイド PCMAG のコイルとクライオスタット合計の物質量は 20%X0 である。PCMAG は 3 次元移動台上に設置されて、移動・上下（以上遠隔制御）と回転が行える。
- (2) TPC フィールドケージ（直径 72 cm、長さ 61cm の円筒型）はガス容器と電場整形一体型で Nomex honeycomb（厚さ 1.2%X0）で耐電圧は 21kV である。2 重ストリップを採用してドリフト電場の一様性を高めている。フィールドケージは PCMAG 内で移動回転できる。
- (3) アルミニウム製 TPC エンドプレートは同形の 7 台の MPGD モジュールを搭載できる。モジュール配置は ILD TPC の一部分を切り取った配置である。フィールドケージ内のモジュール間ギャップは約 1 mm である。
- (4) 各モジュール共用の読み出しエレクトロニクスとして ALTR0 エレクトロニクス（最大 10,000ch）が用意されている。ALTR0 エレクトロニクスは ALICE TPC (LHC) が使用する ALTR0 チップ前段に PASA として MPGD 用に設計された前置增幅波形整形アンプ PAC16 を使用する。ARTL0 エレクトロニクスの構成を図 6 に示す。モジュールからの信号入力は短いカプトンケーブルによる。

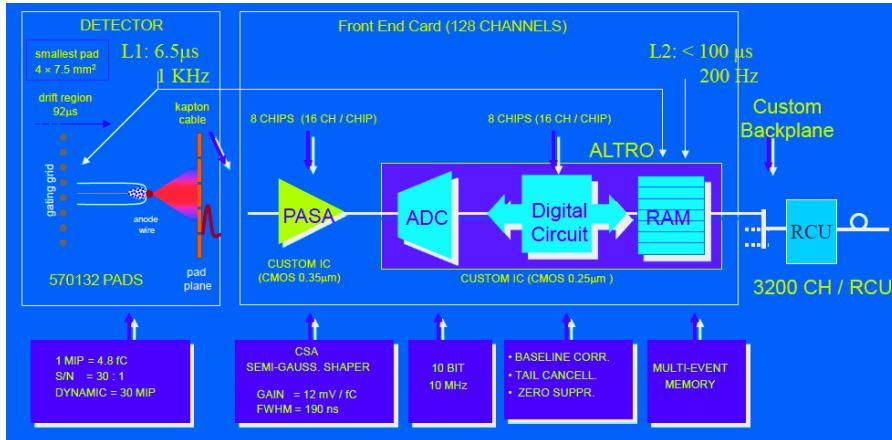


図6 ALTR0 エレクトロニクス

2009年初頭の使用開始後も LP ビーム試験施設は随時アップグレードが行われている。 主要なアップグレードとしては、3D 回転台の導入（2011年-2012年春：DESY）、PCMAG 改造（He レス化：2012年春完了：KEK/DESY/AIDA）、スペースフレーム型の軽量エンドプレート（A1 製：2013年に搭載予定：Cornell 大学）、試験用 2 相 CO<sub>2</sub> 循環装置の導入（2013年夏設置予定：KEK/NIKHEF）、改良型フィールドケージの建設（検討中：DESY）がある。

電子ビームによる運動量分解能測定に必要と考えられているシリコンストリップ テレスコープは 2010 年に PCMAG と TPC フィールドケージ/ガス容器の間の狭いギャップに設置されたが、技術的な問題で回収された。現在はより面積の広いテレスコープの設置が検討されているが、予算と人員の不足が実現のネックとなっている。 本格的な運動量分解能測定が遅れている原因でもある。

### 2.2.2 LP ビーム試験における MPGD モジュールの試験

LP ビーム試験施設を使用する最初の試験は 2009 年 3 月に行われた日本と中国のグループによる 3 台の 2 層 GEM モジュールの試験であった。 その後、1 台又は 7 台の高抵抗膜付マイクロメガスマジュール（図 6）の試験（2009 年 - : Saclay/カールトン大学他）、2 層 GEM モジュールの試験（2010 年、2012 年 : アジア TPC グループ）、3 台の 3 層 GEM モジュール（図 7）の試験（2011 年 - : DESY グループ他）、最大 8 個の GridPix チップを並べる Gridpix モジュール（図 8）の試験（2010 年 - : NIKHEF/Saclay/ボン大学他）、3 層 GEM を Timepix で読みだすモジュールの試験（2010 年 - : ボン大学他）が行われてきた。本稿ではアジアの TPC グループによる GEM モジュール以外については議論しないが、図 9 に他のモジュールの写真を示す。なお、これまでのところマイクロメガスマジュールは独自の T2K 読み出エレクトロニクを使用してきた。

なお、最近はこのビーム試験施設を LC TPC collaboration 外のグループが LC TPC R&D 以外の目的で使用することがある。

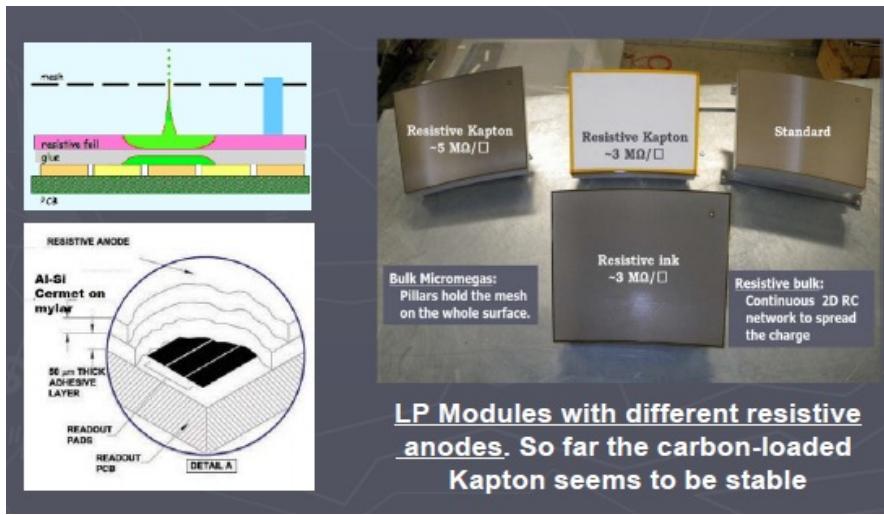


図 7 : 高抵抗膜の構造と異なる工程厚膜を搭載したマイクロメガスモ・ジュール

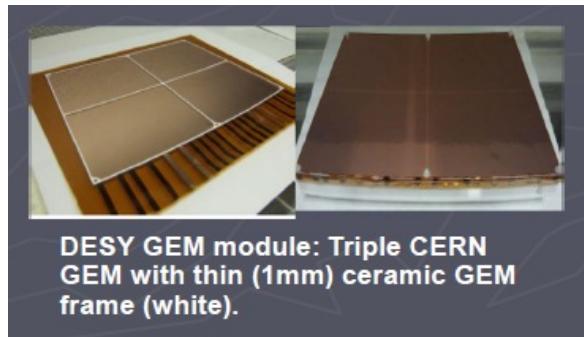


図 8 : セラミックフレーム支持構造の D E S Y G E M モジュール

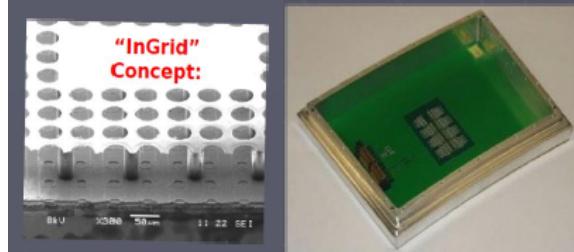


図 9 : Gridpix チップと Gridpix LP モジュール

### 2.2.3 アジア LC TPC グループによる 2 層 GEM モジュールの試験

KEK、総研大、農工大、工学院、近畿大、佐賀大、長崎総合科学大、広島大の日本グループと清華大（北京）グループからなるアジアの LC TPC グループは 2 層 GEM 構造の LP 用 GEM モジュールを制作し試験を行ってきた。

## 2 層 GEM モジュールの構造

本モジュールは、当初から極薄（14 ミクロン）の GEM による陽イオングートの搭載を前提として設計された点が他の全てのモジュールと異なる。

標準的（50 ミクロン厚）GEM の 3 層構造を採用せず、倍の厚さの GEM 2 層を使用した理由は、陽イオングートの搭載を前提として HV 接続数や GEM 支持構造の簡素化が主たる動機であった。パッドピッチは GEM 2 層（4 mm-2 mm ギャップ）による電荷の広がりに対応する 1.2 mm とされた。パッド長は 5.2 mm である。100 ミクロン厚の GEM を使うことで GEM 2 層でも十分なガスゲイン（3,000-5,000 程度）を得ることを目標とした。2 層 GEM モジュールの写真を図 10 に示す。左の写真は極薄 GEM による陽イオングートを搭載した場合、右は陽イオングートの代わりに GEM ゲート支持機構を覆うフィールドシェーバーを搭載する場合である。



図 10 2 層 GEM モジュール

極薄 GEM ゲートを搭載した場合（左）とフィールドシェーバーを搭載した場合（右）

パッド基板上で GEM と GEM ゲートはモジュールの上下辺（ILD TPC での半径方向）でのみ引張支持されている。TPC の半径方向（粒子飛跡の方向）での無効領域はある程度許容できるが局所的な粒子測定効率の大きな低下を避けるために  $r\phi$  方向（モジュールの両側）での無効領域は最小限とするため設計概念であった。

モジュール当たりの読み出しチャネル数は約 5,000ch である。読み出しエレクトロニクスは共用の ALTR0 エレクトロニクス約 8,000ch を試験ビームの通過領域に沿って 3 台のモジュールに分散配置して使用する。

## 2 層 GEM モジュールのビーム試験

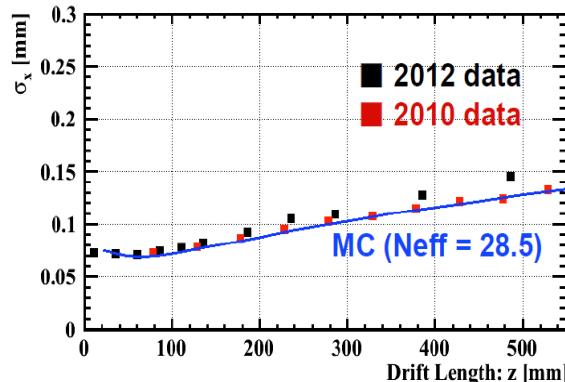
アジア LC TPC グループによる TPC 大型プロトタイプ用 2 層 GEM モジュール 3 台によるビーム試験は 2009 年から 2012 年において 4 回に渡って行われた。4 回のビーム試験の経緯は付録 A に示すが、その成果と問題点をまとめると以下のとおりである。

## ビーム試験の成果

- (a) TPC 大型プロトタイプ用 2 層 GEM モジュール 3 台を制作しビーム試験を行った。付録 A に示す試行錯誤もあったが、大型 TPC プロトタイプビーム試験施設と実機大 2 層 GEM モジュールの運転や飛跡再構成の手法を確立し、位置分解能を測定することに成功した。2010 年及び 2012 年の結果を図 11 に示す。2012 年の試験において TPC ガスに何らかの理由により不純物（恐らく酸素）が混入し、此の為にドリフト電子が 0.07%/mm の割合で吸収されたと考えると、2012 年データは 2010 年データと一致する。これは TPC ガスの流量を変化させ、人為的に酸素濃度を変化させた測定での分解能の劣化とも一致する。その際に酸素濃度の変化は XXppm であった。
- (b) 得られた位置分解能は 2009 年までの小型 TPC プロトタイプ MP-TPC での 3 層 GEM モジュールで測定された位置分解能の傾向と基本的に一致する。
- (c) 主としてホドスコープ効果（2 層 GEM のパッドレスポンス・ファンクションとパッドピッチによって決まる）に支配される短いドリフト距離における位置分解能の増加（PC ガスのガス拡散係数と 2 層 GEM の有効電子数 ( $N_{eff}$ ) によって決まる）や長いドリフト距離における傾向は理論的に導出された位置分解能公式によって非常に良く再現されたものであった。
- (d) 位置分解能公式を用いて ILD TPC の条件に外挿すると、ILD TPC での要求（2.2m の最大ドリフト距離で位置分解能が 100 ミクロン以下）をみたすものである。
- (e) 5 GeV/c 電子ビームによる TPC 単独での運動量分解能の明快な測定は予想されたように困難である。
- (f) 2 層 GEM モジュールの設計指針であったモジュール両側における不感領域の広さは測定できていない。（現在レーザビームによる測定を準備している。）

図 11 2010 年と 2012 年ビーム試験における  $r_\phi$  位置分解能のドリフト距離依存性（2012 年の試験において TPC ガス中の不純物によって 0.07%/mm のドリフト電子の吸収があったとすれば 2012 年と 2010 年のデータは一致する。）

2 層 GEM モジュールで使用した 100 ミクロン厚の国産 GEM について：



2 相 GEM モジュールの運転については第 1 回から第 3 回までの試験では主としてモジュールの放電（マイクロ放電）による多くの試行錯誤と問題があったが、その経験を反映させて入念な準備を行った第 4 回ビーム試験では試験は順調に推移し大量のデータを取得し出来た。

第 4 回ビーム試験の経緯が示すように、レーザー加工（熱加工）による国産 100 ミクロン GEM は適切な設計（電極分割や分割のギャップ）と慎重な条件設定（GEM 電圧等）ではビーム試験でも安定的に動作した。しかし、必要なゲインを得る GEM 電圧においてマイクロ放電が認められ（図 12）、その放電率は概ね  $10^{-3}/\text{通過荷電粒子}$  と推定される。放電率の定義にもよるがこの値は標準的な 50 ミクロン GEM を使用する 3 層 GEM 構造と比較すると非常に高いと言わざるを

得ないだろう。(なお中間的な報告であるが、標準的な 50 ミクロン GEM による 3 層 GEM 構造の DESY モジュールでは放電率は低いようである。)

多数のモジュールを使用する ILD TPCにおいて TPC の 100%に近い検出効率を実現するためには、広く使用されて性能が良く知られた標準的な 50 ミクロン GEM の使用も検討する必要がある。100 ミクロン GEM の採用は主としてモジュール構造の技術的な理由によるものであって、測定器としての不可欠な理由によるものではないので現在の GEM モジュールの設計方針を変更せずに変更可能である。

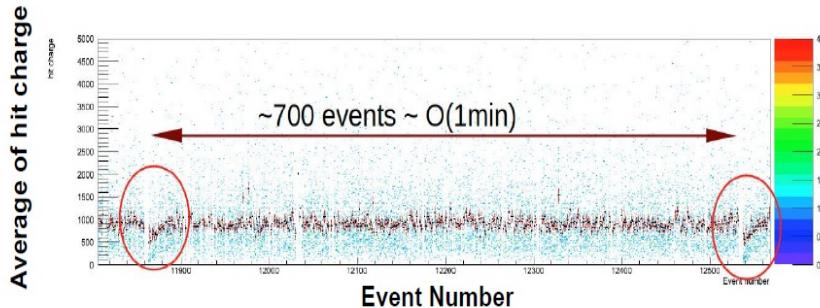


図 12 100 ミクロン GEM を使用する 2 層 GEM モジュールのマイクロ放電

#### 極薄 GEM 陽イオンゲートについて :

14 ミクロン厚の GEM 陽イオンゲートを制作し 2 層 GEM モジュールに搭載して、Fe55 ソースを用いるドリフト電子透過度測定を行った。透過度は 1T 磁場で T2K ガスに対して 50%程度であり、この結果は別途同時に行われた MP-TPC での宇宙線試験の結果と一致し、またシミュレーションの結果とも概ね一致する。HV 事故のため、LP ビーム試験での試験と測定は行えなかった。

#### 2 層 GEM モジュールの構造について :

2 層 GEM モジュールのパッド基板制作の段階では基板内の GEM 電圧の放電の問題も生じたが基板構造の改善で問題は解決した。4 回の試験を含む約 5 年間にわたってパッド基板の問題ではなく安定に機能した。

現在の 2 層 GEM と GEM ゲートの搭載支持方式は機能してはいるが、モジュール組立が複雑で支持機構の強度が不足気味のため、モジュールの組立精度を維持するのに苦労する。初期の試験では GEM 平面性が確保出来ていない場合もあったが、GEM フレームの接着手順を変更して改善した。

パッド基板から GEM への GEM 電圧の供給構造は GEM モジュールに共通する問題である。現在の構造は機能しているが、部品が大きく電圧供給数が限られ、第 1 回と第 2 回試験で事故が生じたように部品点数が多く注意深い手作業に依存する構造で改良が必要である。

第 3 回試験以降、GEM ゲートの代わりにフィールドシェーバーを付けた 2012 年の試験でモジュール上下辺の電場歪みが少ないとから、適切な電場整形ストリップの設置によって、局所

的な電場の歪みによる飛跡の歪みは解消できる可能性がある。むしろ現在は支持構造がないモジュール両側における歪みが問題であるかもしれない。

TPC 大型プロトタイプ用 2 層 GEM モジュールのビーム試験の成果と経験を踏まえて、2013 年から、実機 TPC への応用を念頭において次期 GEM モジュールの検討を始め、現在はモジュール・モックアップによる検討、より小型で標準的な電子回路部品を使用する GEM 電圧供給機構等を検討試験中である。モジュール・モックアップではモジュール上下辺で GEM を引張支持する現在の GEM モジュールの基本設計方針は維持するが、支持構造の簡素化と手作業による組立調整を要しない構造を検討している。

#### 2. 2. 4 位置分解能公式の拡張

2009 年までに GEM TPC に基本原理（荷電粒子による TPC ガスの電離、拡散、ガス増幅とその際のガスゲインのふらつき、有限ピッチのパッドによる読み出し）から理論的に導出した位置分解能公式はビーム試験の結果を評価し、MPGD TPC の設計方針を定めて研究方針を決める上で極めて重要な役割

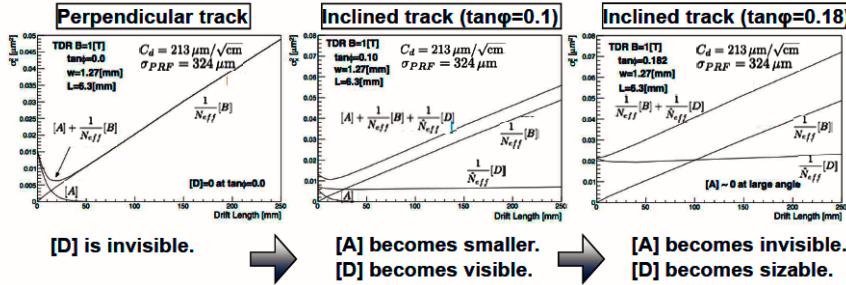


図 13：拡張された位置分解能公式の計算例

を果たしている。従来の公式はパッドの長辺に平行な粒子軌道に対する公式であったので、2012 年にパッドの長辺にたいして角度を持つ粒子軌道に対しても有効な公式が導出され、より現実的な状況でビーム試験の評価や設計方針の検討が行えるようになった。図 13 に計算例を示す。

#### 2. 3. TPC における陽イオンの影響と陽イオングート

##### 2. 3. 1 MPGD TPC における陽イオンの影響

TPC のガス増幅領域で生成された陽イオンがドリフト領域に帰還してその一様電場を乱し、粒子飛跡の歪みを生じる陽イオン問題は TPC の古典的問題点の一つである。MWPC TPC では陽イオンは 100% 帰還すると考えてもよいので例外なく陽イオングートが搭載された。陽イオン問題は TPC が ILC での中央飛跡検出器たり得るか否かという極めて深刻な問題であるが、3 層 GEM TPC と

マイクロメガスTPCにおいては(ガスゲインを乗じる前の)陽イオン帰還率がともに $0(10^{-3})$ であると測定があり、あるいは何れにせよ陽イオンゲートは付けるからとの大雑把な議論が横行して理由のない楽観論が支配し、陽イオンの影響を真剣且つ厳密に評価する努力に欠けていた。

日本のLC-TPCグループでは東北大震災の影響で2011年6月のビーム試験を延期した空白期間を利用し、具体的に作業担当者（KEKスタッフの指導を受ける大学所属の大学院生）を決めて作業を開始した。その結果、2012年前半に、少なくともILCにおいては、イオン遮断効率のよい陽イオンゲートを装備すれば二次陽イオンによる飛跡の歪みも期待する位置分解能と比べて十分に小さく、また1次陽イオンの効果は無視できる程度に小さいので、したがって、MPGD-TPCはILCにおける中央飛跡検出器として使用可能である、という結論を得た。

TILC TPCにおける陽イオンの生成とその密度と分布、陽イオンによる飛跡の歪みの計算方法については付録Bに記載し、ここでは今回の計算の結果のみ提示する。

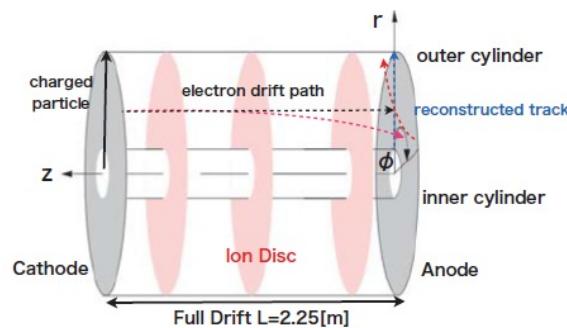


図14： TPCドリフト領域における2次陽イオンの分布

ILC TPCにおける陽イオンの影響は（1）荷電粒子の通過によって出来る一次陽イオンの効果、（2）MPGDによる電子増幅機構において生成されドリフト領域に一定の割合で帰還する2次陽イオンの円盤による効果と（3）陽イオンゲートを設置する場合、陽イオンゲートとMPGD構造との狭い空間に存在する陽イオンの効果に分離できる。ドリフト領域で、（1）の一次陽イオン重なって移動する3個の陽イオン円柱となり、（2）の二次陽イオンは3個の陽イオン円盤となる（図14）。

表TPC-2に、今回計算された1次陽イオン、2次陽イオン、及び陽イオンゲートとMPGD構造の間の空間に存在する陽イオンによる飛跡の歪みをまとめる。

	<b>without Gating Device</b>	<b>with Gating Device</b>
Primary Ion	$8.5\mu\text{m}$	$8.5\mu\text{m}$
Secondary Ion	$60\mu\text{m}$	$0.01\mu\text{m}$
sum	$70\mu\text{m}$	$8.5\mu\text{m}$

表2： 陽イオンによる粒子飛跡の歪み

陽イオンゲートを搭載した場合の2次陽イオンの影響がゼロでないのは、陽イオンゲートとMPGDの間に存在する二次陽イオンの影響である。

ILCにおける陽イオンの影響と陽イオンゲートの必要性についての結論は以下の通りとなる：

- (1) 予定する位置分解能100ミクロンに対して、2次陽イオンの影響は無視できないので陽イオンゲートは必要である。
- (2) 1次陽イオンの影響と陽イオンゲートとMPGDの間の陽イオンの影響は無視できる。

### 2.3.2 陽イオンゲート

前節の結果、陽イオンゲートは必要との結論となったが、現時点での陽イオンゲートの候補は限られていて、現状では MPGD TPC のアキレス腱で研究を具体的早急に加速する必要がある。

#### (1) 伝統的なワイヤーゲート

これは過去の大型 MWPC TPC の全てに搭載されたで数十ミクロンのワイヤーによるピッチ数mm (2mm) ワイヤーグリッドによる陽イオンゲートである。ゲート開の状態ではすべてのワイヤーはドリフト電場と同一電圧にあり、閉状態では隣接するワイヤー間に 200V 程度の電位差を与えてゲートを開とする。ゲート効率は高く、少なくとも過去の MWPC TPC の数百ミクロン以上の位置分解能ではワイヤーグリッドによる飛跡歪みは問題とならなかった。然るべきワイヤー張力が必要で、多数のワイヤーを張る構造は現在の MPGD モジュールの構造にはなじまず、これを MPGD モジュールに搭載する場合は現在の MPGD モジュールの機械的構造を見直す必要がある。

#### (2) 極薄 GEM による陽イオンゲート

アジアの 2 層 GEM モジュールに搭載し、また MP-TPC での宇宙線試験が行われた陽イオンゲートである。14 ミクロン厚で GEM 穴の開口率のより高い GEM を用いる。ゲートを閉とするには GEM 電圧を 10V 程度の逆バイアスを GEM ゲートに印加すればよいが、問題は 1T に磁場中で測られた開状態でのドリフト電子透過率が約 50% と低く、位置分解能は約 30% 劣化することである。MPGD モジュール構造には適合し、モジュール構造は一段と複雑にはなるが基本構造を変える必要はない。電子透過度を 70% 程度まであげるには開口率を大幅に大きくする必要があるが

取り扱いが大変難しくなる。制作には通常の GEM と同様、エッチングによる方法とレーザーによる方法がある。

## 2.4. ILD TPC の読み出しエレクトロニクスの開発： S-ALTR016 エレクトロニクス

### 2.4.1 S-ALTR016 エレクトロニクス

TPC 大型ビーム試験で使用している ARTLO エレクトロニクスの構成を図 6 に示した。PCA16 及び ALTR0 チップは何れも IBM130nm CMOS プロセスで製造されている。この PCA16 チップと ALTR0 チップを統合して一個のアナログ-デジタル混合チップ S-ALTR0 とするプロジェクトが LC TPC collaboration、CERN と CERN の ALTR0 チームの協力で進められた。当初は 64 チャンネルチップを目指していたが、資金不足のため最終的には S-ALTR0 demonstrator として 16 チャンネルの

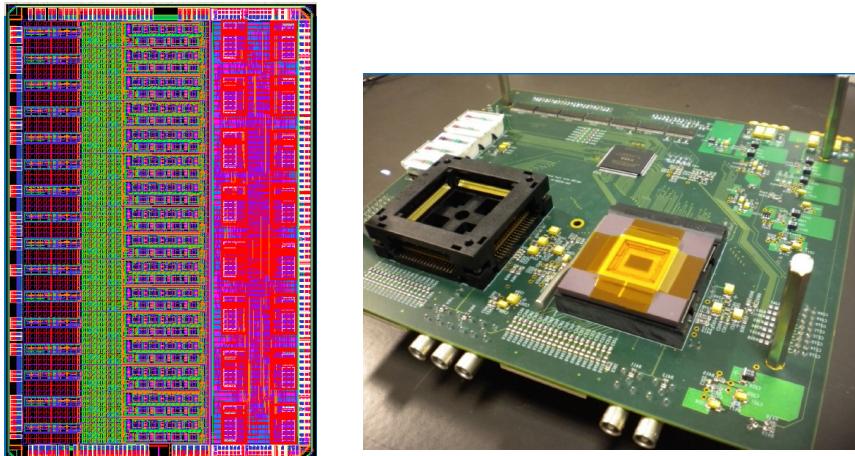


図 15： S-ALTR016 の最終レイアウトと性能試験ベンチ

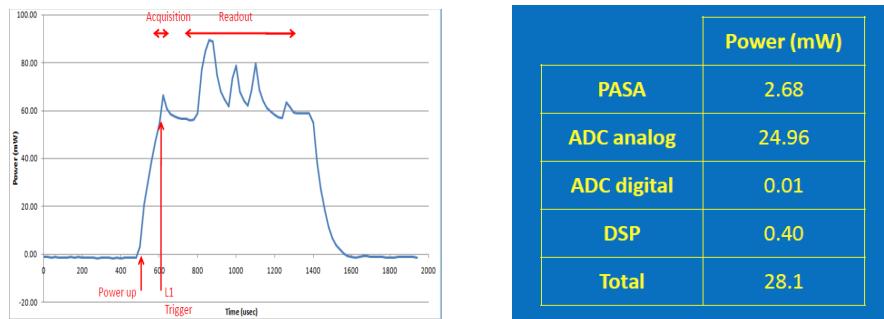


図 16： S-ATR016 のパワーパルシングによる消費電力の低減 (5Hz) :DSP のパワーパルシング (左) と S-ALTR016 チップ全体でのパワーパルシング (右) (連続パワーアップでの消費電療は 757mW)

S-ALTR016 が制作された。2009 年 5 月に最終設計レビュー、その後プロセスパラメーターの一部変更に対応し、2011 年製造完了、2011 年末までにチップレベルでの性能確認試験が行われ、パワーパルシングを含む性能を確認した。これは低雑音アナログ-デジタル混合チップとしては最初のチップである。図 15 は S-ALTR016 の最終レイアウト、図 16 は性能試験、図 16 はパワーパルシングの試験結果である。パワーパルシングのモードはいろいろあり得るが、この場合の 5Hz 運転では消費電力費は 27 であった。KEK、佐賀大学の日本の LC TPC グループは性能試験と予算面において協力をした。

#### 2.4.1 実機用 TPC エレクトロニクスへの課題

実機に ILDTPC では読み出しエレクトロニクスの総チャンネル数は数 M チャンネルとなる。現在の S-ALTR0 エレクトロニクスの消費電力は 40mW/ch 程度でワーパルシングによって 1/100 程度に落ちる予定であるが、現在の ALTR0 エレクトロニクスの ADC ADC 設計は改善の余地があり、またより集積度の高いチッププロセスに移行すれば消費電力は確実に減る。残念ながら S-ALTR016 を開発した CERN のチームは解散したので、実機 TPC エレクトロニクスへの開発方針を明確にする必要がある。現在は LHC の CMS 実験（ミューオン陽 MPGDR 測定器）グループとの共同開発による GdSP チップが議論になっているが、その去就はあまり明確ではない。重要なことは、LC TPC グループとしてチップデザイナーを含むエレクトロニクスの専門家（グループ）を擁し、実機 TPC のため方針を明確にすることであろう。

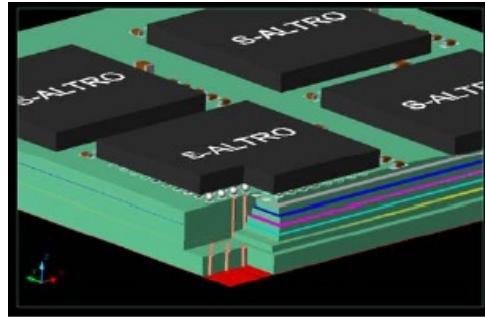
#### 2.4.2 ILD TPC の軽量化（エンドプレート領域）：TPC エレクトロニクスの実装、冷却と TPC パッド基板の温度制御

TPC 大型プロトタイプ(LP) ビーム試験では、パッケージされた PCA16 チップと ALTR0 チップを PC 基板上に配置して FEC とする古典的で容易な方法を採用している（図 TPC- 参照）。しかし、ILD TPC では PFA によるジェット質量測定の性能を維持するため、TPC エレクトロニクス等全てを含めて TPC エンドプレート領域の物質量を 25%X0 以下とし、物理的な厚さも 10cm 以下とする要求がある。TPC エレクトロニクスの物質量と占有空間を最小限とするには、アナログ-デジタル混合チップを制作し、そのベアーチップを使用してエレクトロニクスをコンパクト化し、それぞれのモジュール背面に直接搭載する方針である。

上記の方法として、(1) 2009 年の ILC 測定器研究で提案し FPGA モデルを制作した高機能 PC ボードのように、モジュールのパッド基板（多層 PC 基板）背面にベアーチップを直接バンプボンディングで搭載する究極的な方法（図 18）と、(2) ベアーチップを別の PC 基板上にバンプボンディング（あるいは占有面積は広くなるがワイヤーボンディング）で搭載し、この基板をパッド基板に背面に平面的に複数の多チャンネル

ルコネクターを介して搭載する方法がある（図 19）。何れの場合もモジュールからは電源ケーブル、高圧電源ケーブル（DC-DC コンバータで昇圧できる場合は不要）、通信及びデータ転送用ファイバーケーブルと冷却系パイプだけが出てくる。

図 17： A-ALTR064 をパッド基板背面にパンプボンディングする高機能 PC ボードのイメージ図（本文（1）の例）



上記（1）の最大且つ未解決の問題はパッド基板の温度制御である。パッド基板の温度制御の目的はパッド基板から TPC ガスへの熱流入（流出）を最小限として、TPC ガス中の温度勾配を作らないためであるが、許容温度勾配は TPC と TPC ガスのパラメーターによる。（1）の場合はチップを冷却してもパンプボンディングを通じてパッド基板への熱流入があるので、パッド基板内に冷却系を組み込む必要があると思われる。これは非常に難しい課題である。（2）の場合は物質量が増えるが、エレクトロニクス基板とパッド基板はコネクターでつながっているもの一応は分離しているので、エレクトロニクス基板を冷却し更にコネクターとパッド基板を十分に冷却すれば、パッド基板の温度制御は可能と思われる。

図 19 の例は（2）の場合で、2012 年版の LP 用マイクロメガス TPC モジュールとコンパクト化された T2K エレクトロニクスである。全チャンネル数が 1,700ch と少なく、また T2K エレクトロニクスは消費電力も少ないので早期の実現が可能であった。（但し、T2K エレクトロニクスは ILD TPC では使用できない。）図に見られるように、前置増幅器を搭載する 1 枚目の PC 基板がパッド基板背面に複数の多チャンネルコネクターで接続搭載され、更にその背面に DAQ 基板が搭載されている。現在は空冷で主にエレクトロニクスを冷却しているが、パッドプレーンの温度制御は考慮されていない。2013 年には試験用 2 層 CO<sub>2</sub> 循環装置（KEK/NIKHEF）による冷却試験を検討している。

ALTR0 エレクトロニクスについても現在同様の方向で S-ALTR016 エレクトロニクスの実装の設計が進んでいる。64 チャンネルではなく 16 チャンネルの S-ALTR016 を使用し、S-ALTR016 チップを搭載

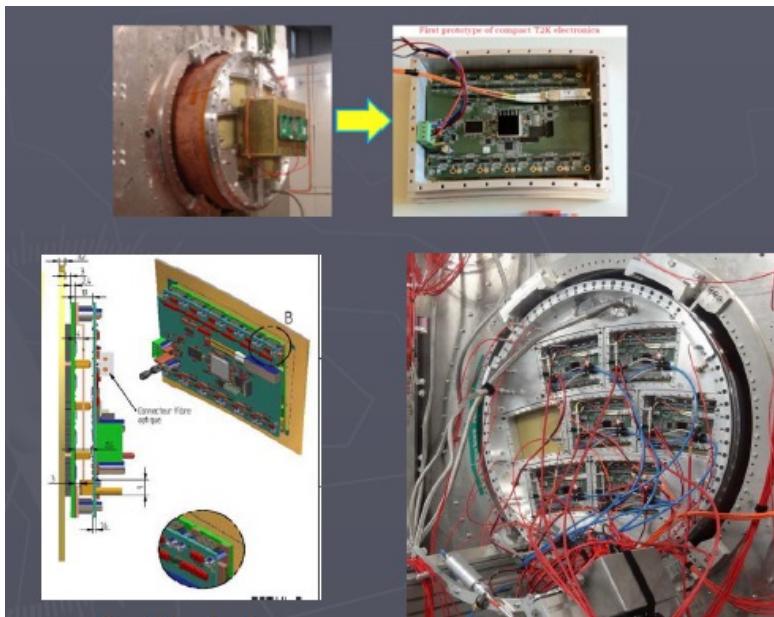


図 18 : マイクロメガス・モジュールにおける T2K エレクトロニクスのコンパクト化  
左上写真は同じ T2K エレクトロニクス（1 モジュール分）の以前の姿

するマルティモジュール基板 (MMC) でワイヤーボンディングを使用しているので、モジュール当たりの読み出しチャンネル数は約 3,000 チャンネルに制限される。Lund 大学 (スエーデン) が担当し、KEK と日本の LC TPC グループは S-ALTR016 エレクトロニクスに対応するパッド基板と GEM モジュールの準備、2 相 CO<sub>2</sub> 冷却構造を担当する。

#### 2.4.3 2 相 CO<sub>2</sub> 冷却の開発

2 相 CO<sub>2</sub> 冷却は冷媒として気液 2 相の高圧 CO<sub>2</sub> 液体を利用し、潜熱による冷却を行う、この冷却の利点は（1）液体 CO<sub>2</sub> の潜熱は 300J/g と非常に大きい、（2）常温から-40 度までの冷却が行える、（3）冷却に潜熱を利用するので冷媒の温度上昇による冷却温度の上昇がない、（4）高圧の 2 相 CO<sub>2</sub> 冷媒を使い且つ 2 相 CO<sub>2</sub> 液体の粘性は小さいので、冷却系の配管は数mmと細く出来て、物質量の低減に寄与する。（5）万一冷媒の漏れがあっても、水冷のように測定器の漏電などを起こす心配がない、などである。



図 19 簡易 2 相 CO2 冷却システム

KEK の ILC 物理測定器グループでは、2011–2012 年に、測定器開発室の援助と素核研の低温グループの協力を得て、簡易 2 相 CO2 冷却システムを制作し実証的な冷却試験を行い、2 相 CO2 冷却の能力を再確認した。システムの写真を図 19 に示す。安全上規定上の問題でこのシステムによる本格的試験は行わず、2 相 CO2 循環システムと 2 相 CO2 循環ポンプによるシステムを制作することとなった。後者は KEK と LC TPC 日本グループが以前から検討していた計画で、2011 年から高エネルギー宇宙分野では 2 相 CO2 循環冷却の先駆者である NIKHEF の協力を得て 2012 年 3 月までに試験用の小型 2 相 CO2 冷却循環システムを制作した（図 20）。2013 年 6 月の NIKHEF でのトレーニングを経て、DESY の TPC LP ビーム試験設備に追加する予定で、上記の S-ALTR016 エレクトロニクスとパッド基板の温度制御の試験等に使用する。

図 20 2 相 CO2 ポンプによる 2 相 CO2 冷却循環



システム

現在、実装設計が進んでいる S-ALTR016 エレクトロニクスの 2 相 CO2 冷却による冷却設計と基礎的試験の準備を進めている。具体的には熱分解グラフアイト TPG 等の熱伝導のよい物質で薄いヒートシンクを制作し、これを 2 相 CO2 冷却パプで冷却し、S-AKTR016MCM と GEM モジュールパッド基板の間に設置する方法（図 21）や、同様に多数のマイクロチャンネルを有する薄い重金属板によるヒートシンクを設置して、これに直接 2 相 CO2 冷媒を流すなどの方法を検討中である。後者の方法は前者に比べてはるかに冷却効率がよいが物質量の低減が課題であろう。

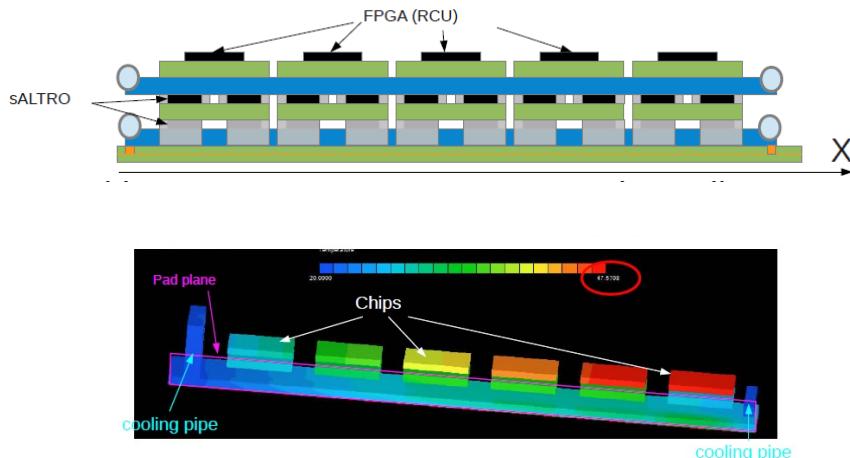


図 21 S-ALTR016 エレクトロニクスの実装モデルと TPG ヒートシンクを用いた  
2 相 CO<sub>2</sub> 冷却モデル（青が TPG プレートで緑はパッド基板及び S-ALTR016 MCM 基板

## 2-5. TPC 飛跡再構成プログラムの開発

2009 年以来、日本の LC TPC グループでは TPC 大型プロトタイプビーム試験のためにカルマン・フィルターの手法に基づく独自の TPC 飛跡再構成プログラムを開発し使用してきた。2010 年頃から、LC TPC collaboration の共通解析プログラムとして準備されていた Marlin TPC にこのカルマン・フィルター飛跡再構成プログラムを組み込む作業を開始し、2011 年には、C++ によるオブジェクト指向の汎用カルマン・フィルター・ライブラリー (KalTest) の基本部分を完成し、より複雑な測定面／測定座標形状へ拡張した。

また、KalTest を ILD 測定器のための荷電飛跡再構成に適用するため、インターフェース抽象レイヤーとして、MarlinTrack というソフトウェア・パッケージの設計／実装を行い、2012 年には、これを ILD 測定器の詳細設計書 (DBD) のための測定器ベンチマーク用大量モンテカルロデータに対する飛跡再構成に応用した。これまでの Fortran による飛跡再構成プログラムと比較して、分解能、飛跡検出効率の両方において有意な改善に成功した。

さらに ILD 実機における非均一磁場中での飛跡再構成に向けて、分割ヘリックス飛跡モデル概念によるカルマンフィルター・アルゴリズムを開発し対応するクラスを KalTest に試験実装した。2012 年にはカルマンフィルターによる飛跡フィットプログラム (KalTest) に試験実装した分割ヘリックス飛跡モデル概念による非一様磁場中での飛跡フィットアルゴリズムを、簡単な飛跡検出器モデルを用いて動作試験し、実装の最適化を行い、その後、実際の非一様磁場データを入力したビーム試験データ解析への応

用を試みた。

今後は TPC 大型ビーム試験データにおける歪みの理論的理解とその最小化も行う必要があり、ヒット点の歪みの系統的な補正法を確立し、非一様磁場中での飛跡フィットプログラムと組み合わせ、実際の LC 実験に近い環境で性能試験を行う。

### 3. 残された課題と今後の 5 年間の計画

ILD TPC に建設に向かう今後 5 年間は、概ね、実証的研究の残された課題の解決、ILD TPC の技術設計と実機プロトタイプの期間である今後 3 年間と、詳細技術設計を行い ILD TPC の TDR 向かうその後の 2 年に区分されると考え、以下では主にこの最初の期間 3 年間の計画について記述する。最初の 3 年の計画の目標が達成されればその後 2 年間の課題（実機 MPG D TPC の最終技術設計と追加試験）ははおのずから明らかとなるはずで、その予算要求は計画の進行をみて追って行う。

#### 3.1 残された課題

##### 3.1.1 陽イオンゲートの開発

2 でのべたように、陽イオンゲートについては（1）伝統的なワイヤーゲートと（2）開口率の高いいわゆる GEM ゲートが現時点での候補である。これらの陽イオンゲートの陽イオン遮断の効果については、（1）については過去の実績から、（2）についてはシミュレーション研究から、閉状態における陽イオン遮断については原則的には問題は無いと考えるが、（1）の場合には MPG D モジュールに搭載する場合は、構造の非整合部分から過去にも陽イオンが漏れたこともあり注意を要する。

これに対して、陽イオンゲートの開状態における位置分解能への影響については何れのゲートについても残された課題である。（1）のワイヤーゲートは 1-2 mm 間隔に張られた細い（20-30 ミクロン）ワイヤーグリッドの電圧はドリフト電場の電位に合わせるにせよ、この有限半径の影響と不完全な電圧調整はドリフト電場の歪みの原因となり観測される飛跡の歪みとなり得る。一方（2）GEM ゲートについても同様の問題はあり得るが基本的な構造の単位が 100 ミクロンであるので、この影響は小さいものと思われる。より大きな問題は高磁場で T2K ガスなどの  $\omega \tau$  の大きなガスを使う場合にはドリフト電子の透過度は低い（1T で 50% 程度）ことである。これは直ちに位置分解能の 30% 程度の劣化を意味する。高磁場ではドリフト電子は電気力線よりはむしろ磁場に巻きついてドリフトする傾向が高まり、ドリフト電子透過度を高めるには GEM ゲートの幾何学的な開口度を上げるのが最も有効であるが、これを極薄の GEM 構造で実現するのは相当に難しい。ポストプロセスで製造する方法を試行してあるのはフェムト秒レーザー加工等も検討しているが、基本的な問題はモジュール規模のほとんど部材が残っていない極

薄フィルムを扱う方法で、ゲート機能を阻害せずに GEM ゲートの強度を増す検討が必要かもしれない。

一方、イオンゲートの搭載構造の観点では、ワイヤーを張る張力が無視できないワイヤーゲートは MPGD モジュールとの整合性が低く、現在のモジュール構造の再設計が必要となる。幸いアジアの現在のモジュール構造はモジュール上下辺のみで GEM を引張支持するのにアルミニウム製バック」フレームに接合されたパッド基板の合成を利用しているが、ゲートワイヤーをモジュール上下方向（TPC の半径方向）に張ることとすれば、同様にパッド基板の剛性を利用できる。但し GEM の引張支持に要する場合と多数のワイヤーを張る応力は比較できない（ゲートワイヤーピッチを 2mm とすれば現在にモジュールサイズで 130 本程度である。ワイヤーの材質によるがワイヤー張力は 20-30 g は必要であろう）ので、ワイヤーゲート搭載を前提としたモジュールの構造の再検討が必要となる。

### 3.1.2 高磁場（3.5T）における検出器プロトタイプの動作検証試験

ILD TPC は ILD の 3.5T ソレノイド磁場中で使用される。したがって陽イオンゲートの開閉を含むモジュールプロトタイプのビーム試験は言うに及ばず、高磁場の影響を受ける可能性がある読み出しエレクトロニクスの運転（特にパワーバルシングにおける電流変化）等 ILD TPC の全ての要素を 3.5T 磁場中で試験しておくのが本来のあり方である。

DESY では有効内径が 30 cm 弱の 5T 超電導ソレノイドが TPC の研究にも利用可能であったが、XFEL の建設開始とともに DESY の液体 He 系統が大幅に改変され、5T マグネットは He 系統から切り離された。DESY の関係者の努力にもかかわらず数年に渡って使用できない状態である。

3.5T 高磁場ソレノイドの検討を行う際にはその用途と寸法について以下のオプションがある：

- (1) 現在の TPC 大型プロトタイプビーム（LP）試験で使用している PCAMG の大きさ（概ね大型の MRI マグネットの大きさ）
- (2) LP ビーム/宇宙線試験のモジュール 1 台のビーム試験が行える大きさ（概ね有効内径 40cm、長さ 60cm）
- (3) TPC の小型プロトタイプのビーム試験が行える大きさ（DESY 5T マグネットの移設整備のオプションを含む）
- (4) TPC のビーム/宇宙線試験は行えないが、エレクトロニクス等の高磁場における個別要素の試験を行える寸法と形状（ソレノイドである必要はない）

(1) が最も好ましいことは自明であるが高価であり、(4) の用途では CERN の二極磁石を使用する可能性があり、他機関民間の施設を利用することも可能であろう。従って、本提案では(2)と(3)の可能性を追求する。この場合は現在の LP ビーム試験に使用している設備をそのままでは流用はできないので、TPC のビーム/宇宙線試験に必要な中型 TPC を制作して整備する必要がある。

なお、TPC 大型プロトタイプビーム試験施設がそうであったように、ここで整備する設備は ILD TPC の開発の目的を超えて有用な設備となるはずである。但し、最初から汎用設備として整備すると、本来の目的とその緊急性に答えるものとならない。

### 3. 1. 3 MPG D モジュールに搭載する 2 相 CO<sub>2</sub> 冷却構造設計試作及び試験

2 に記したように、2 相 CO<sub>2</sub> 冷却は ILD TPC のみならず高エネルギー実験での冷却に最も適している。此の為、宇宙ステーションにおける AMS 測定器に装備されて、LHC の実験や KEK の BELLE-II 実験等でも使用中あるいは準備検討中である。LC TPC グループでは NIKHEF の協力を得て既に試験用小型 2 相 CO<sub>2</sub> 冷却循環装置は 2012 年度に準備隅で、DESY の TPC LP ビーム試験施設に常設して、S-ALTR016 エレクトロンクスや T2K エレクトロニクスの冷却とモジュールパッド基板の温度調整の試験を開始する。2 でも触れたこれらの冷却及び温度制御では熱伝導度が良く軽量の TPG やスーパーコンピューターなどの冷却に使用されている冷媒用の多数のマイクロチャンネルを有する軽金属製のヒートシンク等を検討しているが、設計製作段階からこれらの冷却温度調整部品をモジュールの一要素として考えることが不可欠である。

#### 3. 1. 4 実機 TPC トラッキングコード及びシミュレーションコードの整備

日本の TPC グループでは 2009 年の TPC LP ビーム試験当初から効率の良い TPC ビーム試験解析プログラムを準備し、その後その本質的部分は C++ によるオブジェクト指向の汎用のカルマン・フィルターによる汎用ライブラリー (KalTest) は LC TPC collaboration の共通解析プログラム Marlin TPC に組み込まれ、さらに ILD の物理解析完全シミュレーション用解プログラムでも使用されるようになり、現在は非一様磁場中の飛跡フィットアルゴリズムを試験中である。このようなグループの希少価値を今後とも有効に活用して IL における実験に寄与する計画であるが、無論軌道再構成に限らず、この活動は広く ILD 実験の事象解析プログラムとシミュレーションプログラムの整備につながるものである。なお、本項目では有能なヒューマンリソースの確保が最重要であるが、国際協力を通じて開発グループの整備を図る。

#### 3-2. ILD TPC の実機設計

本項目では、5年計画の後半2年におけるILD TPCの詳細技術設計の準部を見据えて、実機 MPG D・TPC の技術設計及び実機 MPG D (GEM) モジュールプロトタイプの制作試験を行う。具体的には(1)陽イオンゲートを搭載する実機用 MPG D (GEM) モジュールの設計試作と大型プロトタイプ (LP) ビーム試験設備等での検証、(2)国際協力による実

機用読み出しエレクトロニクスの設計試作、(3)国際協力によるILC実機TPCの全体設計検討を行う。

既に(1)については現行のLP用2層GEMモジュールの成果と経験をもとに、モックアップによる信頼性の高いGEM引張支持機構の検討、構造プロトタイプによるワイヤーゲートの検討、コマーシャル部品を改良使用するGEMのマイクロ高電圧接続の試験検討、GEMやモジュール構造に起因する局所電場の歪みや無効領域の最小化のための実験室試験を可能とする試験用チェンバーや安全で扱いやすいレーザービームの整備等を始めている。

(2)と(3)についてはILD TPC全体の課題であり、また現在の日本のTPCグループに対する技術支援体制が欠如しているので、国際協力あるいは外部委託による設計製作を進める。

### 3-3. 年次計画と予算要求

区分	項目	細目	内容	超概算額 千円	年次				
					13 4 10	14 4 10	15 4 10	16 4 10	17 4 10
TPC	準備試験	イオンゲート	実機プロトタイプの製作試験	25,000					
		C02冷却構造	冷却構造設計試作および試験	25,000					
		高磁場(3.5T)試験	3.5Tでの小型プロトタイプ動作試験	30,000					
		高磁場試験用電磁石	冷凍機冷却による3.5T小型電磁石	120,000					
TPC	ソフト開発	人件費(委託人件費を含む)	国際協力による実機用シミュレーションコード+飛跡再構成ソフト開発	20,000					
		MPCDモジュール設計試作	実機用MPCDモジュールプロトタイプ製作+ビーム試験	50,000					
		読み出しエレキ	国際協力による実機用読み出しエレキ設計試作	50,000					
		全体設計	国際協力による実機TPCの全体設計検討(外部設計委託を含む)	30,000					
TPC	人件費	ボスドク	2名/年	50,000					
	実機最終設計+追加試験	TPC全ての部分	国際協力による実機TPCの全体最終設計および、最終設計プロトタイプの試験	本事業費					
資料作成: 杉山・藤井・松田				400,000					

Unknown

書式変更: フォント:(英) HGP明朝B, (日)  
HGP明朝B, 太字

区分	項目	細目	内容	超概算額 千円	13						
					4	10	4	10	4	10	4
TPC	準備試験	イオンゲート	実機プロトタイプの製作試験	25,000							
		CO2冷却構造	冷却構造設計試作および試験	25,000							
		高磁場(3.5T)試験	3.5Tでの小型プロトタイプ動作試験	30,000							
		高磁場試験用電磁石	冷凍機冷却による3.5T小型電磁石	120,000							
	ソフト開発	人件費（委託人件費を含む）	国際協力による実機用シミュレーションコード+飛跡再構成ソフト開発	20,000							
		MPGDモジュール設計試作	実機用MPGDモジュールプロトタイプ製作+ビーム試験	50,000							
	読み出しエレキ	全体設計	国際協力による実機用読み出しエレキ設計試作 国際協力による実機TPCの全体設計検討（外部設計委託を含む）	30,000							
人件費	ボスドク	2名/年		50,000							
	実機最終設計+追加試験	TPC全ての部分	国際協力による実機TPCの全体最終設計および、最終設計プロトタイプの試験	本事業費							
資料作成：杉山・藤井・松田				400,000							

表3. 3-1 (提出済みの表)

## 付録 A1: TPC 大型プロトタイプビーム試験用 2 層 GEM モジュールの LP ビーム試験の経緯

日本と中国のアジア LC TPC グループによる大型 TPC プロトタイプ用 2 層 GEM モジュールのビーム試験は 2009 年-2012 年において 4 回行われた。これらのビーム試験の経緯を以下に示す。

第 1 回試験（2009 年 3 月）：

第 1 回試験は GEM 陽イオンゲートを搭載せずに実行された。TPC エンドプレートに 3 台のモジュールを搭載して試験した。うち 1 台は試験中にモジュール内で HV 接続不良が発生した。また 3 台すべてのモジュールで GEM の放電（マイクロ放電）と思われる現象が高い頻度で発生してモジュール電圧もトリップスすることがあり、複数のプレアンプ PCA16 を壊したが、相当量のビームデータを取得できた。データ解析段階において、各モジュール上部及び下部領域で、ドリフト領域に露出している陽イオンゲート GEM 支持機構がドリフト電場の歪みをもたらし、小さくない飛跡歪みが認められた。データ解析はこの部分のデータを除外して行われた。図 A1-1 と A1-2 にこのビーム試験で得られたビーム事象の事例と位置分解能のドリフト距離依存性を示す。

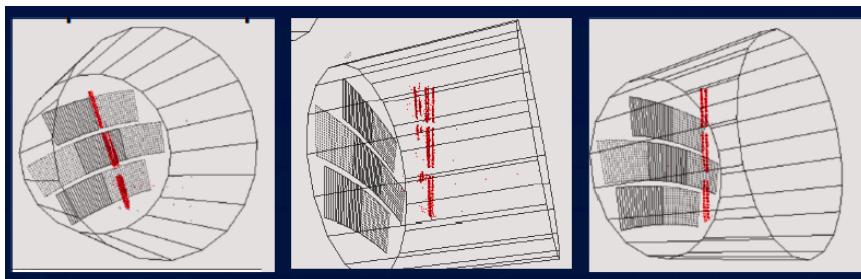


図 A1-1 ビーム事象例

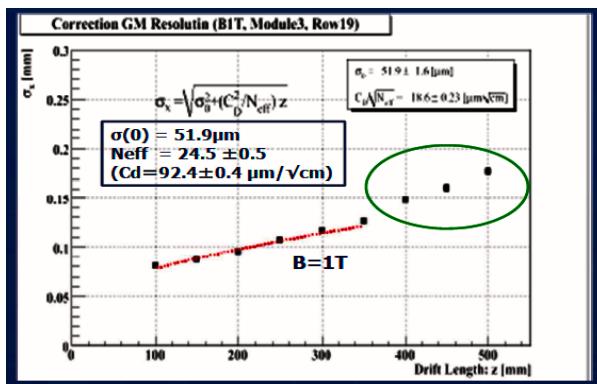


図 A1-2 位置分解能のドリフト距離依存性  
緑の円内のデータ点は PC MAG 内で TPC を移動したことにより TPC ドリフト領域の磁場が変化してデータ点がづれているものと理解する。

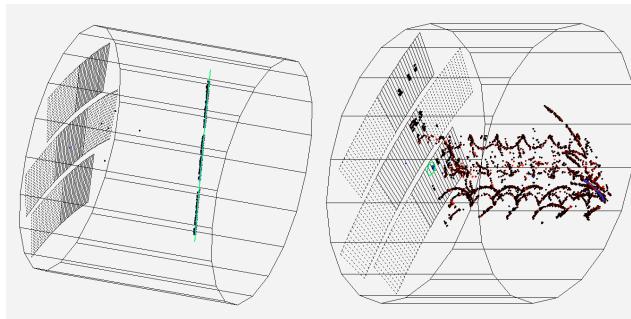
第 2 回試験（2010 年 3 月）：

第2回ビーム試験はPCMAGの簡易移動台の完成(2009年秋)を待って行った。2009年にはビームに対してPCMAGを移動することが出来ず、試験項目と試験データにさまざまな制限が生じたからである。第2回試験では3台のGEMモジュールすべてにGEMゲートを搭載した。ビーム試験に先立ち2台のモジュールについてGEM陽イオンゲートのドリフト電子透過度を測定した。1T磁場中の電子透過度は約40-50%であった。(これは同時期にMP-TPCを用いて行われた同種のGEMゲート搭載する小型GEMモジュールの宇宙線試験から得られた電子透過率と矛盾しない。)なお準備過程で、モジュール搭載後のGEMゲート寸法が大き過ぎる(伸びている)ことが判明した。

TPCエンドプレート搭載後の3台のモジュールのHV試験は順調であった。この時のALTR0エレクトロニクス搭載はエレクトロニクス側の種々の問題で1週間近い時間を要した。またエレクトロニクス搭載のためにTPCを回転する必要があった。エレクトロニクス搭載後に再度HV試験を行ったところ、3台のモジュールがすべてトリップして復帰することは無く、ビーム試験は中止された。ゲートGEMやパッド基板上に複数の放電痕跡があり、1台のモジュールのHV接続改善のための金属ワッシャ(前回のビーム試験の際に生じたHV接続不良により追加された部品)がパッド基板上に脱落していた。この放電でGEMゲートと一部のGEMがシートした。

### 第3回試験(2010年9月) :

現行のGEMゲートの電子透過度が低く、前回のビーム試験における放電でGEMゲートが破損し且つ寸法が正しくないことが判明したため、第3回試験ではGEMゲートの代わりとなる電場整形用フィールドシェーパーを装着してビーム試験を行った。ビーム試験では依然としてモジュールHVのトリップやマイクロ放電によるPCA16の破損があり、損害を最少減するために短期間のデータ収



図A1-3 事象例。右図ではビームがTPCのカソード電極に当たっている。

集(実質1日)となった。移動台の設置でPCMAG内でのTPC移動が不要となりデータの質は向上した。なお、フィールドシェーパーの搭載により第1回試験で見られた飛跡の歪みは改善されたが、フィールドシェーパー側面電場形成ストリップへの電圧設定に誤りがあり、モジュール上下限で歪みが残った。以下の位置分解能は歪の影響を受けないモジュール中央部で取得されたデータに基づくものである。

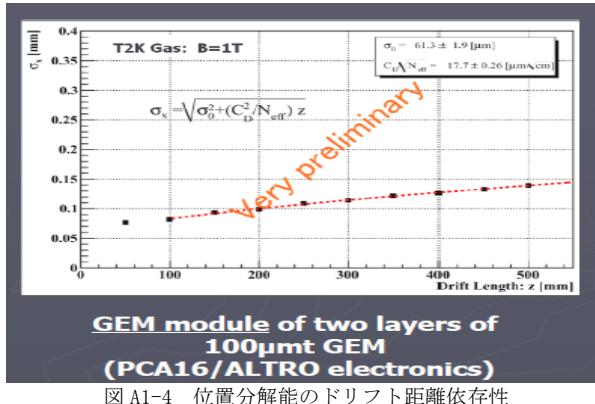


図 A1-4 位置分解能のドリフト距離依存性

第4回試験（2012年12月）：

本ビーム試験は2011年6月に予定されたものであったが、2011年3月の東北大震災の影響で準備が遅れ、また2011年8月-2012年3月にはHeレス化のためのPCMAG改造の予定が予定されていたので最終的に1年以上の遅れとなつた、今回の試験は現在の2層GEMモジュールの最終ビーム試験としている。

第4回試験では、本件で博士号を取得する予定者を中心に、前回までの成果と失敗の経験を集大成してGEMモジュール準備を行つた。微細ゴミによるGEM放電を避けるために、既存テントハウスの半分を改造してクラス1000程度のクリーンルームとし更に内部にクリーンブースを用意した。GEMとGEMフレームの接着のための新しい治具を用意し、モジュール寸法やGEM平坦度を測定できる三次元測定器を調達してGEMモジュールの組立精度の向上を図つた。また、電圧の自動一斉昇降が可能でGEMのマイクロ放電も記録することができる多チャンネルHV電源を購入しGEM電圧供給方法も変更した。GEMのマイクロ放電によって読み出しエレクトロニクスを破損することを避けるため、GEM電極の分割数を倍（2→4分割）とする新しいGEMを制作した。この新しいGEMの長時間試験を行つてビーム試験におけるGEM電圧を決定した。この試験の結果、GEMモジュールのマイクロ放電（すなわちGEMホール中の電荷密度が高くなる下段GEMのマイクロ放電）は荷電粒子（宇宙線）の通過でトリガーされていると思われるが、測定された2層GEM構造のマイクロ放電率（ゲイン3,000程度）は $0(10^{-4}/\text{宇宙線通過})$ と推定される。Fe55で當時モジュールを照射するとHV印加直後に放電率が急増減し、長時間にわたってゲインが減少づける現象が起つた場合があつたが、再現性は十分に確認されていない。

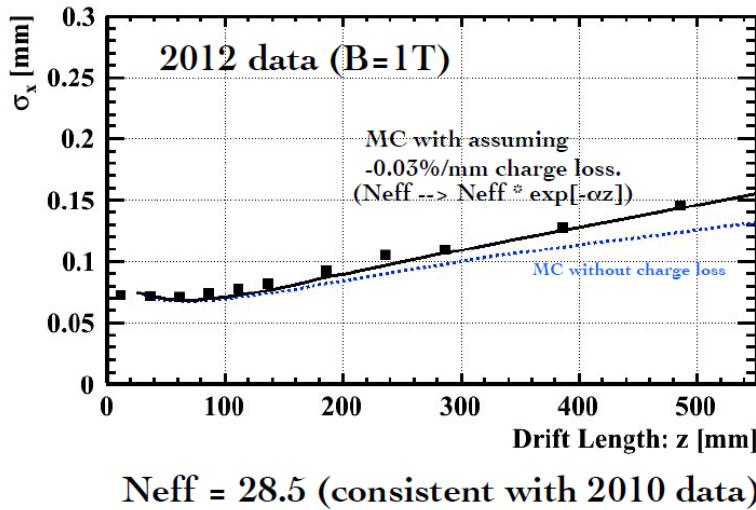


図 A1-5 第 4 回ビーム試験における位置分解能のドリフト距離依存性  
青い点線については本文参照のこと。

長い準備を経て行った第 4 回試験は前 3 回の試験と比べると大きな問題はなく大変順調にすすみ、磁場、ビーム角度や読み出しエレクトロニクスの条件を変えて大量のデータを取得した。2013 年 5 月現在、最終結論を出すべく精力的に解析作業を行っているところである。2010 年の結果と比較して、位置分解能のドリフト距離依存性がやや大きいことが認められる。現時点の結論は第 4 回試験での TPC ガスの酸素濃度が少し高く、分解能に寄与するドリフト電子が距離に依存して吸収されて減少しているためであると理解される。(最大ドリフト距離で 30% の減少)。この減衰を補正すると 2010 年の結果とよく一致する。直前のマイクロメガス・モジュールの試験でも電子数の減衰が認められた場合があり、理由については調査中である。LP ビーム試験設備の酸素濃度モニターの絶対値を信用することできなかったのも一因である。

なお、今回の試験ではフィールドシェーパー近辺の歪みはかなり小さいが、新しい GEM の 4 分割電極のギャップ付近が認められた。放電の際の耐圧のために電極ギャップを広くしすぎたのが理由であるが、電極分割を片面にしてギャップを狭くすることによって解決できる。前 3 回の試験において問題となったマイクロ放電は第 4 回試験においても認められた。放電率は  $10^{-3}$ /ビーム事象程度であった。

## 付録 A2 TPC における陽イオンの影響と陽イオングート

### A. MPGD TPC における陽イオンの影響

TPC のガス增幅領域で生成された陽イオンがドリフト領域に帰還してその一様電場を乱し、粒子飛跡の歪みを生じる陽イオン問題は TPC の古典的問題点の一つである。MWPC TPC では陽イオンは 100% 帰還すると考えてもよいので例外なく陽イオングートが搭載された。陽イオン問題は

TPCがILCでの中央飛跡検出器たり得るか否かという極めて深刻な問題であるが、3層GEM TPCとマイクロメガスTPCの(ガスゲインを乗じる前の)陽イオン帰還率がともに $0(10^{-3})$ であると測定があるので、理由のない楽観論が支配し、あるいは何れにせよ陽イオングートは付けるからとの大雑把な議論が横行し、陽イオンの影響を真剣且つ厳密に評価する努力に欠けていた。

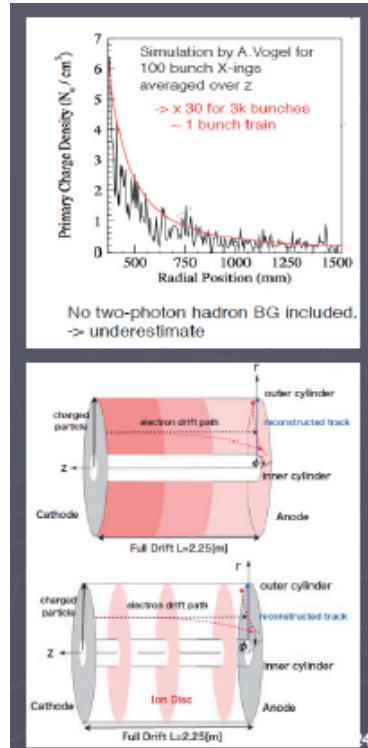
日本のLC-TPCグループでは東北大震災の影響で2011年6月のビーム試験を延期した空白期間を利用し、具体的に作業担当者（KEKスタッフの指導を受ける大学所属の大学院生）を決めて作業を開始した。その結果、2012年前半に、少なくともILCにおいては、イオン遮断効率のよい陽イオングートを装備すれば二次陽イオンによる飛跡の歪みも期待する位置分解能と比べて十分に小さく、また1次陽イオンの効果は無視できる程度に小さいので、したがって、MPGD-TPCはILCにおける中央飛跡検出器として使用可能である、という結論を得た。

計算の手法は、バックグラウンドと事象からの荷電竜粒子によってTPCドリフト領域にガス中に生成される陽イオン密度をシミュレーション計算した結果を利用し、得られる空間電荷分布に対して、TPCのドリフト空間(すなわちTPCフィールドケージ、TPC中央のカソード面、及び端部検出器前面に設置される陽イオングートを適切に反映した境界条件のもとでポアソン方程式を解いて電場歪みを求め、次にその電場歪みの影響からドリフト電子の軌道の歪み(すなわち部検出器で観測される粒子飛跡の歪み)への変換はランジュバン方程式を解く手法である。ここではこの計算の詳細は記述せずその概要と結果のみ記述する。

先ず、ILCのビーム衝突に起因する反応生成粒子やバックグラウンド粒子である荷電粒子がTPCガス中を通過すると、ガス中の電離作用によってTPCのドリフト空間中に電子・陽イオン対が発生する。この陽イオンを1次陽イオンと呼ぶ。陽イオンのドリフト速度はドリフト電子の速度に対して1,000–10,000倍遅いので、ILCビームの1ビームトレーンの1次陽イオンがTPCドリフト領域に瞬時に生成され、陽イオン円筒としてゆっくりとTPCカソードに向かって移動する。ILCビームのビームトレーンは5HzであるのでTPCドリフト領域には概ね3個の1次陽イオン円筒が重なり合って存在する(図TPC-14)。

図A2-1： ILD TPCのドリフト領域における電荷密度分布（上）とTPCドリフト領域の1次陽イオン及び2次イオンの分布の概念（下）（3個の陽イオン円筒と3枚のイオン円盤）

一方、電子はドリフト電子として端部検出器に達してガス増幅される。このガス増幅の過程で生成される陽イオンを2次陽イオンと呼び、その密度は対応するドリフト電子(すなわち1次陽イオン)の量にガス



増幅率を掛けたものとなる。このガス増幅機構で生じる陽イオンがMPGD構造を逆流して一定の比率（MPGDの陽イオン帰還率）でドリフト領域に帰還する。MPGDの陽イオン帰還率は三層GEM及びマイクロメガスについて測定されている。MPGDのパラメーターに依存するが、最小値としては $(2\text{-}3) \times 10^{-3}$ の値が報告されている。2層GEM構造の場合は最適化するパラメーターが少なくなるので、陽イオン帰還率はこの値より有意義の大きくなると予想される。ドリフト領域に帰還する2次陽イオンの量は、（ドリフト電子の量=1次陽イオンの量）×（ガス増幅率）×（陽イオン帰還率）となる。ガス増幅率を3,000とすると、上記の陽イオン帰還率にでは2次陽イオンの量は1次陽イオンの密度の2~9倍となる。

TPCのドリフト領域における2次陽イオンの分布は1次陽イオンの分布とは異なる。これは陽イオンのドリフト速度がドリフト電子の速度に対して1,000~10,000倍遅い結果、ILCビームの一束のパンチトレーン（3,000パンチ）によって生じる2次陽イオンはMPGDガス増幅機構から、（パンチトレーンの長さの1ms）/（陽イオン速度）の厚さの陽イオン円盤となってドリフト領域をカソードに向かってゆっくり移動する。ILCビームは200ms毎にパンチトレーンがあるので、TPCのドリフト領域には常時およそ3個の陽イオン円盤が存在することになる。

陽イオンゲートを設置する場合には、ゲート閉の状態でこの逆流する陽イオンをゲートの電極がほぼ100%吸収しドリフト領域に2次陽イオンは存在しないが、陽イオンゲートとMPGDガス増幅機構の間は吸収される前の2次陽イオンが存在する。このギャップは陽イオンのドリフト速度とILCビームパンチの時間構造で決まり、ILCの場合は概ね10mmである。すなわち、このギャップに存在する陽イオンは隣接した平行版電極に挟まれているのでその影響は小さい。計算の入力となる1次陽イオンの空間電荷分布を図TPC-16に示す。この分布は100パンチ分で、ビーム・ビーム相互作用によるビームストラーリング、電子陽電子対生成、中性子バックグランドなどの主要なバックグランドを考慮しているが、二光子ハドロン生成過程はふくまれていない。しかしILCでは過程の寄与は大きくない。いわゆるマイクロ・カーラーと呼ばれるデルタ線が磁場にまきついてz方向に長い距離にわたって走る効果は局所的に問題になる可能性はある。一個のイオン円盤による歪みを図TPC-19に示す。このグラフでは円盤のz位置を横軸と

図A2-3： 1個の陽イオン円盤による歪み

この図ではFBR = (イオン帰還率) × (ガス増幅率) = 1としドリフト領域に中央にある一個の陽イオン円盤の効果を示す。しかし、ガス増幅率は通常3,000~5,000、イオン帰還率は $0(10^{-3})$ で、ドリフト領域の異なる位置に3個のイオン円盤があるからそのファクターを掛ける必要がある。

して、FBR = (陽イオン帰還率) × (ガスゲイン) = 1の場合のビーム軸からの距離Rにあるドリフト電子の端部検出器での歪みを示す。ガスゲインを3,000、陽イオン帰還率を $3 \times 10^{-3}$ とすれば、FBRは9となる。表TPC-2に1次陽イオンと陽イオンゲートとMPGDの間に存在する陽イオンの効果も含めた最終結果（本文の表参照）を示す。

結局、ILCにおける陽イオンの影響と陽イオンゲートの必要性についての結論は以下の通りである：

- 予定する位置分解能100ミクロンに対して、2次陽イオンの影響は無視できないので陽イオンゲートは必要である。
- 1次陽イオンの影響と陽イオングートとMPGDの間の陽イオンの影響は無視できる。

## IV. カロリメータ(CAL)

細分割化された電磁カロリメータを構成するにあたり、2つの検出層の研究が進められている。一つはシリコンパッド層を検出器とする物で、総面積 $2\ 500\text{ m}^2$ をシリコンで覆い、 $5\text{ mm} \times 5\text{ mm}$ の正方形セルのパッドが1億チャンネルに亘るため、これを実現する事は多大な経費を必要とする。一方価格の安いシンチレータとストリップ型により読み出し光センサー数を一桁減らしたアイデアでは価格に関して優れている。ストリップを直交させてお互いの層の情報を使い長さ方向の不定性を消すアイデア SSA の開発により性能を大きく損なう事無く正方形セルに近づける事が示されているが、完全に不定性を取り除く事はできない。これらの状況下でストリップの層に正方形セル層を導入すると、性能の劣化がほとんどないというシミュレーションの結果がでており、両者を混合した測定器が有意なものとなってきた。両検出層の混合の仕方により性能がどのように変化するのかを示し、性能と経費の最適化を行う。

Si ECAL : シリコン電磁カロリメータ

成果

1. 浜松ホトニクス社と協力してカロリメータ用シリコンパッド検出器の研究開発を行った。シリコンパッド検出器一枚の大きさは $9 \times 9\text{ cm}^2$ であり、 $5 \times 5\text{ mm}^2$ のピクセルが $16 \times 16$ 個敷き詰められた構成になっている。電流電圧特性および静電容量電圧特性を自動で測定するシステムを作り、検出器の暗電流が十分に少なく、ブレークダウン電圧が運転電圧よりも十分に高いことを確認した。得られた測定結果を基に新設計のシリコンパッド検出器の設計を進めた。

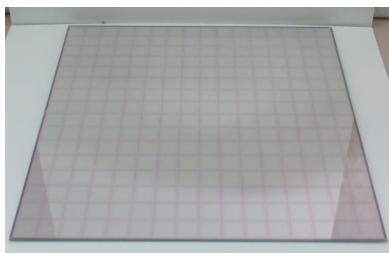


図1 シリコンパッド検出器

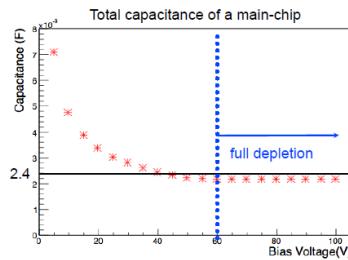


図2 静電容量電圧特性

2. シリコンパッド検出器の放射線耐性を評価するためコバルト60を用いてガンマ線照射試験を行った。シリコンパッド検出器にガンマ線を $1\ 000\text{ Gy}$ を照射し試験前後の暗電流値の測定を行った結果、照射後50%程度の暗電流値の上昇が見られたが、時間経過により徐々に減少し約2週間で照射前の暗電流値まで回復したことから、シリコンパッド検出器は ILC 環境におけるガンマ線に対する放射線耐性を十分に有しているといえる。

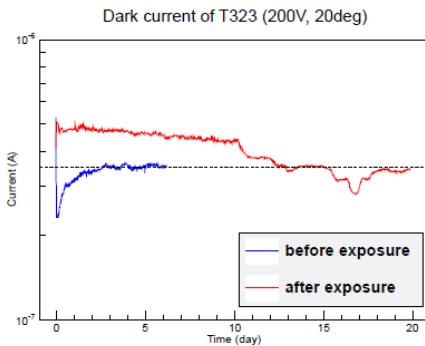


図3 ガンマ線照射前後の暗電流値の時間変化。横軸は時間（日）、縦軸は暗電流。青色の線は照射前、赤色は照射後。照射後14日程度でもとの値に戻った。

3. 電磁カロリメータ建設費用削減案として、検出層にシリコンパッド検出器とストリップ型シンチレーション検出器の両方を用いた、ハイブリッド電磁カロリメータを提案し、ジェットエネルギー分解能についてシミュレーションを用いて評価した。内側をシリコン検出器、外側をストリップ型シンチレータ検出器とし、同じ厚みの電磁カロリメータで検出層の50%をシンチレータストリップ検出器に置き換えた場合、180 GeV以下のジェットエネルギー分解能はほとんど低下しない。ただし、250 GeVのジェットに対しては10%程度低下する。また、シリコン検出器層とストリップ型シンチレータ検出器層を交互に配置した構造の研究も行っており、ジェットエネルギー分解能の向上が見込まれている。

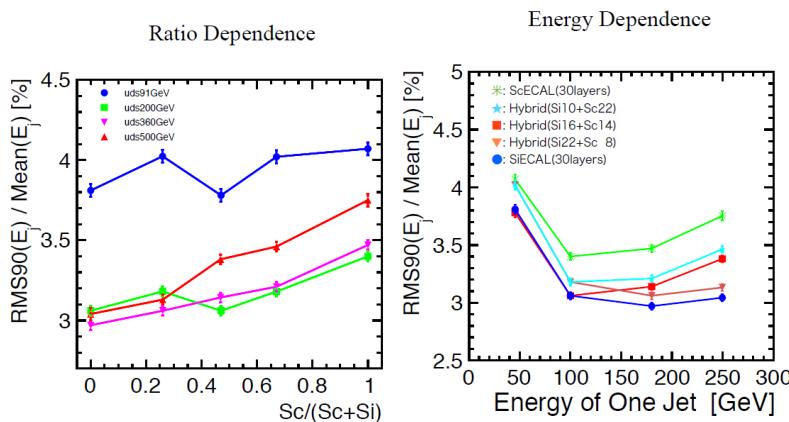


図4 縦軸はジェットエネルギー分解能  $RMS90(E) / Mean(E)$  (%)。

左の図は横軸がシリコン検出器層とシンチレーション検出器層の比率。右図は横軸がジェット一つあたりのエネルギー。

4. シリコンタングステン電磁カロリメータの技術試作機のビームテストをフランスグ

ループと共に行った。本試作機はシリコンセンサーと読み出し用エレクトロニクスが一体となった実機に近い構成であった。複数層からのデータ取得が可能であり、電子ビームの信号を読み出し飛跡の再構成及び電磁シャワーの測定を行った。また power pulsing mode での動作も確認できた。

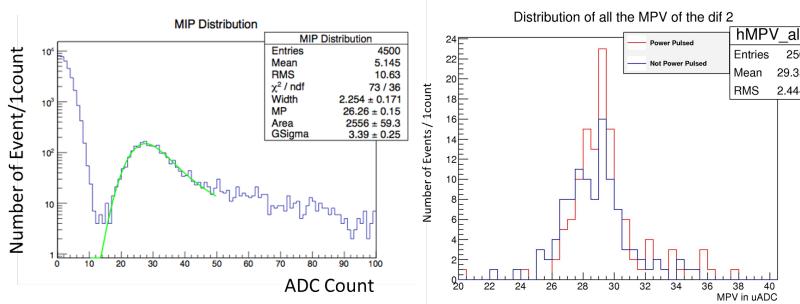


図 5 左図はビームテスト時の MIP 応答の一例。

図 6 右図は power pulsing mode で動作することができる検出器

層の MIP 応答をガウス関数が畠み込まれたランダウ分布で

フィットした結果の最頻値。赤は power pulsing mode、青は

no power pulsing mode。

## 今後の計画

### 1. シリコンパッド検出器の研究開発

波長 1064 nm の赤外線レーザーを用いて擬似的な荷電粒子の信号を作り出し、顕微鏡と組み合わせてシリコン検出器の細部測定用装置を構成する。シリコンパッド検出器の端部、ガードリング部分、ピクセル端部、ピクセル間のギャップ部分での粒子に対する応答を測定する。また、検出器の中性子に対する放射線による影響を測定、評価する。電流電圧特性、静電容量電圧特性など基礎特性の測定も行いこれらの結果を基に浜松ホトニクス社と協力して構造の最適化を行う。また、シリコンパッド検出器生産コストの削減について議論し十分な性能を保証しつつ低価格な検出器を目指し、検出器の設計を完成させる。

必要機材：シリコンパッド検出器、自動 XYZ ステージ 2 台、信号読み出し基板、12ch プリアンプ、16ch シェイパーアンプ、16ch ピークホールド ADC、クレートコントローラ、PC、ディスプレイ

### 2. 実機に向けたシリコン検出器の大量生産及び大量測定システムの開発

(平成25～27年度) 実機建造時にはシリコンパッド検出器の評価項目を限った全数測定、および一定割合を抽出しての詳細測定を行い、検出器の品質を管理する必要がある。そのため、各評価項目の選別、大量測定システム、測定結果のデータベース化が不可欠である。

測定用ボックスの最適化、測定作業の最適化、評価基準の設定、データベースの開発を行う。

案1、ロボットを用いた自動測定による短時間かつ均質な測定システムを設計する。

利点 測定に必要な人員が少人数。測定時間のロス削減による効率化。

不利な点 全体を制御するシステムの開発が必要。設備の設計・構成費用。

案2、測定装置、手順の最適化により手作業による大量測定を可能にする。

利点 測定機器のみで良いため設備投資費用の削減が可能。

不利な点 多数の人員の確保。

(平成27年度以降) 案1の場合、大量測定システムの最小単位の設備を構築・運用し、大量測定試験を行い、作業手順の確立し本番の大量測定に備える。

実機ではシリコンパッド検出器 40万枚の検査が必要である。案2、日本で全数測定、測定期間1年、測定項目I-V及びC-V測定として、最低限の必要機材は

40万枚/測定日 300日→1350枚/日

1測定/1h/1測定セット×作業12時間/日→12測定/日/1測定セット

測定セット

I-V 120セット ピコアンメーター

C-V 30セット LCRメーター

共通 150x (PC、ディスプレイ GPIBケーブル、コネクタ、測定用検出器ボックス)

クリーンブースクラス10000 (2.5m×2.5m) 15セット

遮光材、温度計、湿度計、空調

ただし、年間のシリコンパッド生産量の次第で測定期間の延長考えられる。また、日本以外国と分担した場合その比率に応じて、一日あたりの作業時間の短縮、測定装置の削減が可能になる。

詳細測定では自動 XYZ ステージとベータ線源もしくはガンマ線源を用いた全ピクセル測定システムを構築し検査を行い、不良ピクセルの確認をする。また、温度・湿度による暗電流の変化を測定する。

必要機材：自動 XYZ ステージ、読み出しエレキ、線源、線源ホルダー、コリメータ、遮光材、PC、ディスプレイ、温度計、湿度計、高電圧電源、低電圧電源、恒温恒湿槽

### 3. 日本における実機セルの生産及び検査システムの開発

| 電磁カロリメータは多数タワーとそのセルに分割されているため実機の建造にあたって、日本国内でのセル・タワー単位での生産および検査が必須である。

3. 1 (平成 25 年度～) 信号読み出しのための電子回路・基板製作会社の選定を行う。

電子回路の設計及び検出器据え付け用構造体の生産は欧州のグループによって進められているので必要ない。

(平成 26 年度～) 信号読み出し基板を試作し、平行してシリコンパッド検出器取付け装置の設置し、読み出し基盤のどう確認後シリコンパッド検出器と接着しカロリメータセルを日本で試作する。実験室内での動作テスト後、日本国内での粒子ビームを用いた動作試験を行う。(シリコンパッド検出器と基盤とを接着する装置はすでにフランスグループによって開発・改良が進められている。)

3. 2 (平成 26 年度～) 読み出し基板とシリコン検出器を高精度でかつ大量に接着する必要がある。複数のセルを作成し日本国内において粒子ビームを用いた動

| 作試験を行い、カロリメータタワーの製造と検査の準備を整える。

必要機材：シリコンパッド検出器（80 枚/セル）、基盤・検出器接着用機材、タンゲステン、セル構造体、冷却システム、読み出しエレキ、PC、ディスプレイ、温度計、湿度計、高電圧電源、低電圧電源

### 4. シリコンタンゲステン電磁カロリメータ試作機の試験

フランスグループが主導して試作機の開発・試験が行われている。シリコン検出器の基盤との取り付けやテストに加わり、日本での測定の準備を進めるとともに、ビームテス

トの解析により試作機の改良を進める。

4. 1 (平成25年度) 2008年に米国フェルミ研究所において行われたシリコンタングステン電磁カロリメータ試作機の電子・陽電子ビームを用いた性能試験のデータを解析し、試作機の性能評価を行う。

4. 2 (平成25年度～) 実機に向けた小型の技術試作機の電子・陽電子ビームを用いた開発試験を行い、信号読み出し回路の研究開発を進める。また、実機サイズのスラブの開発を進める。

4. 3 (平成26年度以降) シリコン電磁カロリメータとハドロンカロリメータ試作機の共通データ収集システムのために、FPGA ファームウェア及びデータ収集ソフトを改良し、実験室での動作確認後、粒子ビームによる運用試験を行う。

必要機材：ファームウェア、ソフトウェア開発用読出しエレクトロニクス、低電圧源、PC、ディスプレイ

#### 5. ハイブリッド電磁カロリメータの構造最適化と試作機開発

電磁カロリメータの建設コスト削減は重要な課題であり、シリコンパッド検出器とストリップ型シンチレーション検出器を組み合わせたハイブリッド電磁カロリメータの構造最適化により性能の維持と同時にコストの削減が見込める。

5. 1 (平成25年度以降) 性能評価の指針としてジェットに対するエネルギー分解能を用い、ハイブリッド電磁カロリメータのシミュレーションを用いた構造最適化を行う。

5. 2 (平成25年度以降) ハイブリッド電磁カロリメータ試作機を運用するためには、シリコンパッド検出器層とシンチレーション検出器層を同期させデータ取得を行う必要があるため、共通データ取得用のファームウェア及びソフトウェアの開発を行う。これはハドロンカロリメータとの同期したデータ収集システムと共にしている。

5. 3 (平成26年度以降) 小型のハイブリッド電磁カロリメータ試作機を作成し粒

子ビームを用いた技術試験を行う。3層以上のシリコンパッド検出器層及び2層以上のシンチレーション検出器層を用いることで、データ解析によるストリップ型シンチレーション検出器の位置分解能が向上することを実証する。

#### タイムライン

	2013	2014	2015	2016	2017
シリコンパッド検出器 大量測定	測定項目・測定手順の最適化・システム設計(案1)		大量測定システムのテスト設備の構築と試験運用(案1)		
日本国内でのECALセル製造とテスト	エレキ製造会社の選定		Si Padとエレキの接着、ECALセル試作、日本国内でのビームテスト 複数セルの作成とビームテスト		
SiWECAL ビームテスト	long slab TB of technological prototype	TB with HCAL	full size slab TB		
hybrid ECAL	シミュレーションによる構造最適化 共通データ収集用 フーム・ソフトウェア開発 改良				
	試作機製作・ビームテスト				

## Sci ECAL : シンチレータ電磁カロリメータ

### (1) 提案 :

小型で薄いシンチレータストリップと新型の半導体光センサーの組み合わせで、測定の最小単位を作り、多数並べて面を作り、タンクスチールと積層してカロリメータを構成するシンチレータストリップ型電磁カロリメータを提案した。直交するストリップを積層する事により、実効的にはシンチレータストリップの幅程度以下（電磁シャワーでは  $1/\sqrt{12} \sim 0.3$ ）の位置分解能を達成できる。またストリップの長さはコストに関係し、読み出しチャンネル数を激減できる。

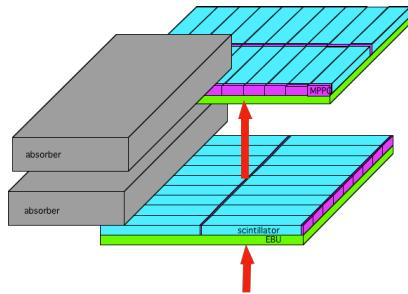


図1. シンチレータ電磁カロリメータの断面図。

### (2) 光センサー

半導体光センサーとして、超小型のアバランシェフォトダイオードをピクセル化して多数を面内に敷き詰めた新型の光センサー MPPC を浜松ホトニクス社と開発した。同社はその市販に至った。MPPC は強い電場を各ピクセル内に生じさせ、ガイガーモードで2次電子増幅を起こすため、 $10^5$  倍以上の増幅率を持つ。各ピクセルの性能が等しい場合、入射光子数は反応ピクセル数となり、常温で光子数の分離検出が可能な優れた素子である。1 mm × 1 mm の面積に多数のピクセルを配置するが、有限なピクセル数に由来する最大入射光子数に限界がある事が問題である。しかし、時間的に広がった光の入射では、限界が大きく拡張されることを見つけている。

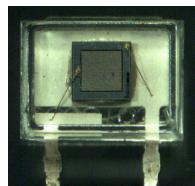


図2. MPPC.

### (3) シンチレータストリップ

測定の最小単位として、幅 10 mm、長さ 45 mm、厚さ 3 mm のシンチレータストリップ

を開発した。中心に 1 mm の穴を持ち、中に波長変換ファイバー(WLSF)を通してシンチレーター内で荷電粒子により作られたシンチレーション光を厚め、端に設置した MPPC で読み取る方式を探っている。この形状では、最小荷電粒子の通過にともなうシンチレーション光の検出は Most Provable Value(MPV) で 1 4 光電子=ピクセルであった。引き出し方式による製造法を韓国 Kyungpook National University が地域の化学工場と連携して開発し、実施した。その後 図 3 に示した 5 mm × 4 5 mm × 2 mm のシンチレータストリップに開発を移した。これは Particle Flow Algorithm(PFA) が要求する測定器の分割に合わせたためで、この場合、波長変換ファイバーを使わざ端面で直接シンチレーション光を受けて 1 0 光電子=ピクセルを樹立した。この結果 5 mm × 5 mm の実効位置分解能達成が可能となった。

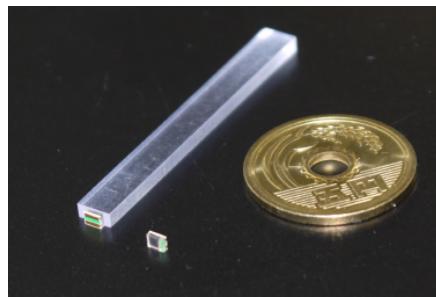


図 3. シンチレータストリップ.

#### (4) 小型テストモジュール

小型のテストモジュールを2列×9個の最小単位シンチレータストリップ（10 mm × 4 5 mm × 3 mm）で構成し、2 6 層を製作して、電子ビームで性能を検証した。シンチレータの長さ 4 5 mm の一様性が重要で、悪くなるとカロリメータの定数項に寄与することを DESY 研究所におけるビームを用いた試験で見つけた。一様性の悪化はシンチレータストリップの製造過程で異物が混入したことによると考えられている。必要な改善を行い、十分な一様性を担保できる事を明らかにした。



図 4. DESY ビームテストの小型シンチレータストリップ電磁カロリメータ.

## (5) プロトタイプ

4倍のサイズのプロトタイプを、一様性を改善したストリップで構成した。30層で2160チャンネルある。このカロリメータを電子、およびパイ粒子のビームで性能を検証した。そして電磁シャワーカロリメータとして十分な性能を有する事を実証した。例えば、パイ粒子ビームライン中に鉄のターゲットを設置し、中性バイ粒子の生成と再構成の試験に成功した。また温度補正の必要性と、その方法が十分に機能することを示した。図5のFNALビームテストにおいては、クリアファイバー方式のゲインモニタリングシステムを考案、開発し、その性能をテストした。



図5. FNALビームテストのシンチレータストリップ電磁カロリメータプロトタイプ.

## (6) 読み出し回路 (EBU) 1

読み出しシステムによる検出器の死空間を減らすため、実測定器ではシンチレータ各層の直後に読み出し系電子回路を設置する必要がある。それを実施するための回路基盤(EBU)を開発した。EBUは光センサーの電気信号を増幅し、信号の大きさを判定し、デジタルデータに変換する手続きをおこなう。製作した EBUの、一部の性能検証を行った。図6は1層の EBU で、この面のすぐ裏はシンチレータが全面を隙間無く覆っている。

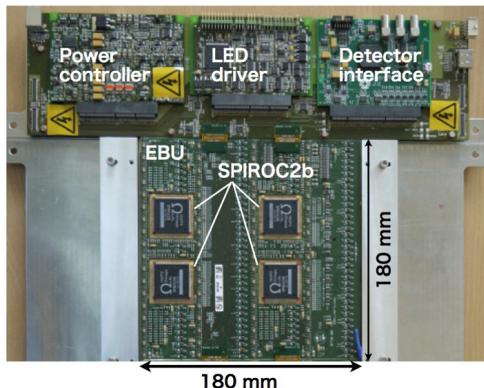


図6. EBU を用いた一層の試作機。

#### (7) ストリップ型の弱点克服

ストリップ型シンチレータを直行させて配置する方式の位置測定では複数粒子の入射では問題が起きる可能性がある。これを軽減するためのソフトウェア Strip Splitting Algorithm (SSA) の開発を行った。図 7 は 100 GeV のジェットが測定器に入ったときの事象をシミュレーションで見積もった時のジェットエネルギー分解能であり、横軸にシンチレータストリップの長さを取っている。赤は SSA を実装しない場合、青は SSA を実装した場合である。SSA を使うと 90 mm の長さ程度でも十分な高性能を有する電磁カロリメータとして働く事を示している。さらに高エネルギージェットでは、性能の劣化が見込まれる。まだ未可決問題（たとえば近接 2 粒子があるときのゴースト問題に対する適切な対処等）が残っており、改善が必要である。

以下は OPT に SSA に入れた事による変更試案#####

VII. ILC の物理と ILD 測定器の最適化で述べた SSA を用いると、90 cm の長さのストリップシンチレータを使っても、100 GeV のジェットを十分な高エネルギー分解能で測定できる。しかし、ジェットのエネルギーがましてくると、多少の性能劣化が見込まれ、さらなる改善の余地がある。##### そして、図 7 を OPT に移動すべきか？

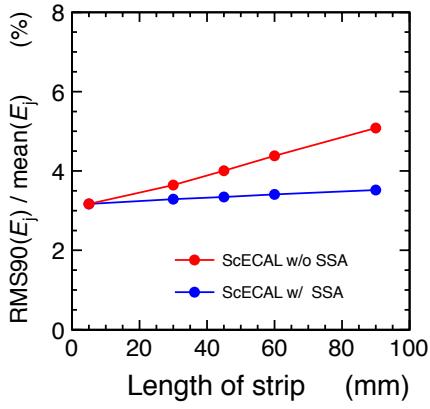


図7. SSA を使った場合と使っていない場合の、ストリップの長さに依存するジェットエネルギー分解能。

## 今後の研究

### (1) 読み出し回路 2

(6) で示した電子回路系 EBU の性能をさらに検証するとともに、問題点を改善した第2版の電子回路系の構成を行う。前回のテストは1枚の回路系に対して行われているが、さらに電子回路系を複数つないで同時データ収集系に組み入れる必要がある。この回路系は、測定器の状態を監視するためのLEDによるモニターシステムを内蔵している。LED を使ったこのシステムの性能の検証も行う必要がある。また実測定器 ILD では カロリメータ の各層内に電子回路を実装するが、このときの放熱は無視できない。そこで Power Pulsing という技術を採用する予定である。Power Pulsing は ILC 特有の低いビーム衝突回数 = 5／秒を有効に利用し、1秒のうちビーム衝突が起きる短い時間  $\sim 1\text{m}$  秒程度のみ電子回路に電流を流す仕組みである。これにより 1秒間のうち 955m 秒は無駄な電流が回路に流れることなく、発熱は 0.5% に押さえられる。従って発熱問題を考慮する必要がなくなる。このアイデアのテストを実施し、発熱を十分に押さえる事ができるかどうかの検証は重要であり、回路開発のキーポイントである。この検証を実際の回路で実行する。

### (2) カロリメータ

複数の層からなり、一連のデータ取得や制御が可能な電磁 カロリメータ の構成と性能検証は、実機を見据えた本研究では必須である。全ての層を有する カロリメータ である必要はないが、複数層をつないで性能検証と、回路の読み出し、発生熱問題等々を調べ、問題が無いかどうかを検証できるシステムで無ければならない。とくに下に述べるように、シリコン層を検出層とする電磁 カロリメータ のグループと、我々シンチレー

タを検出層とするグループが、国際的に共同かつ競合的に、一つのビームテスト実験を行う計画が進行中である。2013年7月にまず1回目のテストを行う。そこで目標は、異なる検出層の電磁カロリメータを持ち寄り、同じ電子ビームでの異なる位置での測定を同時にい、両層を合体させるための共同作業と、問題点のあぶり出しを行う。この後、両者が実機の半分程度の測定器を建設し、再度持ち寄りフルセットの電磁カロリメータとして正しく動作することをビームにより検証する予定である。これら一連の予定に向けて開発研究を進めていく。そこで想定される問題は (a) 複数の異なる読み出しボード種間の連携。シリコン検出層読み出し回路と、シンチレータ検出層読み出し回路は、専用読み出し回路チップASICがそれぞれ異なる（シリコンは オメガグループ開発の SKYROC, シンチレータは同じオメガグループ開発の SPIROC を用いている）ため 読み出し回路チップASICに精通しなければ共存が困難である。今のところ、シンチレータグループは電子回路分野の人材が欠如しており、対応が危ぶまれる。 (b) 電子回路分野の人材の欠如は、power pulsingの面に置いても深刻で、現在ベンチテストで種々の性能検証を行っているが、独立してPower Pulsingを確立できるかどうか未確認である。この点に置いてドイツの DESY 研究所には有能なグループがあり、彼らとの連携強化も必要な項目である。

### (3) 光センサーの改善

現在開発中の半導体光センサーは複数のガイガーモードピクセルから構成される。短時間に大量の光が素子に到着した場合、応答が線形から大きくずれる。このずれを小さくする開発が必要である。現在はピクセル数を増やす方向で開発を進めている。この方式では、Bhabha事象のエネルギー 250 GeV の電子の場合、各シンチレータストリップに最大 3500 電子が入射する。従って最小荷電粒子に対する光量が MPV で 10 光電子数のときには、単純には 35000 光電子相当の応答が要求される。開発中の光半導体は、非線形応答素子であるが、入射時間を長くした場合、4000 ピクセルの素子で 30000 光電子までの応答が可能であることを確かめた。また本素子の製造元である浜松ホトニクス社は近々 10000 ピクセルの素子を製造する予定で、この組み合わせでどこまで Bhabha 事象の測定精度と線形性を見る事が出来るか、開発が待たれる。またこれを用いた研究が必要である。

光半導体センサーのピクセル数を増やすためには、各ピクセルのサイズを小さくする必要がある。光半導体センサーの価格は面積にほぼ比例するためである。クエンチング抵抗と呼ばれるバイアスにつながる抵抗が、各ピクセルの光入射窓の一部を覆っており、開口面積の減少原因となっている。開発当初から製造業者である浜松ホトニクス社はクエンチング抵抗にポリシリコンを使ってきた。これは抵抗値の安定性と制御のしやすさのためである。しかし、ポリシリコン抵抗値は面積に比例するため、小さなピクセルでは開口を邪魔する原因となっていた。最近になって浜松ホトニクス社は金属抵抗によるクエンチング抵抗の製造に乗り出し、次回作では、採用される見込みである。この点のテストも重要である。また金属抵抗は温度係数が小さく、今まで光センサーの大きな問題であったゲインや光検出係数の温度依存性が払拭される可能性がある。今後の開発と研究が個々でも重要である。

半導体ピクセル型光センサーは、ガイガーモード時に生じた光子が隣同士のピクセル間を行き交い、1入射光子に対して1.1程度のピクセルが信号を出す。これはクロストークと呼ばれる問題である。最少荷電粒子の測定精度は低いので、1粒子通過に対するシンチレータの反応には大きな影響がないが、電磁シャワーの様な多数の電子入射が一つのシンチレータに起きる場合は問題となる。これは隣同士を隔てる境界付近に光を止める壁をもうける事により解決される可能性がある。この開発と検証も必要である。

半導体センサーは、熱電子により信号を作り出す事がある。いわゆる熱雑音である。本光半導体光センサーはピクセル化したガイガーモード素子からなるため、熱雑音は1ピクセルの光電子測定と同等で、その頻度が問題となる。実用上、数光電子以上で使用するようにしきい値を設ける事により熱雑音は $10^{-4}$  Hz以下に抑えられる。また半導体には光子欠陥が存在し、ガイガーモード中に増幅された電子の一つが格子欠陥に捉えられて、時間をおいて再放出され、これが熱雑音と同じ1光電子相当の信号としてタイミングの異なる信号となる事が知られている。これをアフターパルスと呼ぶ、アフターパルスの軽減は基礎となる半導体が格子欠陥を持たないように高純度でひずみの少ないサブスレートからなる必要がある。製造元での改善が期待され、その結果を検証する必要がある。

#### (4) シンチレータの改善

ピクセル数には物理的限界があり、応答性能の向上のために、光発生源であるシンチレータ自身の開発も必要である。この場合、既に述べたように光半導体センサーの各ピクセルが光入射により一度ガイガーフラッシュして全ての電荷を放出しても、逆バイアス直流電源からの電荷供給時間は数ナノ秒以下と短く、次の光子の入射に対して数ナノ秒後には対応できる。その意味で時間構造を比較的長く~10nsに分散して発光するシンチレータならば、この素子の性能と合いまって高い応答線形性を保つ事が期待できる。通常速いシンチレータを開発することが目的であるが、遅く一様なシンチレータの開発という今までの経緯をひっくり返す方向で研究を進める必要がある。応答線形性の改善のためのシンチレータは、発光時間がゆっくりとしているものが望ましい。しかしうっくりした発光シンチレータは時間分解性能が悪化するため、両者を両立する開発が必要である。

また大量使用を考慮して、シンチレータの外側を包む反射シートと光の侵入を阻止するシールドの開発も必要である。読み出し方式として光半導体をストリップの端に置くのか、読み出し回路面に置くかの検証も必要である。

#### (5) SSAの改善

長いシンチレータストリップを用いて実質的に交点の位置分解能を実現するアルゴリズムであるが、未可決問題、たとえば近接2粒子があるときのゴースト問題に対する適切な対処等が残っており、改善を行う。これらは、ここの場合を考慮した性能改善が可能であり、理解が進むほど洗練されてよいソフトウェア一群となりうる。PFAを構成するソフトウェア群は、ジェットから生じる多くのカロリメータ内のヒット（エネルギー損

失がシンチレーション光に変換され光センサーに測定された結果) を集約して、飛跡検出器等、他の測定器の情報と併せてジェットを再構成する。ここでPFAは電磁カロリメータもハドロンカロリメータも正方セルの測定最小単位を元に作られている。ストリップ構造で測定したエネルギーを前後の層の情報から正方セルに戻すことをSSAが行う。現在のバージョンは、単純な逆計算を行っているだけで、他の複雑な場合に対応するすべを持っていない。この意味で複雑な粒子入射があるときにも柔軟に対応し、複数粒子の存在と、通過位置を正しく逆算できるように改良する事が必要である。また電磁シャワーのような大量の電子陽電子の通過に対する応答性もその延長として組み入れられねばならない。

また最終的にコスト削減の切り札として、長さをいくらにすると、ジェットエネルギー一分離がどうなるかという関係を明らかにして、意思決定のための情報を準備する研究も行う。

一方シリコンとシンチレータという異なる検出層を混合させた電磁カロリメータはすでに議論の中にある、どの順番のどの組み合わせが最適で、かつ最安かという質問にも答えを用意する準備研究が必要である。

=====

特別推進から入った

#### シンチレータハドロンカロリメータ

(1) 提案：

小型で薄く長いシンチレータストリップと新型の半導体光センサーの組み合わせで測定の最小単位を作り、多数並べて面を作り、吸収層と積層してカロリメータを構成する。このようなシンチレータストリップ型ハドロンカロリメータを提案した。

多くの部品や概念がシンチレータストリップ型電磁カロリメータに近い。半導体光センサーの開発は、同じ問題を有するし、同じ解が利用できる。

ハドロン相互作用は一般に相互作用長が長く、ハドロンシャワーは広く薄く分散されて測定される。従って幅を狭くしての実効位置測定精度の向上には大きな利点があるという事を研究で示したい。現在ILDに提案されているタイル型シンチレータは3 cm × 3 cmである。1 cmの幅のシンチレータストリップの場合、同じ面積は9 cmの長さのストリップでカバーできる。SSAを用いる事により、さらに長いストリップでも高い性能をだせる可能性があるため、エネルギー分解能の長さ依存性を研究する価値がある。また我々の今までの経験では2 mm 厚で十分な光量を得られる事が分かっており、タイル型が3 mm 厚であることを考えると、ハドロンカロリメータを40 mm 程度薄く作る事が可能である。これは超伝導コイルの直径を減らすことも可能にする。

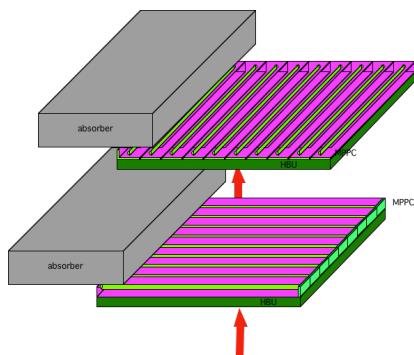


図8. シンチレータハドロンカロリメータの断面図)

#### (2) 長いシンチレータストリップの改善

波長変換ファイバーを用いて長手方向の一様性を担保できる事は、すでに実証済みである。問題はシンチレータの周りに付ける反射材をどう選ぶべきかである。シンチレータ表面で全反射せず外へ出た光を戻す事の是非をファイバー読み出しについて再度研究する必要がある。また波長変換ファイバーと光センサーの軸だしを簡単な機構で実現する仕組みも考える必要がある。

#### (3) ソフトウェアの改善

ハドロン相互作用のような比較的まばらなヒット分布に対して長いストリップを使った場合、実質的に  $1\text{ cm} \times 1\text{ cm}$  の細分化で荷電粒子の飛跡を捉えられることが重要である。これと中性パイ粒子生成の電磁シャワーをうまく両立させるためのソフトウェアの開発が必要である。電磁シャワーで成功した SSA をいかにうまく使うかが鍵である。ハドロンシャワーに対する理解を深め、SSAのハドロン版の改善を行う。

#### (4) 読み出し電子回路系の構成

電磁カロリメータと同等のデザインを取る事が想定されているが、異なる点も多く、最適化が求められている。例えば電磁カロリメータ読み出し基板に比べて実装密度が  $1/4$  以下であるが総基板製作の面積は3倍程度大きい。このため面積そのものがコストドライバーであり、部品実装実面積の減少による低コスト化は開発の余地がある。また波長変換ファイバー読み出しを採用するため、光センサーの実装方法は読み出し基板面と垂直であり、実装に工夫や研究が必要である。

## (5) 小型ハドロンカロリメータの構成と性能検証

(2) から (4) で述べた条件を満たす小型ハドロンカロリメータの仕上げと性能検証による実質化を行う。ハドロンエネルギー全体を捕まえる必要は PFA では大きくないため、小型のプロトタイプで十分である。図9のようなプロトタイプを製造し、加速器からのビームを用いて性能検証を行う。ジェット中のハドロンの大半はパイ粒子であるが、吸収層である重い物質（ハドロンカロリメータでは鉄、電磁カロリメータではタンゲステン）との強い相互作用により、多数の中性子と陽子が発生する、それに加えて中性のパイ粒子は発生直後に 2 つの高エネルギーガンマ線に崩壊し、電磁シャワーを作るため、アナログ型のシンチレータを使うエネルギー測定装置では大きな寄与としてカウントされる。一方ハドロン相互作用の結果生成された荷電パイ粒子のエネルギー測定への寄与は小さい。また中性子がはじき飛ばす陽子とハドロン相互作用で直接原子核からたたき出される陽子はエネルギーが低く、シンチレーター内の被測定エネルギーは相対的に大きな寄与を有する。このようなハドロンシャワーのエネルギー測定の偏りは、エネルギー測定が困難で精度が低下する原因となっている。これらを改善する解析方法のためには、現在のタイル方式よりさらに細かい分割が可能なストリップによる研究が望まれる。

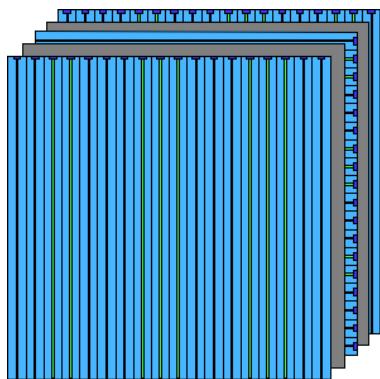


図9. 小型ハドロンカロリメータ試作機。

=====

実機製作のための準備研究

## (1) 構造体の最適化

電磁カロリメータでは、図 10 でしめた引き出し方式のデザインが、その薄さを利用した最適方式と考えられており、製造技術も確立されつつある。従って、厚さのことなるシンチレータ層とシリコン層をいかに両立させるかがデザインの中心となり、

この点における最適なデザインのための準備研究を行う。またタングステンを挟み込む炭素繊維組織の最適化も再考を要する可能性があり、国内企業の技術を利用できるかどうか確かめる。

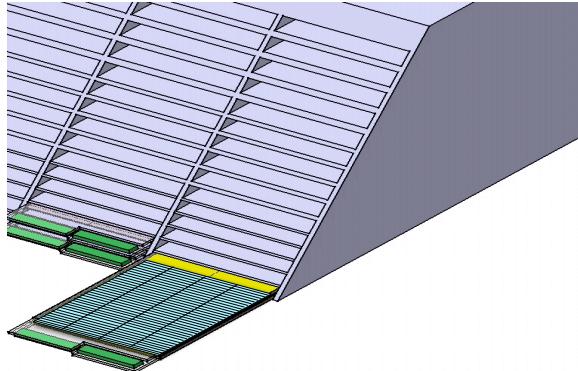


図100. 実機の構造体。

## (2) 読み出し電子回路の最適化とテストシステムの構築

実機製造の各段階において詳細で迅速なテストが必要であり、これを開発する。テスト項目のリストアップと必要な機器、時間等の最適化を計る。製造拠点が1箇所に集中する事無く世界各地に散らばる事が予想され、質の高い系統的な検査システムの構築と運用が重要である。製造の各段階で部品部品のテストを行い、統合するたびにテストを行い、問題の発見と発見時の対処のマニュアル化など多くの作業がある。例えば、シンチレータストリップの製造直後に、透過率を短時間で計測し、悪いものを除去する必要がある。各シンチレータストリップを反射材で巻き、36本程度を束ねる作業の後、読み出しボードに取り付ける。ここでLEDや荷電粒子を用いた総合試験を行う。一方光センサーは個々の製造直後にその性能試験（Breakdown電圧、ゲイン、クロストーク、アフタパルス等）が行われ、データベース化される。そして電気的にテストされた読み出しボードにハンダ付けされ、シンチレータなしでLEDテストを行う。この時点で応答しない光センサーをなくす工夫は重要である。次に前記シンチレータ束と接合され、統合試験を行う。さらにラダーに載せて、モジュール化された時点で再度LEDテストが施される。これらの工程での時間の最小化が急務である。

## (3) 光半導体センサーのテストシステムの開発

光半導体のテストはハンダ付けされたあとの組み上げ前、その後の校正時に常に必要な工程であり、高い自由度と精度を有するテストシステムの構築を行う。タイミングのわかる光が必要なため、LEDの実装は必須で、これを用いた随時光半導体テストが重要となる。当光半導体は、微小光量での光子数分離が可能であり、これをアナログデータとして取得する事により増幅率の換算も容易であるばかりでなく、増幅率の変動の

モニターに使える。ただし、温度依存があるため特定の温度での測定となり、また温度モニターを要し、校正データも必要である。

図1.1は光半導体単体でのテストを想定したシステムで、テスト項目はBreakdown電圧、ゲイン、クロストーク、アフタパルス等などで、3点程度の温度で測定する必要がある。システムの構築と試験運用が重要となる。

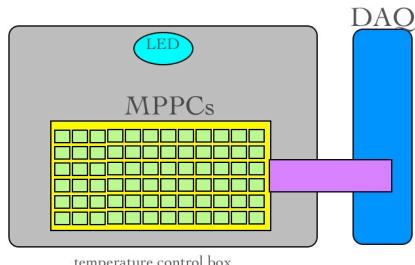


図1.1. 光半導体テストシステム。

#### (4) シンチレータストリップの製造方式とテストシステムの開発

シンチレータストリップの製造は、電磁カロリメータのように短い場合、射出成形方式が有力で、ハドロンカロリメータのように長い場合、引き出し製造方式が有力である。これらのもつ性能と精度を勘案しつつ必要な精度を保つ検査システムを準備する。反射材の種類の決定後はそれに見合った性能検査と、最終サイズの精度を保つ工夫と検査が必要である。各シンチレータストリップを反射シートでくるむ作業や、切断、磨き（必要なら）、配置はロボットを想定しており、その開発が必要である。

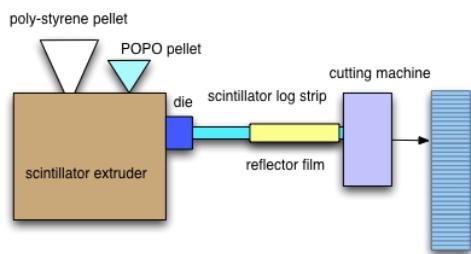


図1.2. シンチレータストリップ製作機械と、連続して切り出し、反射材施工、束ねまでを行う一連の工程図)

#### (5) 組み上げ工程のロボット化

シンチレーターストリップの配置位置精度の要求を満たし、製造時間内にストリップの束を製作する機械の開発。（図12）

#### （6）システム製作の途中で行う検査方式の最適化

各部品のテストと統合ステップ毎のテストを行い、各過程での損失を無くし実機を高い精度で運用出来るシステムが必要である。その効果を研究するためのシミュレーションと実システムを導入する必要がある。

#### （7）カロリメータ製造施設の設計

一連の工程を連続して行い、4年の製造期間内にこれを完遂できる工場のモデルを作り上げる、

図13はシンチレーターストリップ電磁カロリメータ全体を一ヵ所の施設で作る場合の、製造施設の広さとレイアウトの見積もりである。

##### 必要設備（金額）

敷地面積	assume 4 years of production 10 drawers/year 1 drawer / month 150 ladders / month 8 ladders / day ~ 8 FTW 72 modules / day ~ 36 FTW	710m <sup>2</sup> ~ 1000m <sup>2</sup> 52FTW+5 physicists
------	--	--

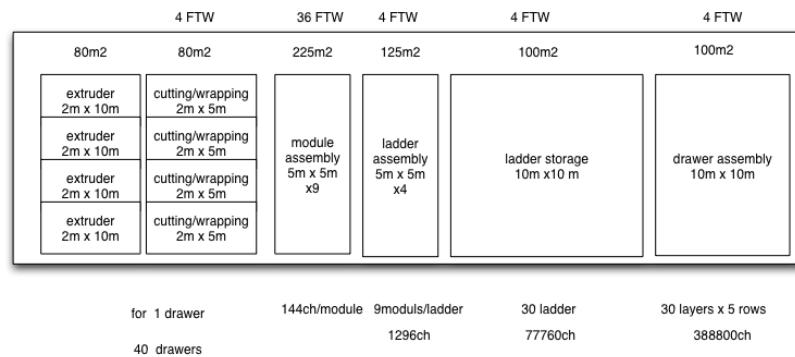


図13. 製造施設の配置図。

=====

全体の時系列とながれ

特別推進での5年計画と矛盾の無いようにつなげた。特別推進科研費は2011年から2015年までで、測定器の詳細を詰めることに重点を置いている。従ってこの計画の5年間のうちの最初の3年はそれと重複する事を考慮し、最後の2年を実際的な製造システムの構築に当てる。また重要な要素として、個々の要素部品の品質テストと維持管理が重要なテーマである。

Year	ECAL	HCAL
global aim		
2011	Hybrid-sim.	non-int two layers
2012	integrated layer BT	optimization simulation
2013	int. layer BT mass prod./test	non-int. layer trial
2014	ECA+HCAL mass	integrated layers + non-int. BT
2015	BT + mass prod.	BT
2016	mass prod. machine	mass prod. machine
2017	mass prod.	mass prod.

項目	年度					
	2013	2014	2015	2016	2017	合計（万円）
ECALシリコン層試作・改良・工業化	3000	3000	3000	3000	3000	15000
ECALシリコン層検査装置設計開発	5000	2000	2000	2000	2000	13000
ECALシンチレータ層試作・改良・工業化	2000	2000	2000	2000	2000	10000
ECALシンチレータ層検査装置設計開発	2000	2000	2000	3000	3000	12000
ECAL構造体試作・工業化	2000	2000	2000	2000	2000	10000
HCAL検出層試作・改良・工業化	1000	1500	2000	3000	2000	9500
HCAL構造設計	1000	1000	1000	2500	2500	8000
Posdoc 4名/年	2000	2000	2000	2000	2000	10000
旅費	1000	1000	1000	1000	1000	5000
年度合計（万円）	19000	16500	17000	20500	19500	92500

読み出しエレキは各センサー費用に含める

予算確保額	2000	2000	2000		
不足額	17000	14500	15000	20500	19500
必要人員(FTE)	8	8	8	8	8
現状人員	5	5	5	3	3
不足人員	3	3	3	5	5

### 今までのまとめ

#### シンチレータ電磁カロリメータ

(1) 小型で薄いシンチレータストリップと新型の半導体光センサーの組み合わせで電磁カロリメータを創る提案を行った。

このために新型半導体光センサーを開発し、一様性を有するシンチレータストリップの安価な製造を行えるようになった。

(2) シンチレータストリップ型電磁カロリメータを製作し、電子ビームによる性能検証を行い、ILDの要求を満たすことを確かめた。

(3) 積層化読み出し回路の製作を行い現在テストを行っている

(4) 直交ストリップで実効位置分解能の向上を行うソフトウェアの開発を行い、よいジェットエネルギー分解能を得た。

## 本研究

- (1) 読み出し回路の実装とテスト
- (2) 光半導体センサーの改善
- (3) ストリップ型カロリメータ用ソフトウェアの改善

### シンチレータハドロンカロリメータ

- (1) 小型で薄く長いシンチレータストリップと新型の半導体光センサーの組み合わせでハドロンカロリメータを創る提案を行った。
- (2) 直交ストリップで実効位置分解能の向上を行うソフトウェアの開発を行っている。

## 本研究

- (1) 長いシンチレータストリップの改善
- (2) ソフトウェアの改善
- (3) 読み出し電子回路系の構築
- (4) 小型ハドロンカロリメータの構築と性能検証

### 実機製作のための準備研究

- (1) 構造体の最適化
- (2) 読み出し電子回路の最適化とテストシステムの構築
- (3) 光半導体センサーのテストシステムの開発
- (4) シンチレータストリップの製造方式とテストシステムの開発
- (5) システム製作の途中で行う性能検査方式の最適化
- (6) カロリメータ製造施設の設計

## V. ペアモニター

### Pair Monitor 開発プロポーザル 2013

#### 1. ペアモニターの役割

ILC 加速器はビームサイズを過去の実験より桁違いに小さい 6nm 以下に絞り、衝突させる。そのため、過去の実験に用いられていたビームサイズ測定方法では衝突前のビームサイズを測定できない。そこで、ビームビーム相互作用によって生成される電子・陽電子対（ペアバックグラウンド）が、対向するビームの作る電磁場により超前方に散乱される事を用いる。対向ビームの作る電磁場はビーム形状に依存するため、散乱された電子・陽電子を検出することによりビームサイズを測定することが可能である[1]。この原理を用いたビームサイズ測定器の一つがペアモニターである。

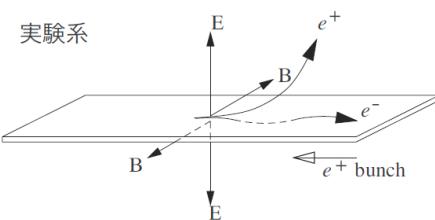


図 1. ビームによるペアバックグラウンドの散乱

この原理による検出器は①ILC 加速器で必須である nm サイズのビームを測定できるだけ無い。②ビームに影響を及ぼさない非破壊型のビームモニターであるので、実験を行いながら測定が可能である事や、③少ないパンチ衝突でビームサイズを測定でき、次のビームトレインにフィードバックをかけることができるなど、前例の無い ILC 加速器の性能を最大化するのに不可欠である。

ペアモニターは衝突点からビーム軸方向 4m に位置し、電子・陽電子の数と位置を測定する。ペアモニターの後方には BeamCal が位置し、電子・陽電子のエネルギーを測定する。この二つの情報を組み合わせることにより、ビーム形状を測定する。ILC で要求されるのは、鉛直方向と水平方向のビームサイズと鉛直方向のずれが 10%の精度で測定できることである。

#### 2. ペアモニターの構成

ペアモニターは膨大な数の電子・陽電子を検出しなくてはならないため、高位置分解能を持つシリコンピクセル検出器が必須である。また、トレイン中のビーム形状の変化も測定可能にするため、時間分解能の良い検出器と読み出し回路を開発しなくてはならない。さらに、ペアモニターはビームパイプ近傍に設置されるため高放射線耐性を持つ必要がある。

日本グループはこれらを満たす検出器として SOI (Silicon-On-Insulator) ピクセル検出器を候補としている。SOI とは  $\text{SiO}_2$  絶縁層(BOX 層)をセンサー層と CMOS 回路層で挟んだ形状をしており、高機能な読み出し回路をセンサー上に実装可能なモノリシック半導体検出器である。2013 年現在、他の応用例ではピクセルサイズはすでに  $8 \mu\text{m}$  に達しており、アンプ・シェイパー・ディスクリ・メモリ・カウンターなどの高機能な読み出し回路を実装することに成功している。

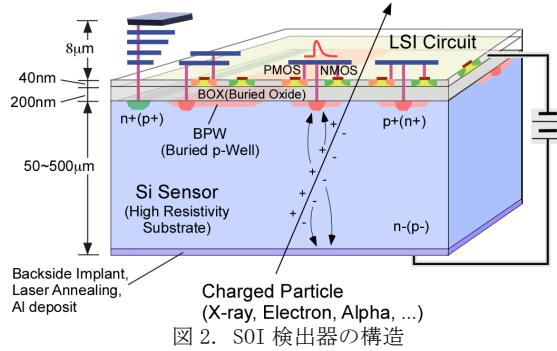


図 2. SOI 検出器の構造

ペアモニターの形状は半径 10cm の円盤で、電子・陽電子ビームパイプを通す穴が空いている。多数の SOI チップを円盤状に配置する。

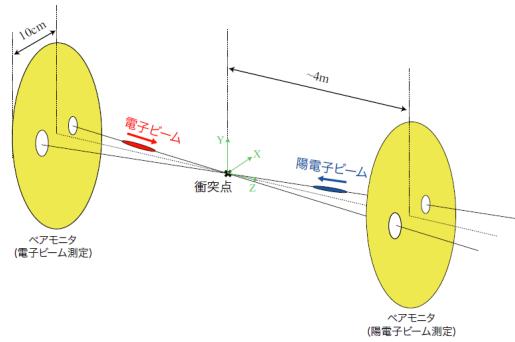


図 3.3: ペアモニタの外観図

図 3. ペアモニターの構造

### 3. これまでの成果

主に学術創世の予算を用い、東北大学、JAXA、KEK により研究開発を行ってきた。

加速器シミュレーター CAIN と検出器フルシミュレーター Jupiter を用いて、ペアモニターに必要なパラメーターを導き出した。2009 年時点のビームパラメーターでは 369ns 間隔 (2.7MHz) の 2625 個のバンチが約 1ms のトレインを形成し、トレインは 5Hz で衝突する。1 バンチに通過する電子・陽電子数がピクセル当たり約 1 個になるように、 $400 \mu\text{m}$  角のピクセルサイズを採用した（実際には開発中に検出器デザインが変更になりペアモニターの配置が変わったため、平均 1.4 個となった）。そのため、読み出し回路に要求される読み出しスピードは  $2.7\text{MHz} \times 1.4 = 3.8\text{MHz}$  となった。また、ペアモニターへの放射線量を見積もると、年間 1Mrad 以下であるため少なくとも数 Mrad の放射線耐性を持たなくてはならない。また、トレイン中のビームサイズ変化をモニターし、次のトレインが来るまでの 199ms の間にデータを転送・解析し、フィードバックを行わなくてはならない。そのため、トレインを少なくとも 16 分割してそれぞれの時間間隔におけるヒット数を計測する必要がある。

このような要求を満たす読み出し回路の開発を行った。読み出し回路は CMOS の読み出し回路と SOI の回路層に読み出し回路を実装したものを試作し、ヒット計測、読み出し速度、放射線耐性試験を行った。その結果 CMOS の読み出し回路については放射線耐性に難があるが、SOI 技術を用いた読み出し回路についてはすべての要求を満たすこと

を確認した[2, 3]。そのため SOI を候補とすることにした。

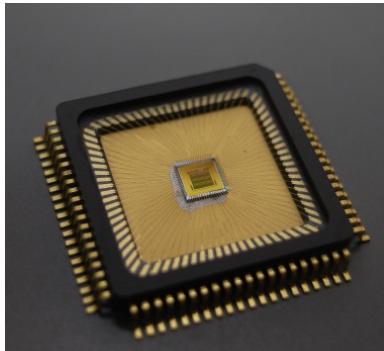


図 4. SOI ペアモニター読み出し回路

また、この要求性能を持つペアモニターと BeamCal を組み合わせた場合に、どのような変数を使うとビームサイズとビームの鉛直方向の測定精度がどのようになるかをフルシミュレーションにより研究を行った。その結果、ペアモニターと BeamCal でのヒット数・ビーム軸から動径方向への広がり・散乱方位角を用いることにより、鉛直方向と水平方向のビームサイズをそれぞれ 8.6% と 2.8%、鉛直方向のずれを 7.4% の精度で測定できることを明らかにした。

ペアモニターの開発は人員と予算の問題により 2009 年で止まっており、そこからの進展は無い。

#### 4. 今後の計画

ペアモニターグループを立ち上げ、開発を再開しなくてはならない。また、2009 年からの 4 年間に加速器に大きな進展や変更があったため、ペアモニターの設計を再度行う。

##### (ア) ペアモニターの再設計

ビームパラメーターは 2009 年の時点から大きく変わった。特にパンチの数が半分に減り、トレイン長  $2/3$  がになった。その結果ペアバックグラウンドの数や時間構造が変わるために、学術創世の際に行ったフルシミュレーションを再度行う必要がある。シミュレーションから必要なピクセルサイズや読み出し速度を見積もり、TCAD や SPICE を用いて再設計を行う。

また、ビーム形状により敏感な測定量の研究も行う。

##### (イ) センサー

学術創世の際にはセンサー自身の研究を行ってこなかった。そのため SOI 基板の回路層とセンサー層をピアにより接続し、検出器として使えるセンサーの開発をしなくてはならない。大きなピクセルでの電荷収集効率、電荷量、電荷読み出し時間、放射線耐性などの基本的な動作の確認から行わなくてはならないが、SOI Collaboration でのセンサー開発経験を下に迅速な試験及び開発を行う事が可能と予測される。また、読み出し回路の変更が必要であれば同時に実行。性能試験チップは  $2.9\text{mm}$  角もしくは  $6.0\text{mm}$  角のスマートプロトタイプセンサー (SP センサー) で行い、何度かの施策のうちに SP センサーの完成の見込みが立ち次第、実機のための  $18\text{mm} \times 30\text{mm}$  程度のラージセンサー (L センサー) の開発を行う。

##### (ウ) 放射線耐性試験

SOI の回路層とセンサー層を統合した放射線耐性試験を行う。回路層のみでの放射線耐性は十分である事が過去の研究でわかっているが、センサー層を組み合わせた際に

は、誘起電荷により回路層に悪影響を与える事（バックゲート効果）が知られている。それを回避するためには BOX 層にシリコン層を追加した Double SOI とよばれる構造を取ればよいことがシミュレーションで知られている。現在 SOI Collaboration で別のチップを用いて Double SOI の試験中であるが、ペアモニターでも同様の試験を行う。

#### (エ) ILC 加速器とのインターフェイス

ペアモニターや BeamCal などの前方検出器は総称して FCal と呼ばれる。FCal の情報はすべてを統括して加速器に送られる。そのため、加速器インターフェイスは FCal グループ全体で開発する。

ペアモニターからのヒット情報は、共通のインターフェイスに送られる。FCal は比較的情報量が少ないため、インターフェイスに高機能な FPGA のみを用いる事も可能であるかもしれない。一方 199ms という比較的長時間の読み出し・計算・転送時間があるため、FPGA に加えて PC を用いて自由な設計が出来る可能性もある。双方の可能性を考えつつ、要求を満たし安価に出来るインターフェイスの構築をする。

#### (オ) 支持構造体

ペアモニターの後方にある BeamCal の性能を悪化させないため、ペアモニターの支持構造体は薄く軽くなくてはならない。また、加速器コンポーネントとの干渉があるため限られたスペースの中でペアモニターを支持する構造体の開発を行う。

### 5. スケジュール、必要経費及び人員

図 5 にスケジュール、開発に必要な経費を表 1 に、必要人員を表 2 に示す。

2016 年度前半までに SP センサーでペアモニターを実証し、2016 年度後半から実機で使用可能な L センサーの開発を行う。開発を 2013 年度から再開するため、5 年ですべての開発を終わることは出来ないが、2018 年度に実機建設可能な技術を完成させる予定である。

ペアモニターの開発は特別推進研究「ILC のための最先端測定器の国際的新展開」の予算には含まれていない。そのため現在の予算は 0 円であり、合計額が不足額に対応する。SP センサー開発に関しては SOI Collaboration の Multi Project Wafer run に相乗りさせて頂くことによりマスク代を節約できるが、L センサー開発においては独自にマスク代を捻出しなくてはならない。18mm×30mm のマスクで 4 千 5 百万円を見込む。

2013 年 5 月に過去のペアモニター開発者を中心にペアモニターグループを立ち上げたが、多くが他の仕事を抱えペアモニター開発に専念できる状況では無い。そのためペアモニター開発の為に 2~3FTE が必要となる。

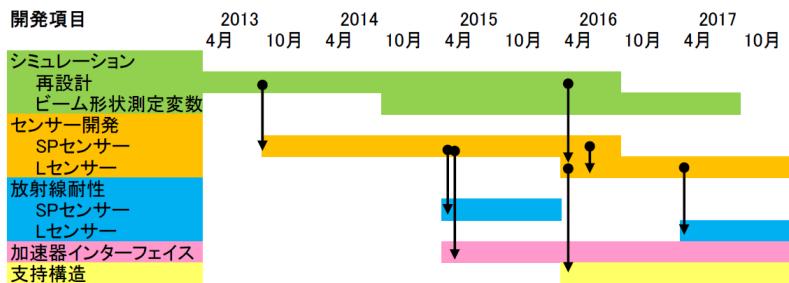


図 5. スケジュール

必要経費（万円）	2013 年度	2014 年度	2015 年度	2016 年度	2017 年度
シミュレーション	150	20	20	20	0
SP センサー開発	1400	1000	1000	0	
L センサー開発	0	0	0	6000	1500
放射線耐性	0	0	200	0	200
加速器インターフェイス	0	0	700	700	700
支持構造体	0	0	0	200	200
合計	1550	1020	1920	6920	2600

表 1. 必要経費 この予算に人件費は含まれていない。

必要人員(FTE)	3.0	3.0	3.5	3.5	3.5
現状	0.2	0.7	0.7	0.2	0.2
不足	2.8	2.3	2.8	3.3	3.3

表 2. 必要人員

#### 現在の人員

東北大學 B4 学生、石川明正、山本均

JAXA 池田博一

KEK 新井康夫、田内利明、横谷馨

#### 参考文献

- [1] T.Tauchi and K.Yokoya, "Nanometer Beam-Size Measurement during Collision at Linear Colliders", Phys.Rev. E51 (1995) 6119-6126.
- [2] Y. Sato et. al., "SOI readout ASIC of pair monitor for International Linear Collider", NIM A, Vol. 637, Issue. 1, pp.53, (2011).
- [3]Y. Sato et. al., "Radiation test on FD-SOI readout ASIC of pair-monitor for ILC", NIM A, Vol.650, Issue.1, pp.106, (2011, ).

## IV 超伝導ソレノイドと冷却システム&ILD 測定器の耐震設計

### 1. はじめに

本研究は ILC における測定器用大型超伝導ソレノイドの詳細設計並びに測定器内に設置される最終収束 4 極超伝導電磁石の冷却系を含む衝突点付近（IR、実験ホール）の冷却システムの具体案を構築すること、そして、ILD 測定器の耐震設計を目的としたものである。

ILC では、粒子検出のための測定器は SiD と ILD の 2 つが提案され、これら 2 台の測定器が 1 つの実験ホールに設置される。素粒子実験は 2 つの測定器を交互に衝突点で入れ替える、いわゆる pushpull 方式で行われる。実験ホールには加速器側の装置も共存し、特に 2 台の最終収束 4 極超伝導電磁石（QD0）は測定器の中に組み込まれるので pushpull 時には測定器とともに移動する。また留意するべき事項として、実験中これら 2 台の QD0 間の相対的な振動振幅（垂直方向）が 50nm 以下であることが求められる。以上の点から、IR 部の冷却システムは、測定器ソレノイド冷却系に QD0 の冷却系も収斂させることが最適であるが、冷却システム構築にあたって上述の背景を考慮すると以下の技術項目を解決する必要がある。

- A) ILD 測定器における超伝導ソレノイド（ILD ソレノイド、ANTI-DID を含む）の詳細設計を行い、その冷却条件を明確にする。
- B) ILD ソレノイドの巻線・組立・設置工法を検討し、必要なエリアとユーティリティをまとめる。
- C) QD0 の振動条件を満足する冷却システムの設計をする。
- D) ILD ソレノイドならびに QD0 はそれぞれ 4.5 K 二相流、2 K 超流動で冷却されるため、超流動ヘリウムを含む 2K-4K の複合型冷却システムの最適化を図る。

ILD ソレノイドはコイル外径が約 8m、コイル長 7.3m と、これまで高エネルギー物理学実験で使用してきた超伝導ソレノイドの中でも最大のスケールになり、ソレノイドのアセンブリ方法などの具体的製作までを見越した設計・検討が必要不可欠である。一方で製作までを見通したソレノイドの詳細設計はこれまでなされておらず、A)に記載する超伝導ソレノイドの詳細設計をいち早く行うことが必要不可欠である。また超伝導ソレノイドの詳細設計を行うことで、ソレノイドの熱負荷・コールドマス・クライオスタッフ形状などの冷却に必要なパラメータが明らかになり、超伝導ソレノイド並びに QD0 などの測定器周りも含めた複合冷却システムの最適設計にもつながる。また ATLAS や CMS などの超伝導ソレノイドではアルミ安定化超伝導線材が用いられてきた。これは

Cu 安定化 NbTi 超伝導線の周りを純アルミとアルミ合金で覆った構造になっており、純アルミとアルミ合金の間の界面は電子ビーム溶接により接合されている。この電子ビーム溶接の工程が入ることによりアルミ安定化超伝導線材の製造コストは格段に高くなってしまうのが現状である。ILD ソレノイドの場合必要な導体長は約 20-30km であるため、導体の設計だけでも製造コストは高くなり、かつ製作に多くの時間を費やすことになる。しかしこまでの研究において、超伝導体内の電流分布などの挙動を検討すると純アルミレイヤーは不要である可能性が指摘されている。そこで本研究では純アルミレイヤーを有さないアルミ合金と Cu 安定化 NbTi 超伝導線から構成されるアルミ安定化線材の開発を行い、低コストで線材を製作することを目指す。

また前述のとおり ILD 測定器内部には QD0 が設置されることもあり、IR におけるこれらの超伝導機器 (ILD ソレノイド及び QD0) を冷却するための冷凍機の設置箇所は、QD0 の振動レベルを前述で記す許容値以下に抑えるために特に留意しなければならない。これまで KEK や他の研究機関では QD0 そのものの振動に関する調査研究が行われており、その振動特性など明らかにされてきている。一方で実験時には QD0 は測定器内部に組み込まれ、測定器および測定器が設置されるプラットフォームによってサポートされるため、最終的に QD0 の振動レベルを許容値以下に抑えるためには、着目系を測定器・プラットフォーム・冷凍機などから構成される連成系とみなした上で QD0 の振動評価を行い、QD0 振動が許容値以下の最小になる最適解（最適な機器配置レイアウト）を探索する必要がある。このことに関して定量的な評価を行う上で上述 C) の研究が必要になる。これに加えて上述 D) に記した 2K-4K の複合型冷却システムの最適化設計を行うことで、高い冷却効率を有するシステム構築に加え予冷にかかる時間を最短にし、超伝導電磁石がクエンチした際に安全を担保しつつ短時間で定常状態に復帰させることなどあらゆる動的状態を考慮した最適冷却システム構築を目指す。そのため C) 項-D) 項は独立に行うことなく、相補的に行することで高効率冷却系ならびに低振動なシステム構築を図る。また、B) 項の結果は実験室ホール・測定器用アセンブリホールのレイアウト最適設計につながる。

日本国内でのサイト候補地の一本化とともに、そのサイトでの地震の期待加速度分布地図(ハザードマップ)データにしたがった ILD 測定器の耐震設計を行う。これは ILD 測定器の組立て、メインテナンス、実験中の十分な耐震強度を保証するものである。

## 2. 研究開発項目

### i. ILD 超伝導ソレノイドの開発

ILD 超伝導ソレノイドの開発に向けて、従来の超伝導ソレノイド製作のスケールアップにとどまらず、以下にあげる技術開発が必要となる。

- ILD 高強度アルミ合金超伝導線の開発
- 多層直接内巻巻線装置開発及び手法の確立

### 高強度アルミ合金超伝導線の開発

大型ソレノイド用の超伝導線形態として、これまで様々なアルミ安定化超伝導線が開発されてきた。NbTi/Cu 超伝導ケーブルの周囲を覆うように付加されてきた純アルミ材の機能を超伝導安定性とクエンチ安全性の観点から一度見直し、純アルミの高強度化を図った ATLAS ソレノイドや、純アルミとアルミ合金の結合材を施した CMS ソレノイドとは異なるアプローチを ILD ソレノイドでは進める。純アルミ材内部での電流再分配の時間

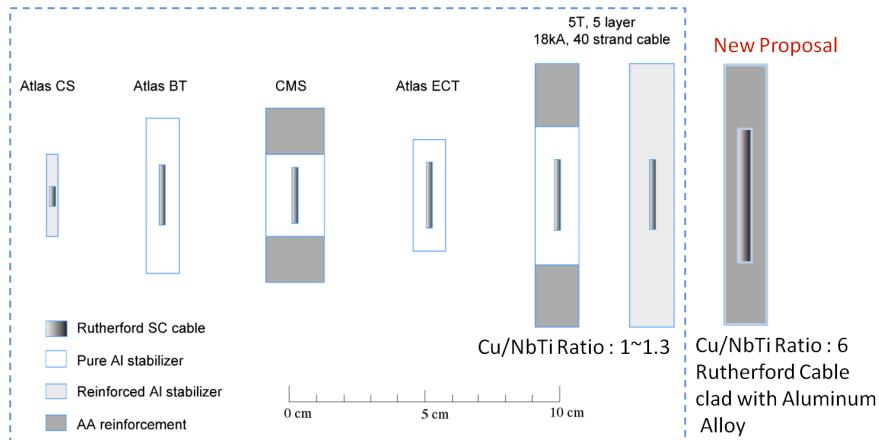


図 1 ATLAS 及び CMS 導体断面、現在ヨーロッパを中心開発がすすめられている ILC 用導体断面及び今回提案する導体の断面

は、数 100 ミリ秒のオーダーであり、超伝導安定性には寄与していないのではないかという疑問がその背景にある[1]。超伝導安定性に寄与する純金属は NbTi 多芯線の銅マトリックスに委ね、電磁力支持及びクエンチ安全性のためにアルミ被覆を施すという方針のもと、図 1 の右端のような構成の導体を検討している。NbTi 多芯線での銅の比率を ATLAS や CMS の約 1 から 6 に増やし、被覆するアルミはアルミ合金とする。このようにすることで、より機械強度の高い線材が、特殊な材料調整や溶接工程を経ることなく作成できると考える。初年度は、数値シミュレーションなどで、検討中の導体が超伝導安定性とクエンチ安全性を有していることを確認したうえで、短尺の試作を行う。次年度以降は試作導体にセンサー類や強制クエンチ用のヒーターを取り付け、線材の性能を確認する。

## **多層直接内巻巻線装置開発及び手法の確立**

より機械強度の高くなる ILD 導体を、多層ソレノイド巻する巻線装置の開発を進める。柔らかい線材では、テンションをかけて巻枠に巻きつければよく、巻線後も線材同士がなじむように変形していく傾向があった。一方で線材の高強度化が進むと、巻枠に巻き付ける前に、3 点曲げローラーなど曲げ加工を行う必要があり、曲げ加工誤差は巻線後も吸収されず、コイル成形が成り立たなくなる事態にもなる。ILD ではコイル外縁のサポートシリンダーの内側に多層ソレノイド巻をする巻線装置が必要になる。またその巻線装置に送り込む線材は、精度高く曲げ加工がされていないとならない。これらの装置開発や手法の確立を行う。他に、コイル中での導体の接続、層間の渡り加工、口出し部の加工など巻線各部の要素を加工する手法を確立し、治工具を開発する。

### **ii. 超伝導ソレノイド、最終収束 4 極超伝導電磁石、冷凍機を含む連成系における低振動システム構築**

#### **衝突点部の冷却システム構成**

衝突点部の冷却系関連機器構成に関して以下に簡単に記す。図 2 は実験室ホール内の測定器 (ILD) 並びに最終収束 4 極超伝導電磁石 (QD0)、冷凍機の配置図の一例を示したものである。システムは Helium 冷凍機、Distribution box、2K 冷凍機、測定器 (ILD)、最終収束 4 極超伝導電磁石 (QD)、励磁電源から構成されている。主要機器の用途は以下のとおりである。

##### **(冷凍機)**

2 個もしくは 3 個の断熱膨張タービンを備えたもので 7K-400kPa の超臨界ヘリウムを Distribution box へ供給する。

##### **(Distribution Box)**

冷凍機から供給される 7K の超臨界ヘリウムを測定器と QD0 用 2K 冷凍機に分配する。

##### **(2K 冷凍機)**

QD0 を冷却するための 2K の加圧超流動ヘリウムを生成するための冷凍機である。

##### **(測定器)**

測定器にはソレノイド以外の冷却機器としてチムニーとカレントリードボックスが設けられる。チムニーは超伝導ソレノイドを冷却するための 2 相流ヘリウムを生成する役割をもつ。カレントリードボックスは 20kA を供給するための超伝導ブスバー冷却を担う。

図 2 の冷却系において、冷凍機は実験ホールに設けられたユーティリティスペースに設置され、それ以外の測定器、QD0、Distribution box、2K 冷凍機などは Pushpull 時に移動するプラットフォームに設置された構成となっている。冷凍機をプラットフォームとは独立した場所に設置する理由として、冷凍機振動が QD0 へ直接伝播しないようにする必要があるのではという懸念が過去のワークショッピング等で議論されてきたことに由来し

ているが、これは後述するように冷却システム全般の連成問題に関する振動解析を行うことで、初めて冷凍機をプラットフォームと離して設置する必要があるか否かが明らかになる。また図2に示すように冷凍機をプラットフォームとは独立した場所に設置するような案を採用した場合、Pushpullオペレーションの間冷凍機は固定されている一方で、それ以外の機器は測定器とともに移動するため、冷凍機から生成される冷媒（7K超臨界ヘリウム）を供給するトランスマーチラインは図3に示すように断熱構造を有したフレキシブルタイプのものにしなければならない。こうしたフレキシブルのトランスマーチチューブは図に示すように複雑になり、頻繁に行うPushpullオペレーションに対する断熱性能を保障するものは、現状では確認されたものではなく、図2で示した構成のように冷凍機をプラットフォームとは独立に設置する必要が生じた際には、この断熱構造を有する断熱多重管に関しても曲げ試験等を行い曲げサイクルを繰り返した際の性能保障に関して調査する必要がある。

### 低振動システムの構築方法

低振動システム構築は以下の(1) – (4)の4ステップの過程を経て行う。

- (1) まず最初に冷凍機、電源、真空ポンプ等使用することが予定されたあらゆる機器の振動レベルの測定を行う。たとえば冷凍機の場合はKEKに既設のものの振動測定を行い、その周波数特性(PSD)を明らかにする。
- (2) 次に超伝導ソレノイド、Distribution box, 2K冷凍機、QD0、トランスマーチチューブ、プラットフォームに関する3次元の構造図を作成する。その後各パーツを組み合わせた連成モデルを作成する。そのため前述のとおり超伝導ソレノイドに関する詳細設計が必要であり、これに関する程度の設計指針が明らかになっていることが前提である。
- (3) これらの図面を組み合わせた連成システムを構築し、FEM解析をするための格子生成を行い、格子情報から行列（疎行列）に変換した固有方程式を作成する。
- (4) 固有値問題を計算し、連成システムの固有値（周波数特性）を明らかにする。シミュレーションにより振動特性を高精度に予測することが目的であるため、計算精度向上のため必然的にメッシュ分割数が増大する。換言すれば(3)の過程で得られる行列の自由度は数億となることが予想される。これは通常のANSYS等をもちいての計算は不可能であるためソルバ開発が必要となる。方法は既存の固有値計算のソースコードをCPU並列もしくはGPU並列化することを考えており、これは計算するためのハードウェアに強く依存する。たとえば京のように計算をCPUのみで行う構成の計算機を使用する場合はOpenMPIもしくはMPICHを用いた並列化コードを作成し、東工大的TSUBAMEのようにCPU並びにGPU並列を念頭において計算機を使用する場合はOpenMPIとCUDAアーキテクチャーをコンパインさせた並列コードの作成を行う。

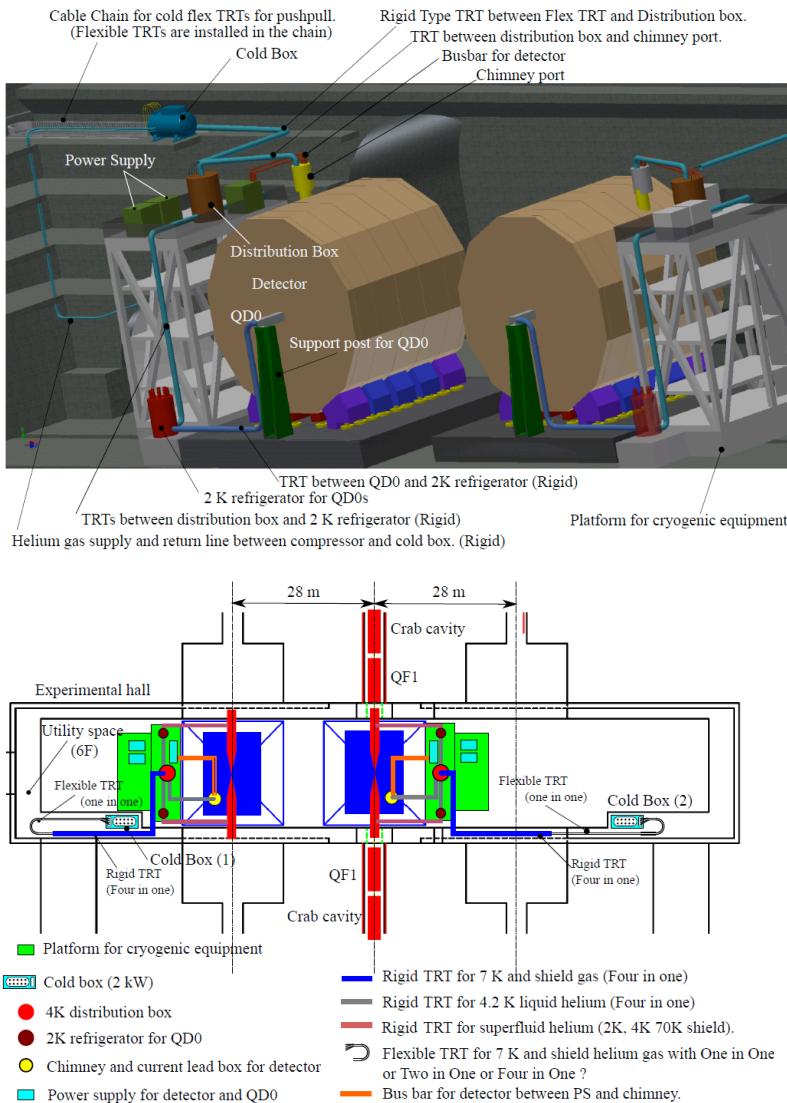


図2 実験室ホール内の検出器・冷凍機・最終収束4極電磁石(QD0)の配置図の一例

上述の(1) – (4)をいくつかのシステム構成パターンで実施することで、QD0の振動が許容値以下となる機器レイアウトを探索する。これは次章で述べる冷却システムのダイナミックシミュレーションを行ったうえで冷却システムが高効率ものかつ、振動に関する連成系のTOYモデルなどから振動が少なくなることが予見できているものを対象に解析を実施する。

このように本研究はシミュレーションがベースとなるために計算精度を上げることが最大の課題である。これを成し遂げるために(1)で述べる実際の機器がもつ振動の

PSD を高精度に測定しこれを振動解析のための入力条件として与えることに加えて、ILC が建設されるサイトの地面振動の測定を行いその PSD を明らかにしプラットフォームへ与える必要がある。こうした高精度の振動を測定するツールとしてたとえば、LV-9300 などのようなレーザー変位計(range, 100 um; resolution, 3 nm; frequency range, DC-100 kHz)を用いて測定することを考えている。これに加えてモデリングをなるべく実機のものに近くした上で格子生成を行い、これによって発生する巨大自由度の固有値問題を正確にかつ高速に計算することが求められる。固有値問題を解く際に計算の発散を避ける意味で有限要素法を適用する際に 4 面体メッシュに代わって 6 面体メッシュを用いるなど、単純に格子生成ソフトを使用するだけでなくアルゴリズム・計算スキームにも留意する必要がある。

こうした手法が確立されればこれは新たなイノベーションの創生につながり産業界への普及を考えても研究することの意義は深い。

### iii. 2K-4K 複合冷却システムのダイナミックシミュレーション

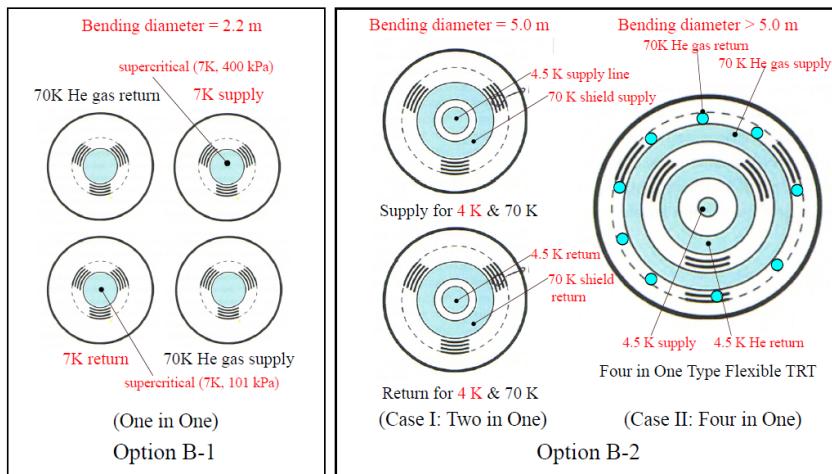


図 3 断熱多重構造をもつトランスマルチチューブの断面構造。

衝突点部の冷却システムは前述の図 2 に示すように主に超伝導ソレノイドならびに最終収束 4 極超伝導電磁石 (QD0)、それを冷やすためのヘリウム冷凍機並びに QD0 用 2K 冷凍機から構成される。最終的に QD0 は測定器の中に組み込まれ、両者は隣接しているため、運転時や両機器の運転制御、メンテナンスさらには冷凍機運転の効率を考えると、両者を冷やすための冷凍機を一台に統一させることが望ましい。しかし、超伝導ソレノイドならびに QD0 はそれぞれ 4K の二相流ヘリウムならびに 1.8K~2.0K の加圧超

流動ヘリウムで冷却されるため、これらの冷却システムを構築するためには、それぞれの冷却機器の熱負荷、コールドマスなどを考慮した動的な熱収支式（時間発展型のエネルギー保存方程式）を解き 2K-4K の複合冷却システム構築を行わなければならない。冷却システムの概略は図 4 に示すようにヘリウムコンプレッサー、ヘリウム冷凍機、トランスマーケーチューブ、Distribution box、2K 冷凍機、測定器ならびに QD0 から構成されている。具体的には以下の冷却モードにおける熱バランスに関するシミュレーションを行い、最適な自動弁の設置箇所、熱交換器の設置箇所を明らかにした詳細 Flow 図を作成する。

- (1) 予冷モードに関するシミュレーションを行い、超伝導ソレノイドならびに QD0 に関して常温から最短で定常状態へ到達するための Flow 図を明らかにする。
- (2) それぞれの超伝導機器が Quench した際、冷却システムの熱バランスを極力たもつつ、安全にかつ最短で定常状態へ戻すためのバルブコントロール法ならびに Flow 図を確立する。
- (3) (1)、(2) によりシステムに必要な冷凍能力を割り出し、本システムに合致した最適な冷凍機パラメータ（膨張タービンの個数、熱交換器の台数、自動弁の個数、口径等）を割り出す。
- (4) 定常運転時の省エネルギー運転をするためのバルブコントロール方法の確立

上記 (1) – (4) は市販されているプラント設計用のダイナミックシミュレーター（たとえば EcosimPro、URL: <http://www.ecosimpro.com/>）を購入しシミュレーションを行い、運転に必要な自動弁、タービン台数スペック等のすべての情報が記載された冷却系 Flow 図を作成し、かつ冷却システムを制御するための制御プログラムの概念設計を構築する。ILC の衝突点近傍の冷却システムは前述のとおり、4K で冷却される測定器と 2K の超流動で冷却される QD0 を同時に冷却することが求められており、最適設計をするに当たり実機を用いて模擬することはコスト面などを考えてもきわめて非効率である。そのため本研究は実績のあるプラント設計用のダイナミックシミュレーターを導入することで安価に信頼性の高く物理実験側からの要求を満たす冷却システムの構築を図る。

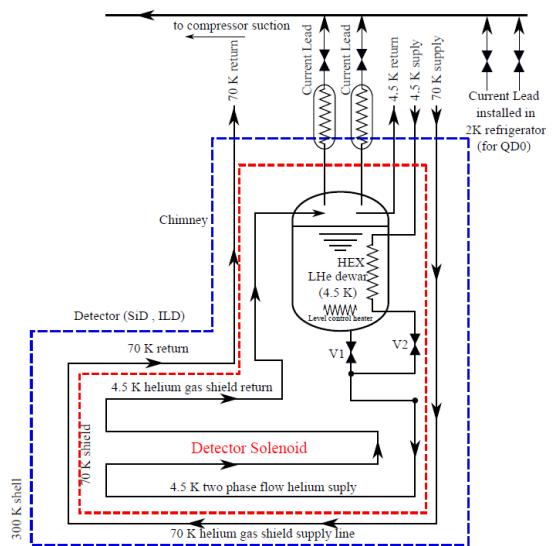
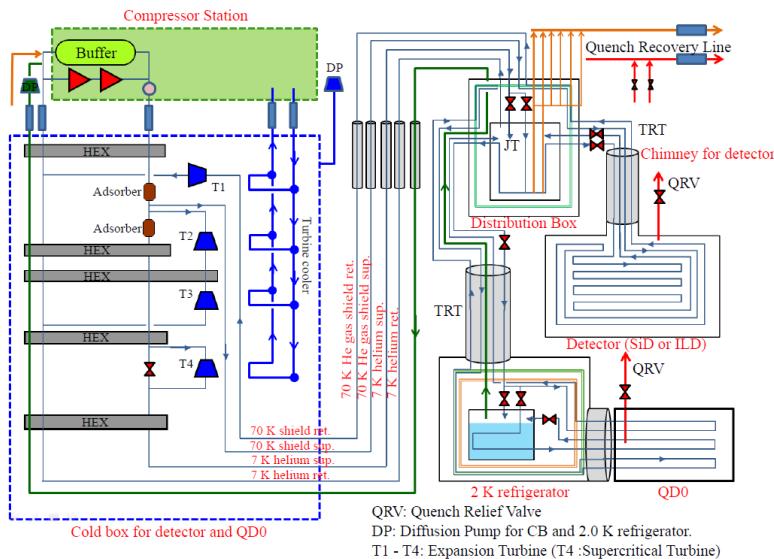


図4 (上) 冷却システムの概略 Flow 図、(下) 検出器部分の Flow 図案

#### iv. ILD 測定器の耐震設計

ILD 測定器の構造体の強度について、TDR では主にソレノイド磁場による変形と応力の評価に基づいて、それが安定な設計であることが示された。その耐震性能については、LLR Ecole Polytechnique の O.Ferreira によって予備的に検討された。彼は日本のサイトでの地震の危険性を十分に考慮すべきであると結論している。日本でのサイト候補地が一本化されることを受けて、以下のように ILD 測定器の耐震設計を行うことを提案する。

国際標準化機構の一般構造物を対象とした地震荷重規格 ISO3010 に準拠した日本建築学会の建築物荷重指針（日本建築学会から出版された「建築物荷重指針・同解説」、2004）に基づいて、動的地震力の解析を行う。先ず、サイト候補地の地質、地盤状況を反映した地震動強さの代表値として、100 年の再現期間での地震の最大加速度値を用いる。また、ILD 測定器が組立てられる場所そしてそれが設置される実験ホールでの解放工学地盤からの加速度の増幅率など候補地に依存するパラメータを決定する。このようにして加速度応答スペクトラムを定義する。これを用いた動的地震力解析により、ILD 測定器の固有周期および減衰特性に応じた最大変位、加速度そして最大応力を求める。それらがそれぞれ許容できる範囲内であるかどうかを評価する。もし、許容値を上回るものがあれば、構造を修正し最適化を行う。

### 3. 年次計画

本計画は 5 カ年計画である。表 1 にタイムラインを、表 2 に各年度ごとの予算計画を示す。

表 1 スケジュール

	2013年度	2014年度	2015年度	2016年度	2017年度
超伝導磁石設計(ソレノイド+Anti-DID)の磁場計算、COLD mass設計、クライオスタット設計)		設計 2000			超伝導ソレノイド詳細設計 2000
アルミ安定化超伝導線 (設計、プロトタイプ用の線材制作)	設計費 1000	ショートサンプル 1000	安定化線材試作費 5000		
冷凍機整備		旧SKS冷凍機整備 13000			
プロトタイプの制作 (巻線機開発、カレンドリード、コイル制作)			テストコイル製作 7000		
テストコイル冷却通電試験設備構築 並びに冷却試験駆動磁試験				冷却試験・通電試験施設整備 6000	試験 500
2K-4K複合冷却システムの ダイナミックシミュレーション	プログラム作成 1000	ダイナミックシミュレーション 200			
冷凍機・超伝導機器振動特性把握のための 測定		冷凍機等の振動測定 1000			
超伝導ソレノイド、最終収束4極磁石、 冷凍機を含む連成系のFEM振動計算		解析コードの作成 1000	モデリング 700	固有値計算 700	

表 1 の各項目の下段に示した数値はそれぞれの研究開発項目のそれぞれのフェーズで必要な予算額（単位：万円）を記している。

表 2 年度ごとの予算計画（単位：万円）

	2013年度	2014年度	2015年度	2016年度	2017年度	合計
超伝導磁石設計(ソレノイド+Anti-DIDの磁場計算、COLD mass設計、クライオスタット設計)	600	1400	0	1000	1000	4000
アルミ安定化超伝導線 (設計、プロトタイプ用の線材制作)	1000	3500	2500	0	0	7000
冷凍機整備	3250	6500	3250	0	0	13000
プロトタイプの制作 (巻線機開発、カレントリード、コイル制作)	0	1750	3500	1750	0	7000
テストコイル冷却通電試験設備構築 並びに冷却試験励磁試験	0	0	3000	3500	0	6500
2K~4K複合冷却システムの ダイナミックシミュレーション	500	600	100	0	0	1200
冷凍機・超伝導機器振動特性把握のための 測定	500	500	0	0	0	1000
超伝導ソレノイド、最終収束4極磁石、 冷凍機を含む連成系のFEM振動計算	500	850	650	400	0	2400
合計	6350	15100	13000	6650	1000	42100
必要人数(FTE)	5	5.5	5	4	2	
現状(FTE)	0.5					

基本的な方針として、2013 年度後半から超伝導ソレノイドの設計を開始するとともに前述のように純アルミレイヤーを用いないアルミ安定化線材の設計・試作を行い、テストコイル作成後冷却試験を行い、ソレノイド並びに超伝導線の設計の妥当性を検証する。同時に冷却系の最適化を目指したダイナミックシミュレーション並びに振動解析も2016 年度末までに終了させ、超伝導機器とあわせて冷却系システム全体の最適化の構築を終了させる。

2016 年度の後半から 2017 年度の上半期までの 1 年間では、2016 年までに得られた超伝導ソレノイドの巻線等の施工などで明らかになった問題点、ノウハウ、冷却特性に関する知見をフィードバックすることで、冷却システムに対して無矛盾かつ各機器とのインターフェイスなどの境界条件もクリアにした超伝導ソレノイドの詳細設計を行う。この超伝導ソレノイドの詳細設計が完了することで、具体的に機器の製作という次のステップへの準備が整ったことになる。

以上は ILD ソレノイドと冷凍機システムに関するもので、ILD 測定器の耐震設計は次のように 4 力年計画である。初年度に、サイト候補地の担当者グループとの共同で、動的地震力解析に必要なパラメータの決定を行う。2 年目から 3 年間で、ILD 測定器の耐震性能の評価とその構造体の修正、そして、再評価と最適化を行い、耐震設計を完成させる。

#### 4. 必要経費と人員（単位：FTE）カッコ内は現状の FTE を記す。

表 2 に示す必要人員 (FTE) は基本的には以下の換算に従うとする。ただし年度ごとの作業の重みを考慮して表 2 中の数字は若干の修正が加わっている年度もある。

- CAD 設計並びに FEM による超伝導ソレノイドの磁場・応力・熱計算担当者 1.0 (0.0)

- 冷却システム設計&運転制御担当者：1.0 (0.1)
- アルミ安定化超伝導線材開発担当者：1.0 (0.0)
- 製造技術開発：1.5 (0.0)
- 試験設備整備担当者：2.0 (0.0)

表2にさらに、耐震設計のために1 FTE/年が必要である。現状は0 FTEである。耐震設計の必要経費は解析プログラム等に2年目以降に1,000万円必要である。

##### 5. まとめ

予算の総合計は、 $42,100+1,000=43,100$  万円である。また、FTE の合計（5カ年）は、 $21.5+4=24.5$  である。

##### 参考文献

- [1] A. Lee, R.H. Wands and R.W. Fast, "Study of current redistribution in an aluminum stabilized superconductor", Cryogenics 1992 Vol 32, No. 10, p. 865

## VII. ILC の物理と ILD 測定器最適化

予算／人員の年次計画

各パートのソフト部分を移動

### PHYS/OPT : ILC の物理性能評価と測定器最適化

#### 1 背景と概要

LHC でヒッグスとおぼしき質量 125 GeV の新粒子が発見され、我々は電弱対称性の破れの起源に直接せまる手がかりを手にした。標準模型ではヒッグス質量が与えられればヒッグスと他の粒子の結合定数がすべて決定する。現在の LHC データは標準模型ヒッグスと無矛盾であるが、ILC によるヒッグスセクターの精密測定で未知の新物理が及ぼす微細なずれを発見もしくは強く制限することができる。また暗黒物質の候補となる新粒子およびそれに付随する超対称性粒子などの新粒子の ILC での発見も期待される。これら新粒子は現在 LHC で兆候がないものの質量ピークを作らない崩壊モードを辿る場合には実際には生成されていても LHC では発見が難しい。しかしながら今後 5 年間の間に LHC は 14 TeV に増強されると見込まれ、新たな発見がそこで得られる可能性もある。そこで得られる知見をもとに ILC 物理の意義を継続的に検討していく必要がある。

#### 2 物理解析

ヒッグス発見前の物理検討は軽いヒッグスの場合は質量を 120 GeV と想定して物理性能評価を行ってきた。新粒子発見に伴い、125 GeV で解析をやり直すのが急務である。解析手法に定性的な差異はほぼないものの、125 GeV という値は最小超対称標準模型 (MSSM) が許容するヒッグス質量としてほぼ最大となっている背景からヒッグスの性質をどこまで調べられるかが理論的制限に直結するため、ILC における測定精度の定量的評価を行う。また  $H \rightarrow \gamma \gamma$  および  $H \rightarrow \mu \mu$  などの稀崩壊モードの測定精度評価を行う。今後も大きく測定精度が向上できると期待されるモードのなかで、物理的意義の側面からも特に重要であるヒッグス自己結合の測定精度評価を最優先課題として取り組む。また新物理の粒子ではカラー荷を持たず、かつ縮退した質量スペクトルを持つような特に LHC で発見が難しい新粒子において ILC がどこまで迫れるか評価を行う。2014 年以降の LHC 13-14 TeV の結果にそなえ、考えうる可能性の高いシナリオにおいて ILC の学術的意義を検討し、建設の最終判断と重なると予測される最終局面において柔軟かつ迅速に対応できる状態にする。

#### 3 実験計画最適化

シミュレーションにもちいる測定器モデルもここ 1 年ほどでケーブル・冷却機構などを含め現実度が飛躍的に高まってきており、これら検出器の穴も考慮された信頼度の高い物理性能評価を与えることが重要である。また今後も測定器設計が実機モデルに近づくごとにシミュレーションにフィードバックを行う。また ILC における物理の結果が最大化されるようなマシンの実験期間および高度化のシナリオを検討する。具体的には 250 GeV~500 GeV の重心系エネルギーにデータ取得をどのように配分するか、物理的意義、運用コスト、高度化計画などの観点から総合的に評価を行う。LHC 13~14 TeV の結果を受けて再検討する。

#### 4 系統誤差および理論誤差の評価

これまで ILC における系統誤差は同じ電子陽電子衝突実験である LEP 等の経験から十分に小さいという予測のもと進められてきた。今後は定量的な評価が求められる。以下に具体的な系統誤差とその展望について述べる。

- (a) ルミノシティの決定精度: ILC の超前方 カロリメータをもつて Bhabha 散乱の電子陽電子を計測することにより 0(0.1)% レベルに押さえられると期待される。
- (b) ビーム偏極度: 異なるビーム偏極度で WW 散乱過程の終状態粒子の角度分布に差が出ることを利用してビーム偏極度を測定する方法では十分な統計があれば 0.2% で押さえられることが示されている。

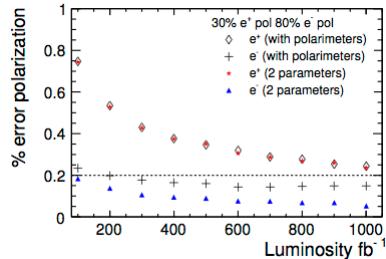


図 1 : 積分ルミノシティ vs. 偏極度測定誤差

(Bechtle et al., LC-DET-2009-003)

- (c) ジェットフレーバー同定: H→bb 崩壊分岐比などの評価に不可欠なジェットフレーバー同定の決定精度は ZZ や bb 過程などの十分なコントロールサンプルをもつて 1% 程度に押さえられると期待されている。
- (d) レプトンフレーバー同定: Z→ee, μμ などコントロールサンプルをもつて tag レプトンに対する probe レプトンの選択効率の評価により、十分孤立したレプトンに関しては 1%以下のレベルで押さえられると期待されている。ジェット中におけるレプトンフレーバー同定は今後の要検討課題である。
- (e) ジェットエネルギースケール: ZZ→qq νν 過程をもつて質量の決まった Z 粒子の崩壊からジェットのエネルギースケールを校正し、1%以下の精度で押さえる見込みである。
- (f) 理論誤差: 高次補正による断面積などの物理量の理論誤差は現在 QCD において 15% 程度であるが、今後 10 年において 5% 程度まで到達できるのではと予想されている。

これは ILCにおいては  $H \rightarrow qq$  の崩壊分岐比測定における系統誤差になる。またトップ対生成などの生成断面積においては QED の高次補正も必要で今後の改善が待たれる。

## 5 技術選択のための評価軸の検討

技術選択に関してはこれまでさまざまな可能性を探る R&D フェーズにあつたため技術の優劣判定に関する議論は後手後手になっていた背景がある。今後最終開発段階に向かうにあたりこれは避けて通れない課題であり来るべき技術選択のときに備え、各検出器の評価軸の拡充を行う。各評価軸に対するしきい値、および総合評価のための評価軸全体の空間に対する重み付けによるメトリックの設定の指針を検討する。特に物理性能評価をフィードバックに入れる。実際の技術選択は、基本的に測定器の正式コラボレーション発足後で、測定器要素によって時期や選択方法がまちまちとなるであろうが、ガイドラインは必要であり、技術および物理の観点から閾値を超えていることが必要であり、その上で、実際の選択には各検出器チームの資金調達能力や建設実行能力などの要因が、大きく関わると予想される。

### 年次計画

2013-2014 物理解析：ヒッグス、SUSY 等

2015-2016 物理解析：LHC の結果を受けて再検討

2017- 物理解析：実機モデルによる評価

2013-2014 実験計画最適化：現行計画における検討

2015-2016 実験計画最適化：LHC の結果を受けて再検討

2014-2015 系統誤差の見積

2016-2017 理論誤差の改善

2013-2015 技術選択のための評価軸の検討

年度	2013	2014	2015	2016	2017
必要人員(FTE)	4.5	4.5	3.5	3.5	3.5
現状	3.5	3.0	2.0	2.0	2.0
不足	1.0	1.5	1.5	1.5	1.5

### Soft/GRID に関する研究計画(2013-2017)

## 今までの成果の概要

2008-2012 の研究においては、(1) 現実的シミュレータとイベント再構成プログラムの開発に関する研究 (2) 國際的な LC コミュニティーの間での Common LC software の開発、(3) これらの研究を進めるために必要なグリッドおよびローカルな計算機環境の整備と運用を柱に進めてきた。

(1) については ILD の中で分担して行い日本では Kalman Filter トラッカフィッター や LCFIPlus フレーバータギングプログラムを開発し、ILD DBD のベンチマーク Study に用いられた。特に、LCFIPlus は SiD や CLIC グループでも用いられて国際的に標準的なツールとなっている。ベンチマーク Study を行うに当たっては、欧米の研究者らと共に Common generator tool を整備し、Common MC sample を作成した。一方、Strip 読み出しのカロリメータ や FPCCD は ILD 標準ソフトウェアではないので性能の基準となる標準コードが完成されるのを待っていたため、ソフトウェアの開発は遅れた。しかし、Strip 読み出しカロリーに関しては基本性能の研究が済み、物理反応による性能比較をする段階になっている。FPCCD の解析コードはデジタイザー、クラスター再構成のプログラムを完成し、ビームバックグラウンドによるピクセルヒット占有率や Kalman Filter によるトラッカフィットのトラッキング性能を研究できるようになった。

これらの研究において、当初グループ固有のローカル計算機を主に使用していたが、2012 年度よりは、KEK 計算科学センターに新たに導入されたシステムを主に活用している。ここでは GRID 環境とバッチ計算機環境がシームレスに利用できているので重宝している。2012-2013 の DBD ベンチマーク研究においても、ヨーロッパ側と分担して MC プロダクションを行うとともに GRID を用いたデータ共有を行った。

### Kalman Filter Package (KalTest)

2009 年以来、日本の LC TPC グループでは TPC 大型プロトタイプビーム試験のためにカルマン・フィルターの手法に基づく独自の TPC 飛跡再構成プログラムを開発し使用してきた。2010 年頃から、LC TPC collaboration の共通解析プログラムとして準備されていた Marlin TPC にこのカルマン・フィルター飛跡再構成プログラムを組み込む作業を開始し、2011 年には、C++ によるオブジェクト指向の汎用カルマン・フィルター・ライブラリー (KalTest) の基本部分を完成し、より複雑な測定面／測定座標形状へ拡張した。

また、KalTest を ILD 測定器のための荷電飛跡再構成に適用するため、インターフェース抽象レイヤーとして、MarlinTrack というソフトウェア・パッケージの設計／実装を DESY グループと共同で行い、2012 年には、これを ILD 測定器の詳細設計書 (DBD) のための測定器ベンチマーク用大量モンテカルロデータに対する飛跡再構成に応用した。これまでの Fortran による飛跡再構成プログラムと比較して、分解能、飛跡検出効率の両方において有意な改善に成功した。

さらに ILD 実機における非均一磁場中での飛跡再構成に向け、分割ヘリックス飛跡モデル概念によるカルマンフィルター・アルゴリズムを開発し対応するクラスを KalTest に試験実装した。2012 年にはカルマンフィルターによる飛跡フィットプログラム

FUJII Keisuke 13/5/27 17:57

削除: カロリメータ

(KalTest) に試験実装した分割ヘリックス飛跡モデル概念による非一様磁場中の飛跡フィットアルゴリズムを、簡単な飛跡検出器モデルを用いて動作試験し、実装の最適化を行い、その後、実際の非一様磁場データを入力したビーム試験データ解析への応用を試みた。

#### VTX (FPCCD) 飛跡再構成

現実的なVTXのシミュレーションと解析を行うために、FPCCDのピクセル毎の信号を生成するデジタイザーを開発し、それによりバックグランドヒットによるピクセルオキュパンシーとトラッキングの性能を研究した。デジタイザーでは粒子のピクセル内での軌跡長、エネルギー損失のランダウ分布、エレキノイズ、ADC閾値などを考慮してピクセルヒットを生成する。ミューオン粒子による 空間分解能の研究では、当初の想定と異なり、多くの場合でピクセル幅のsqrt(12)以下の分解能が得られることが分かった。FPCCDの有感領域は完全に空乏化しているが、トラックはFPCCD面に垂直に入らない場合が多いので複数のピクセルに荷電が広がる効果が顕著であるからである。

このデジタイザーを活用して、低エネルギー電子陽電子バックグランドヒットがある状況下でミューオン粒子を使ったトラッキング性能を研究した。特にバックグランドヒットの多いVTX最内層をトラックシードから外してILD標準ソフトを用いたトラッキングでは、もともとバックグランドの多い 1TeV でも高エネルギー軌跡の場合、トラッキングの効率は90%以上であることが分かった。ただこの方法では、約2GeV以下のトラックの再構成効率は悪いので今後改良が必要である。また、多数のバックグランドピクセルデータのために、現プログラムでは実行時約 50 GB のメモリー、1イベント解析に約30分のCPU時間が必要である。この性能についても改善が必要である。

#### LCFIPlus

従来、リニアーコライダーにおけるフレーバー同定プログラムとしては、SLACのSLD実験のためにイギリスのグループが開発した LCFIVertexing が広く使用されていたが、2008年以降イギリスグループの縮小によりそのメンテナンスと新たな開発を日本グループが引き継いだ。LCFIVertexingは $Z^0$ からの2ジェットイベントを当初の対象イベントにしていたのでILCの多重ジェットイベントには必ずしも最適ではないとか、用いているニューラルネットプログラムは独自のものなので汎用性がないなどの問題があった。我々のグループでは、多重ジェットイベントにも適用できるように、まずイベントバーテックスを再構成し、バーテックス情報も用いてジェット再構成を行い、そのうえでフレーバーの同定を行うというアルゴリズムで新しくLCFIPlusを開発した。また、汎用多変数解析ツール、TMVを使ってフレーバー同定ができるようにしたので、イベント解析の個々の事情に応じた解析が容易に行われるようになった。LCFIPlusはILDだけでなく、SiDやCLICのグループも使っており、世界標準となっている。

#### SSA (Strip Splitting Algorithm)

ストリップ型シンチレータを検出層に用いる場合、現在では幅 5mm、長さ 45mm のシンチレータを使用しているがこのままでは PFA の性能を十分に発揮する位置分解能が得られない。そこで Strip Splitting Algorithm(SSA)を開発しソフトウェアによる位置分解能の改善を行った。SSA はシンチレータストリップが交差するように検出層が積層されていることを利用する。対象とするストリップ型シンチレータの前後の層の幅方向、つまり

り分解能の良い方向の位置情報と、その信号の大きさによって、対象とするシンチレータの信号を分割し、長さ方向に対しても細かい位置情報を得る事ができる。SSA をハイブリッド電磁カロリメータに応用した場合、シンチレータ検出器層の前後にシリコン検出器層を配置する事で、シリコン検出器とほぼ同等の精度で位置情報を得る事が出来る。

FUJII Keisuke 13/5/27 17:57  
削除: カロリメータ

## 今後の計画

今　後　の　5　年　間　の　研　究　で　は　、  
(1) 測定器検出開始に向けて更なる測定器設計最適化の研究  
(2) ILC 実験のデータ収集に備えて、国内および国際的なデータ解析モデルの確立と計算機やネットワーク環境の段階的整備を進める必要がある。

更なる測定器設計最適化に関しては、ILC DBD 研究で積み残した諸問題の解決、たとえば物理反応を使った Strip 読み出しカロリメータの最適化、FPCCD に関しては近々行われるビームテストの結果に基づき、シンチレータモデルやデジタイザーを改良し、ビームバックグラウンドのある実機で使用できるソフトウェアの開発、などがある。FPCCD に関しては約 10GB ピクセルが、10%程度のヒット占有率のバックグラウンドヒットを持つために、今のままでは長大メモリーと超長 CPU 時間が必要である。（現状では約 50GB で CPU 時間が 1 イベントあたり約 30 分程度）。TPCに関しては、予想される ILD 実機の非均一磁場を想定しての飛跡再構成のテストも必要となる。また、測定器の最適化に合わせて、物理研究のための MC 研究もおこなわれるであろう。このための計算機資源（CPU やディスク容量）は主に KEK 計算科学センター（KEKCC）のシステムを使用する。ここ 1 年の履歴を見ると KEKCC の約 3000 ノードのうち平均 20~10%程度の CPU を使用することができれば必要量を賄えるのではないかと考えており、今までの実績からはこれは可能であると推定している。また適宜 GRID を活用して ILC VO GRID に参加する非日本の資源も活用する。このために、ILCDirac など GRID 用ツールの整備を進める。

これらの研究においてはデータ保存のためのテープが不可欠なので、毎年テープを購入する必要がある。このために、200TB/年として、150 万円/年が必要である。

一方、本研究期間の後半では ILC 実験の本格開始に伴い、ILC 実験のための計算機環境を本格的に整備する必要がある。ILC のための計算機資源は国際的にはまだ議論されていない。本研究機関の前半で、ILD と SiD の間で ILC のための計算資源のモデルを確立することが必要である。生データ量、データ保存の場所（On-Site / Off-site）、計算機資源はだれが用意するのか（Lab or 実験グループ）？KEK 計算機システムのかかわり方？ネットワーク網の設計、などなど。

FUJII Keisuke 13/5/27 17:57  
削除: カロリーメータ

が、いずれにしても現行 ILC VO GRID 上の中規模サイト以上の CPU 資源を提供することは、ILC ホストとして最低限は必要であろうと考える。これは上記 ILC 準備研究のために使用するものである。そのために、本研究期間の後半に、2000 コア、500TB ディスクのシステムを導入する。これはちょうど同時期に行われる KEK 計算科学センターの更新に合わせて ILC の分を増強するという計画で進める。年間レンタル費用は約 1 億円程度であり、2015 年度夏より運用するとして、1 年目 8か月 + 2 年の運用金額を計上する。このシステムは、計算科学センター内に設置し、計算センターのシステムと密接に運用する。次期計算科学センターのシステムは、BELLE2 実験に合わせて導入し、2019 年度までレンタルする計画なので、ILC システムの運用にかかる費用は、2019 年度まで継続することが必要である。また、このシステムの運用は現状の計算科学センターの人員だけでは運用できないので、運用を進める人員として、メーカーの保守員一人、KEK 側のスタッフとして教員 1 名、技術職員 2 名の人員が必要である。なおこのシステムは、ILC 研究所サイトに設置する本実験用計算機システムとは別なものである。

必要経費	2013年度	2014年度	2015年度	2016年度	2017年度
テープ	1,500	1,500	1,500	1,500	1,500
ILC 計算機システム (2k core, 400TB disk)			67,000	100,000	100,000
システム保守(1人)			10,000	15,000	15,000
合計	1,500	1,500	78,500	116,500	116,500

(単位：千円)

必要人員(FTE)	3	3	4	4	4
現状	1.5	1.5	1	1	1
不足	1.5	1.5	3	3	3
KEKCC 教員(FTE)	0	0	1	1	1
KEKCC 技術職員	0	0	2	2	2

GRID 運用の人員は、GRID Middle ware の維持、改良、トラブル対応など計算機システムの運用にかかるすべての業務を行う。

それ以外に、(1) ILC および ILD Software の Coordination、(2) ILD Production にかかる作業(GRID tool の開発、標準データの作成などを含む)、(3) ILD Simulation framework の維持、改良、(4) 本実験におけるデータ処理システムの設計と開発のための人員が必要である。

タスク名	2013				2014				2015				2016				2017			
	Q1	Q2	Q3	Q4																
測定器の最適化					■	■	■			■	■	■								
新シミュレーションの準備			■	■	■	■				■	■	■								
標準プロダクション	■	■				■	■		■	■			■	■			■	■	■	
本実験データ処理システム設計		■	■	■	■	■	■													
計算機システムの設計		■	■	■		■	■	■												
導入手続き					■	■	■	■												
運用						■	■	■	■	■	■	■	■	■	■	■	■	■	■	

タイムライン

## VIII. 論文及び国際会議発表

### V T X論文リスト

Y. Sugimoto, H. Ikeda, D. Kamai, E. Kato, A. Miyamoto, H. Sato, H. Yamamoto, “R&D Status of FPCCD Vertex Detector for ILD”, e-Print: arXiv:1202.5832 [physics.ins-det], 2012.

E. Kato, H. Sato, H. Ikeda, Y. Sugimoto, K. Itagaki, T. Saito, A. Miyamoto, Y. Takubo, H. Yamamoto, “Development of readout ASIC for FPCCD vertex detector”, e-Print: arXiv:1202.3017 [physics.ins-det], 2012.

Y. Takubo, A. Miyamoto, H. Ikeda, H. Yamamoto, K. Itagaki, T. Nagamine, Y. Sugimoto, “Readout ASIC for ILC-FPCCD vertex detector”, Nucl. Instrum. Meth. A623 (2010) 489–491.

Y. Sugimoto, H. Ikeda, K. Itagaki, A. Miyamoto, Y. Takubo, H. Yamamoto, “R&D Status and Plan for FPCCD VTX”, e-Print: arXiv:1007.2471 [physics.ins-det], 2010.

K. Yoshida, D. Kamai, A. Miyamoto, Y. Sugimoto, Y. Takubo, H. Yamamoto, “Simulation Study of FPCCD Vertex Detector”, e-Print: arXiv:1006.3421 [physics.ins-det], 2010.

### V T X国際会議発表リスト

Y. Sugimoto, “R&D status of FPCCD VTX and its cooling system”, ECFA Linear Collider Workshop 2013, 2013.5.27, DESY, Hamburg, Germany.

T.Mori, “Performance Evaluation and Software Development for FPCCD Vertex Detector in ILC”, ECFA Linear Collider Workshop 2013, 2013.5.27, DESY, Hamburg, Germany.

Y.Sugimoto, “FPCCD option of ILD vertex detector”, International Workshop on Future Linear Colliders, 2012.10.11, University of Texas Arlington, USA.

E.Kato, “Developments of Readout ASIC and CCD for FPCCD vertex detector”, International Workshop on Future Linear Colliders, 2012.10.11, University of Texas Arlington, USA.

Y.Sugimoto, “Cooling of FPCCD vertex detector for ILD”, Joint ACFA Physics / Detector Workshop and GDE meeting on Linear Collider, 2012.4.23, Daegu, Korea.

E.Kato, “Developments of Readout ASIC for FPCCD vertex detector”, Joint ACFA Physics / Detector Workshop and GDE meeting on Linear Collider, 2012.4.23, Daegu, Korea.

D.Kamai, "FPCCD reconstruction", Joint ACFA Physics / Detector Workshop and GDE meeting on Linear Collider, 2012.4.23, Daegu, Korea.

Y.Sugimoto, "R&D Status of FPCCD Vertex Detector for ILD", International Workshop on Future Linear Colliders, 2011.9.26, Granada, Spain.

E.Kato, "Developments of Readout ASIC for FPCCD Vertex Detector", International Workshop on Future Linear Colliders, 2011.9.26, Granada, Spain.

D.Kamai, "FPCCD digitization and reconstruction", International Workshop on Future Linear Colliders, 2011.9.26, Granada, Spain.

D.Kamai, "FPCCD digitizer and reconstruction", 2011 Linear Collider Workshop of the Americas, 2011.3.19, Eugene, USA.

**D.Kamai, "Development of software for FPCCD vertex detector"**, International Workshop on Linear Colliders 2010, 2010.10.18, CERN, Geneva, Switzerland.

**T.Saito, "Development of Readout system for FPCCD Vertex Detector"**, International Workshop on Linear Colliders 2010, 2010.10.18, CERN, Geneva, Switzerland.

Y.Sugimoto, "R&D status of FPCCD vertex detector", International Linear Collider Workshop 2010, 2010.3.26, Beijing, China.

K.Itagaki, "Development of Readout ASIC for FPCCD Vertex Detector", International Linear Collider Workshop 2010, 2010.3.26, Beijing, China.

K.Itagaki, "Development of Readout ASIC for FPCCD Vertex Detector", 2009 Linear

## **TPC 業績リスト**

### **Published documents (selected)**

“ILC Reference Design Report Volume 4 – Detectors” by the ILC Collaboration. FERMILAB-APC, Dec 2007. (e-Print: arXiv:0712.2356)

“Study in a beam test of the resolution of a Micromegas TPC with standard readout pads” by D.C. Arogancia et al. KEK-2007-2, May 2007 (e-Print: arXiv: 0705.2210).

“Performance of MPGD-based TPC prototypes for the linear collider experiment” by M. Kobayashi et al. Nucl.Instrum.Meth.A581: 265-270, 2007.

“A GEM TPC end-panel pre-prototype” by A. Ishikawa et al. Proceedings of the 2007 International Linear Collider Workshop (LCWS07 and ILC07), Hamburg.30 May - 3 Jun, 2007 (e-Print: arXiv:0710.0205).

“A Large TPC Prototype with MPGD Readout: Status and Plans” by Ties Behnke et.al. The Proceedings of International Linear Collider Workshop (LCWS08 and ILC08), Chicago, Illinois, 16-20 Nov 2008. (e-Print: arXiv:0903.2803)

“Performance study of a GEM-TPC prototype using cosmic rays” by Yulan Li et al. Nucl.Instrum.Meth.A596: 305-310, 2008.

“A large prototype TPC for an ILC detector” by K. Dehmelt, TIPP09, Tsukuba, 11-17 March, 2009.

**“Results of the first beam test of a GEM TPC large prototype” by T. Matsuda (LC TPC collaboration).** 2010 JINST 5 P01010, 2010.

“The International Large Detector: Letter of Intent” by the Linear Collider Collaboration (T. Abe et al.). KEK-REPORT-2009-6, Feb 2010.

**“A study with a small prototype TPC for the international linear collider experiment”** by K. Ackermann et al. Nucl. Instrum. Methods A 623 (2010) 141-143.

**“A Lightweight Field Cage for a Large TPC Prototype for the ILC”** by T. Behnke et al. arXiv: 1006.3220; DESY 10-084. - 2010.

**“Summary of the Linear Collider Test-beam Workshop 2009 (LCTW09)”** by V. Boudry et al. arXiv:1010.1337; LC-DET-2010-002 ; LAL 10-150. – 2010.

“**TPC** development by the LCTPC collaboration for the ILD Detector at ILC” by T. Fusayasu. NSS/MIC, 2011 IEEE, Digital Object Identifier: 10.1109/NSSMIC.2011.6154340 2011: 1413 – 1416.

“R&D of MPGD-readout TPC for the International Linear Collider experiment” by R Yonamine (LC TPC collaboration). 2012 JINST 7 C06011

**“Cosmic ray tests of a GEM-based TPC prototype operated in Ar-CF4-isobutane gas mixtures”** by M. Kobayash et al. Nucl. Instrum. Meth. A641 (2011): 37-47, Erratum-ibid. A697 (2013) 122

The International Linear Collider Technical Design Report, Volume 4 Detectors. [http://www.desy.de/~stanitz/ILCTDR\\_print\\_VOL4\\_DET.pdf](http://www.desy.de/~stanitz/ILCTDR_print_VOL4_DET.pdf)

### **Talks (selected)**

“Studies on the drift properties and spatial resolution using a microMEGAS-equipped time projection chamber” by Rosario L. Reserva et al. Pramana 69:989-994, 2007.

“TPC for Linear Colliders”: Invited talk by T. Matsuda (**LC TPC collaboration**). The workshop for Micro Pattern Gas and Silicon Detectors for Tracking, NSS, IEEE, 2008 (Dresden).

**“Application of MPGD to TPC for the ILC2: Talk by T. Matsuda (LC TPC collaboration). The 2nd RD51 Collaboration Meeting (Paris, October 13-15, 2008)**

<http://indico.cern.ch/conferenceOtherViews.py?view=standard&confId=35172>

“State-of-the-art in Gaseous Tracking for LC”: Invited talk by T. Matsuda, the linear collider event, **2012 IEEE NSS/MIC/RTSD Anaheim, California**, 27 October - 3 November 2012.

<http://www.desy.de/~nss2012/2012LCevent.html>

**Links:**

For the past LC TPC collaboration meetings, please go to:  
<http://ilcagenda.linearcollider.org/categoryDisplay.py?categoryId=26>.

For the past ILD meetings, please go to:

<http://ilcild.org/events>.

## CAL 業績リスト

### 論文

construction and performance of a silicon photomultiplier/extruded scintillator tail-catcher and muon-tracker, C Adloff et al, 2012 JINST 7 P04015  
doi:10.1088/1748-0221/7/04/P04015

"Beam test results of a high-granularity tile/fiber electromagnetic calorimeter",

H. Ono, H. Miyata, S. Iba, N. Nakajima, A.L.C. Sanchez, Y. Fujii, S. Itoh, F. Kajino, J. Kanzaki, K. Kawagoe, S. Kim, S. Kishimoto, T. Matsumoto, H. Matsunaga, 2, A. Nagano, R. Nakamura, T. Takeshita, Y. Tamura and S. Yamauchi, Nuclear Instruments and Methods in Physics Research A600 398-407 (2009)

"Studies on multiplication effect of noises of PPDs, and a proposal of a new structure to improve the performance", NIM A 50828 24-NOV-2009

<http://dx.doi.org/10.1016/j.nima.2009.11.012>

H. Oide, H. Otono, T. Murase, S. Yamashita

"Response of the CALICE Si-W electromagnetic calorimeter physics prototype to electrons.", C. Adloff et al. 2009. 12pp.

Published in Nucl. Instrum. Meth. A608:372-383, 2009.

"Beam test results of a high-granularity tile/fiber electromagnetic calorimeter" H. Ono et al. 2009. 10pp.

Published in Nucl. Instrum. Meth. A600:398-407, 2009.

コラボレーションミーティングなどを除いた国際会議での講演

The SiW ECAL in the ILD Detector :

Daniel Jeans

CHEF2013 Calorimetry for High Energy Frontier, Paris in France, April 2013

The GARLIC algorithm :

Daniel Jeans

CHEF2013 Calorimetry for High Energy Frontier, Paris in France, April 2013

Particle Flow Algorithm with a strip-scintillator ECAL :

Katsuhige Kotera

CHEF2013 Calorimetry for High Energy Frontier, Paris in France, April 2013

Simulation Study for the Hybrid ECAL for ILD

Hiraku Ueno

CHEF2013 Calorimetry for High Energy Frontier, Paris in France, April 2013

The Performance of the physics Prototype of the CALICE ScWECAL for ILD :

Yuji Sudo

CHEF2013 Calorimetry for High Energy Frontier, Paris in France, April 2013

Simulation studies of the Hybrid ECAL for ILD,

Ueno Hiraku,  
Linear Collider Workshop 2012, 25 October 2012, Texas Arlington, USA.

Result of ScECAL,  
T. Takeshita,  
Linear Collider Workshop 2012, 25 October 2012, Texas Arlington, USA.

MPPC performance,  
T. Takeshita,  
Linear Collider Workshop 2012, 25 October 2012, Texas Arlington, USA.

Performance of the CALICE analogue calorimeters and tests of GEANT4 :  
Tamaki Yoshioka  
ICHEP2012, Melbourne in Australia, July 2012.

welcome to PD12,  
T. Takeshita,  
PD12, Paris in France, June 2012

Timing resolution of MPPCs,  
A. Kobayashi  
PD12, Paris in France, June 2012

Temperature Dependence of Response and Its Correction for a Calorimeter Using  
PPD to Read out Photons from Scintillator Strips,  
K. Kotera  
PD12, Paris in France, June 2012

Hybrid ECAL Study for ILC ECAL :  
Hiraku Ueno,  
ACFA2012, Deagu in Korea, April 2012.

The CALICE Si-W ECAL - physics prototype :  
Tamaki Yoshioka  
ACFA2012, Deagu in Korea, April 2012.

Summary - Calorimeter/Muon/DAQ :  
Tamaki Yoshioka  
ACFA2012, Deagu in Korea, April 2012.

Scintillator ECAL reconstruction ,  
Kotera Katsushige ,  
ACFA2012, Deagu in Korea, April 2012.

Scintillator ECAL beam test results and systematics study ,  
Kotera Katsushige,  
ACFA2012, Deagu in Korea, April 2012.

Study of MPPC saturation performance ,

Takeshita Tohru,  
ACFA2012, Deagu in Korea, April 2012.

Silicon pad study including sensor radiation test,  
K.Oishi  
ACFA2012, Deagu in Korea, April 2012.

Physics at the ILC :  
Kiyotomo Kawagoe  
3rd LCFORUM Meeting, Hamburg in Germany, February 2012

Total Measurement calorimeter with MPPC,  
T.Takeshita,  
CALOR conference, Beijing, march 2010

Performance of the Scintillator-Strip ElectromagneticCalorimeter Prototype for  
the Linear ColliderExperiment  
S.Uozumi ,  
CALOR conference, Beijing, march 2010

N61-3 : The Scintillator-Strip Electromagnetic Calorimeter for the  
Linear Collider Experiment  
S.Uozumi,  
IEEE-NSS@Knoxville Tennessee, Nov 2010

N61-2 : Test beam results of the CALICE Si-W electromagnetic calorimeter  
S.Uozumi,  
IEEE-NSS@Knoxville Tennessee, Nov 2010  
Test of the CALICW scintillator Tungsten Ecal,  
T.Takeshita,  
International Workshop on Linear Colliders, Geneva, October 2010

Asian Test Beam activities,  
T.Takeshita  
LCTB Test Beam workshop at LAL, Orsay, Nov 2009

The Scintillator ECAL Beam Test at FNAL,  
Katsushige Kotera,  
2009 Linear Collider Workshop of the Americas (ALCPG09), New Mexico, October  
2009

A scientific committee's comments,  
Tohru Takeshita  
EUDET meeting, Geneva university, September 2009

Development of PPD: characterization and simulation  
T. Murase, H. Oide, H. Otono, T. Tanabe, S. Yamashita  
PD09 new pixelized photon detector, Matsumoto in Japan, June 2009

Application of MPPC to granular electromagnetic calorimeter for ILC,  
Katsuhige Kotera,  
PD09 new pixelized photon detector, Matsumoto in Japan, June 2009

Study of saturation effect of 1600 pixel MPPC,  
Yuji Sudo,  
PD09 new pixelized photon detector, Matsumoto in Japan, June 2009

Performance of scintillator-strip electromagnetic calorimeter for ILC  
experiment,  
Satoru UOZUMI (Kobe Univ.)  
TIPP09 The 1st international conference on Technology and Instrumentation in  
Particle Physics, March 2009

#### SOL/MECH 業績リスト

##### 参考文献, ワークショップ発表

- [2] T. Okamura, Y. Makita, M. Kawai "Cryogenics system ( solenoid, QD0, QF1, crab cavities ) in the Japanese Mountain site", talk at KILC12, Daegu, Korea, 23-27 April 2012.
- [3] T. Okamura, Y. Makita, M. Kawai "Cryogenic status (Cryogenic System of Interaction Region in a Japanese Mountain Site)", talk at ILD Workshop2012, Kyushu University, Fukuoka, Japan, 23-25 May, 2012.
- [4] T. Okamura, Y. Makita, M. Kawai "Cryogenic System of the ILC Central Region in a Japanese Mountain Site" , talk at LCWS2012, Arlington, Texas, USA, Oct. 2012.
- [5] T. Okamura, Y. Makita, M. Kawai "Cryogenics system at the experimental hall in Japanese site", talk at ILC Tokusui Workshop2012, KEK, Tsukuba, Japan, 20-21, December, 2012.

##### SOFT/GGRID

##### 発表論文リスト

- 1. Akiya Miyamoto, Go Iwai, Katsumasa Ikematsu, "KEK GRID for ILC Experiments" , arXiv:1006.3991 [physics.ins-det], 2010