FPGA

- FPGA:XCV600(Vertex)HQ256
  ->FIFO/Timing Control＋XC18V04
  ->TTL直接ドライブ(Vrefなしで)
- CPLD:XC9536
  ->VME I/O Control （Verilog)
- Foundation 3.3
  ->回路図入力を3.3で始めたのでISE4には移行できない
- MultiLink/JTAG

XCV600:SytemGates=661,111
BlockRAMBits=98,304
Vcco=3.3V
TTL=180MHz